

UNIVERSIDAD AUTONOMA DE MADRID

ESCUELA POLITÉCNICA SUPERIOR



PROYECTO FIN DE CARRERA

Sistema de Control de apuntamiento electrónico de una agrupación de antenas planas reconfigurables operando en el sistema WiMAX a 3.5 GHz

Alfredo Manuel Castro Cuartero

Septiembre 2014

**Sistema de Control de apuntamiento electrónico de una
agrupación de antenas planas reconfigurables operando en el
sistema WiMAX a 3.5 GHz**

**AUTOR: Alfredo Manuel Castro Cuartero
TUTOR: Guillermo González de Rivera Peces**

**HCTLab
Dpto. Tecnología Electrónica y de las Comunicaciones
Escuela Politécnica Superior
Universidad Autónoma de Madrid
Septiembre de 2014**

Resumen

Este proyecto describe el proceso de diseño, fabricación y verificación de un sistema de control electrónico para la automatización de una antena de apuntamiento variable formada por un array de elementos radiantes diseñada en PFCs previos del grupo RFCAS.

La antena está diseñada para trabajar con sistemas WiMAX a una frecuencia de 3,5 GHz. Consta de 16 tarjetas de control con una interfaz manual que permite ajustar las fases de los elementos radiantes variando la dirección de apuntamiento.

El sistema diseñado consta de 16 módulos acoplados a dichas tarjetas, que sustituyen a la interfaz manual a través de microcontroladores. Todos ellos, se comunican a través de un bus de datos con una unidad principal.

La unidad principal, además de controlar los 16 módulos ‘esclavos’, dispone de una pantalla LCD, botones y una conexión USB que permite operar la antena de forma intuitiva, sencilla y eficiente.

En este documento se describe el proceso de desarrollo de los módulos, desde su diseño a través de herramientas de simulación, modelado CAD, diseño del software (firmware), programación de los microcontroladores y una descripción de uso de las interfaces disponibles.

Se realizan también pruebas para la verificación del correcto funcionamiento del sistema, completando así el objetivo del presente proyecto.

Palabras Clave

Antenas, WiMAX, phased array, microcontroladores, beamforming, bus I2C, USB, automatización, diseño PCB.

Abstract

This project describes the design, fabrication and verification process of an electronic control system targeted to control a variable aiming antenna composed of several radiant elements sorted in a regular matrix. The named antenna comes from previous final projects done at research group RFCAS.

This antenna is designed to work with WiMAX systems at an operating frequency of 3.5 GHz. It is composed by a total of 16 radio frequency boards. Those boards are controlled through a manual interface that allows changing the excitation phases of the radiant elements in the matrix and therefore shaping different aiming spots in space.

The project design comprises 16 modules that will be attached to each one of this RF boards, swapping that manual interface with a microcontroller governed by a central unit module. Communication between all modules is done through a common data BUS.

Additionally to the control of the 16 'slave' modules, main unit also provides an LCD, buttons and a USB connection that enables a fast, intuitive and seamlessly control over the antenna and its parameters.

This work pictures the whole development of the system, from an early design at simulation programs to CAD modeling, firmware development and programming of the microcontrollers. Also includes a brief explanation of the control interfaces.

Finally, testing phase is done to assure proper operation of the system, thus, covering project goals.

Key Words

Antennas, WiMAX, phased array, microcontrollers, beamforming, I2C bus, USB, electronic control, circuit design.

Agradecimientos

Gracias a mi madre y a Eva por la enorme paciencia que habéis tenido.
Sin vosotras estas líneas no existirían.

ÍNDICE DE CONTENIDOS

1 INTRODUCCIÓN	1
1.1 MOTIVACIÓN	1
1.2 OBJETIVOS	2
1.3 ORGANIZACIÓN DE LA MEMORIA	2
2 ESTADO DEL ARTE.....	5
2.1 ANTENAS	5
2.1.1 <i>Definición</i>	5
2.1.2 <i>Array de antenas</i>	6
2.1.3 <i>Antenas inteligentes</i>	8
2.1.4 <i>Tecnología Microstrip</i>	9
2.1.5 <i>Antena WiMAX del grupo RFCAS</i>	10
3 DISEÑO.....	13
3.1 INTRODUCCIÓN	13
3.2 REQUISITOS	13
3.3 LIMITACIONES TÉCNICAS	13
3.3.1 <i>Características Eléctricas</i>	13
3.3.2 <i>Velocidades y tiempos de respuesta</i>	14
3.3.3 <i>Tamaño y distancias</i>	15
3.3.4 <i>Topología</i>	16
3.4 BÚSQUEDA DE COMPONENTES	16
3.4.1 <i>Criterios de búsqueda</i>	17
3.4.1 <i>Microcontroladores</i>	17
3.4.2 <i>Conexiones</i>	19
3.4.1 <i>Interfaces de conexión</i>	22
3.4.1 <i>Pantalla LCD</i>	24
3.5 ELECCIÓN DE COMPONENTES.....	26
3.5.1 <i>Microprocesadores</i>	26
3.5.2 <i>Comunicaciones</i>	26
3.6 SOLUCIÓN PROPUESTA	27
3.6.1 <i>Módulo principal</i>	27
3.6.2 <i>Módulos subordinados</i>	30
3.6.3 <i>Protocolo comunicación Interno</i>	38
3.6.4 <i>API control</i>	45
3.7 PROGRAMA.....	48
3.7.1 <i>Estructura</i>	49
3.8 INTERFACES DE CONTROL.....	52
4 DESARROLLO.....	57
4.1 DISEÑO PCB	57
4.1.1 <i>Placa Principal</i>	57
4.1.2 <i>Placas esclavas</i>	58
4.1.3 <i>Diseño del esquemático</i>	58
4.1.4 <i>Posicionamiento de componentes y rutado de PCB</i>	65

4.1.5 Archivos Gerber y NC Drill.....	67
4.2 FABRICACIÓN PCB	67
4.2.1 Fresado PCB.....	68
4.2.2 Preparación PCB	72
4.2.3 Programación del Microcontrolador.....	76
4.3 SOFTWARE CONTROLADOR DE ANTENA	79
4.3.1 Librería LUFa.....	79
4.3.2 Configuración IDE.....	82
5 INTEGRACIÓN, PRUEBAS Y RESULTADOS.....	91
5.1 CALIBRACIÓN.....	91
5.2 MONTAJE Y MEDIDAS.....	92
5.2.1 Sistema manual.....	92
5.2.2 Sistema electrónico.....	95
5.2.3 Resultados.....	99
6 CONCLUSIONES Y TRABAJO FUTURO	100
6.1 CONCLUSIONES	100
6.2 TRABAJO FUTURO	100
REFERENCIAS	101
ANEXOS.....	I
A ESQUEMAS ELÉCTRICOS	I
B DATASHEETS.....	VII
C GERBERS Y VISTAS	XVIII
D FOTOS PROTOTIPOS	XXIX

ÍNDICE DE FIGURAS

FIGURA 1: ANTENA WIMAX DESARROLLADA EN EL GRUPO RFCAS	1
FIGURA 2: HAZ CONMUTADO VS BEAMFORMING	9
FIGURA 3: ANTENA ARRAY 8X8	10
FIGURA 4: TARJETA RF	10
FIGURA 5: ESQUEMA FUNCIONAMIENTO ANTENA WIMAX	11
FIGURA 6: DIVISOR WILKINSON 1:16	12
FIGURA 7: DETALLE INTERRUPTORES TARJETA RF	12
FIGURA 8: GRÁFICOS TIEMPOS DE CONMUTACIÓN Y RESPUESTA	15
FIGURA 9: FORMATO TRAMA LIN	20
FIGURA 10: BUS I ² C	21
FIGURA 11: ENVÍO DE UN BYTE POR EL BUS I2C	21
FIGURA 12: BUS SPI	22
FIGURA 13: EJEMPLO DE TRANSMISIÓN DEL CARÁCTER J EN RS232	23
FIGURA 14: CONECTOR DB9 MACHO	23
FIGURA 15: PANTALLAS LCD: MATRICIAL 128X64 (IZQ) 2X16 CARACTERES (DER)	24
FIGURA 16: PANTALLA LCD, CONTROLADOR HD44780	25
FIGURA 17: PANTALLA GLCD	25
FIGURA 18: CONTROLADOR ST7565	25
FIGURA 19: ESQUEMA DE ALIMENTACIONES ELÉCTRICAS	27
FIGURA 20: VISTA 3D DE LA PLACA DE DESARROLLO	28
FIGURA 21: PLACA DE DESARROLLO CON INTERFAZ	29
FIGURA 22: DIAGRAMA DE MODIFICACIÓN DE LAS TARJETAS RF	30
FIGURA 23: CIRCUITO DE PROTECCIÓN	31
FIGURA 24: CIRCUITO SIMPLIFICADO DE LA RAMA DE PROTECCIÓN POSITIVA	32
FIGURA 25: CIRCUITO EQUIVALENTE MOSFET	33

FIGURA 26: CIRCUITO DE PROTECCIÓN PARA LA INVERSIÓN DE POLARIDAD.....	34
FIGURA 27: PROTECCIÓN ALIMENTACIÓN POSITIVA.....	35
FIGURA 28: PROTECCIÓN ALIMENTACIÓN NEGATIVA.....	36
FIGURA 29: TENSIÓN VGS LIMITADA POR LOS DIODOS ZENER.....	36
FIGURA 30: CONECTORES UNIPOLARES.....	37
FIGURA 31: ESQUEMA DE ALIMENTACIÓN PCBs ESCLAVOS Y TARJETAS RF.....	37
FIGURA 32: CIRCUITO REGULADOR LINEAL.....	38
FIGURA 33: CIRCUITO DE PROTECCIÓN INTERNO DE PINES E/S.....	47
FIGURA 34: DERIVACIÓN A MASA POR DIODO DE PROTECCIÓN.....	48
FIGURA 35: ESQUEMA PROGRAMA PRINCIPAL.....	49
FIGURA 36: ESQUEMA PROGRAMA ESCLAVO.....	51
FIGURA 37: PROTOBOARD.....	57
FIGURA 38: FRESADORA LPKF PROTOMAT S100.....	68
FIGURA 39: TIPOS DE VÍAS.....	68
FIGURA 40: CONTORNO EXTERIOR.....	70
FIGURA 41: DETALLE AISLAMIENTO DE PISTAS.....	70
FIGURA 42: FRESADORA PROTOMAT DE LA EPS-UAM.....	71
FIGURA 43: PROGRAMA BOARDMASTER.....	72
FIGURA 44: PCB DISTRIBUIDOR RECUBIERTO CON BARNIZ ANTICORROSIÓN.....	72
FIGURA 45: PICK AND PLACE LPKF PROTOPLACE S.....	73
FIGURA 46: PASTA DE SOLDADURA.....	73
FIGURA 47: DEPOSICIÓN DE LA PASTA DE SOLDADURA.....	73
FIGURA 48: PICK AND PLACE.....	74
FIGURA 49: ALINEAMIENTO DE UN COMPONENTE EN LA HERRAMIENTA PROTOPLACE.....	74
FIGURA 50: HORNO PARA SOLDADURA POR OLA DE CALOR.....	75
FIGURA 51: PERFIL SOLDADURA POR OLA DE CALOR JEDEC J-STD-020C.....	75

FIGURA 52: GRÁFICA DE TEMPERATURA SOLDADURA POR OLA DE CALOR	76
FIGURA 53: ENDPOINTS PUERTO SERIE	80
FIGURA 54: DRIVERS DE ATMEL (IZQUIERDA) LIBUSB-WIN32 (DERECHA)	87
FIGURA 55: ANALIZADOR DE REDES AGILENT E5063A.....	91
FIGURA 56: ESQUEMA Y NOMENCLATURA PLACA RF.....	92
FIGURA 57: ESQUEMA CONEXIÓN.....	93
FIGURA 58: MEDICIONES CON SISTEMA MANUAL.....	93
FIGURA 59: FASES DESFASADOR. (MÉTODO MANUAL).....	95
FIGURA 60: MONTAJE TARJETA RF + MÓDULO ESCLAVO	96
FIGURA 61: MEDIDAS CON EL SISTEMA ELECTRÓNICO	97
FIGURA 62: FASES DESFASADOR. (MÉTODO ELECTRÓNICO)	99

ÍNDICE DE TABLAS

TABLA 1: BANDAS DE FRECUENCIA.	5
TABLA 2: DESFASES PROGRESIVOS MATRIZ DE BUTLER	11
TABLA 3: RANGOS DE TENSIONES INTERRUPTOR RF Y DESFASADOR DIGITAL.....	14
TABLA 4: TIEMPOS DE RESPUESTA DE LA TARJETA RF	14
TABLA 5: DESFASES PROGRESIVOS ENTRE SALIDAS DE LA MATRIZ DE BUTLER	94

1 Introducción

En la actualidad, miles de millones de dispositivos [1] conectados nos acompañan en nuestra vida diariamente. Muchos de ellos de forma inalámbrica: teléfonos móviles, tabletas electrónicas, ordenadores portátiles, incluso coches y relojes. Detrás de este gran crecimiento existe una necesidad, optimizar el uso del espacio radioeléctrico,

La nueva generación de teléfonos móviles inteligentes, o Smartphones, así como una amplia variedad de equipos electrónicos hacen uso del limitado recurso natural radioeléctrico en sus correspondientes bandas de frecuencia. Por ejemplo la banda P-GSM-900 tiene asignada un rango de frecuencias para la subida de datos 890.2-914.8 MHz y 935.2-959.8MHz de bajada.

Para WiMAX, Worldwide Interoperability for Microwave Access [2], el rango de frecuencias es superior: 2,3-3,5 GHz.

1.1 Motivación

El grupo de investigación Radio Frecuencia: Circuitos, Antenas y Sistemas (RFCAS) de la Universidad Autónoma de Madrid, ha desarrollado en los últimos años una antena [3] [4] [5] de alta ganancia formado por una matriz de elementos radiantes (parches) basadas en la tecnología Microstrip. La banda de trabajo de la antena es la utilizada por la norma WiMAX, 3.5 GHz. Esta norma permite comunicarse de forma inalámbrica a velocidades de hasta 124Mbps hasta una distancia de 50 km.

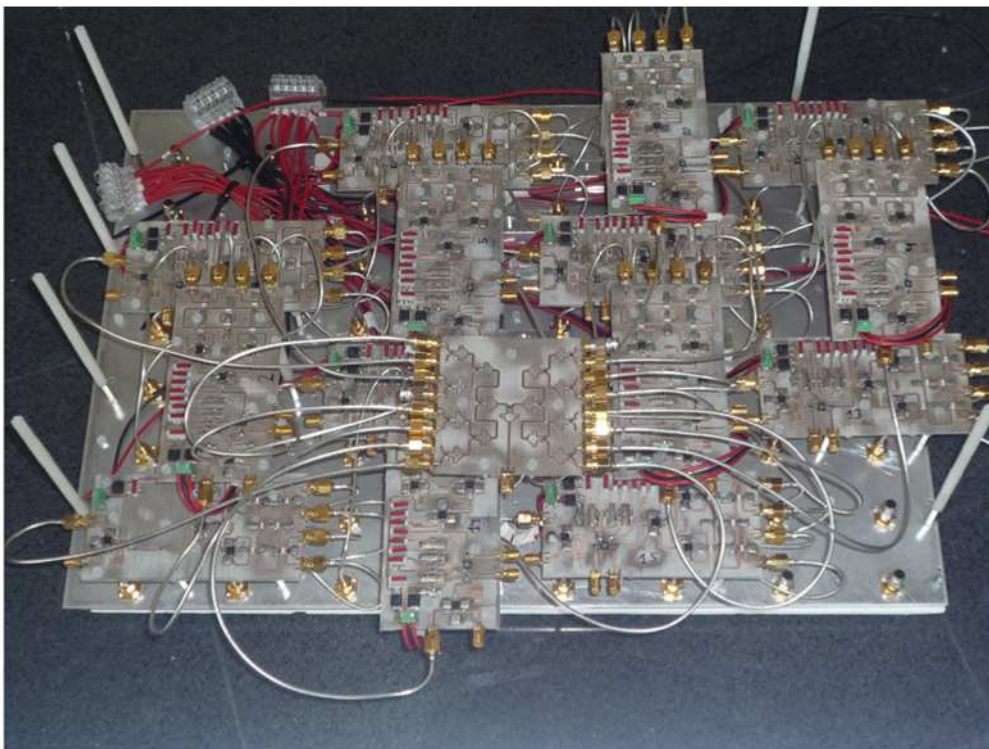


Figura 1: Antena WiMAX desarrollada en el Grupo RFCAS

Dicha antena tiene como característica principal la capacidad de modificar su patrón de radiación dinámicamente. Dada una configuración de parámetros, se puede obtener una alta ganancia en una determinada dirección y para otra configuración distinta tener otra posición diferente privilegiada. A efectos

prácticos la antena "apunta" al objetivo deseado, todo ello sin necesidad de mover la antena físicamente como se hacen en las antenas clásicas de patrón fijo.

Esta característica es conocida como Beamforming [6]. Los resultados de la antena [3] muestran cómo la antena es capaz de apuntar a una dirección determinada.

Esta ventaja, frente a las antenas convencionales, permite además discriminar a otros usuarios interferentes (mejor SIR). Por ejemplo, si la antena apunta a un usuario en una determinada posición y existe otro usuario, que emite en la misma banda de frecuencia; si se conoce su ubicación, se podría ajustar el patrón de radiación de tal manera que la ganancia sea mínima hacia el usuario interferente y por tanto reducir la interferencia generada; ya que ésta, a efectos de comunicación, es ruido.

La antena está compuesta por 64 elementos radiantes o parches que se agrupan en grupos de 4 a través de 16 tarjetas de control. Estas tarjetas de control permiten ajustar, mediante interruptores mecánicos manuales, las fases de las señales que son captadas o enviadas por los parches de la antena y cambiando así su diagrama de radiación.

En total la antena tiene 128 interruptores manuales (8 por tarjeta) que hacen poco práctica la finalidad última de la antena, puesto que supone menos trabajo y más efectivo mover la antena físicamente que cambiar manualmente los interruptores.

La naturaleza manual de dicho control motiva el objetivo de este PFC: dotar a la antena de una forma más práctica de seleccionar las distintas configuraciones, añadiendo una lógica de control que sustituya los interruptores por señales controladas electrónicamente.

1.2 Objetivos

Este proyecto tiene como objetivo principal implementar una solución hardware y software para un control eficaz de la antena diseñada en PFCs anteriores [3] [5] por el Grupo RFCAS, transformando un sistema manual y tedioso a una solución electrónica que permita ajustar los parámetros de la antena a través de una interfaz cómoda y programable.

Como objetivo secundario y derivado del desarrollo del proyecto se diseñará un prototipo [Anexo I] [Anexo XIII] para poder realizar desarrollos genéricos sobre la tecnología empleada. Este prototipo servirá como banco de pruebas antes de diseñar y realizar la fabricación específica del PFC. De esta manera, las librerías de diseño PCB como el diseño en si servirán para éste proyecto y futuros diseños.

La realización este proyecto implica también familiarizarse con las distintas herramientas y fases de fabricación y programación de una placa de circuito electrónico. Así como el uso de software de programación y compiladores cruzados.

El sistema consta de dos unidades funcionales:

- Un módulo que permite al operador manipular los parámetros de la antena a través de comandos simples a través de una interfaz física estándar como puede ser USB o RS-232. Este también dispone de una pantalla LCD y unos botones para poder operar la antena sin necesidad de un PC.
- Unos módulos periféricos o actuadores, uno por cada tarjeta RF, gobernados por el principal que actúan sobre las 16 tarjetas de RF cambiando los parámetros modificando el diagrama de radiación.

1.3 Organización de la memoria

Esta documentación está dividida en 6 capítulos que detallan todo el proceso seguido para llegar al objetivo marcado contrastado con las pruebas y resultados obtenidos y cerrando con una conclusión e ideas futuras. También se incluye una extensa documentación práctica para posteriores consultas y actuaciones sobre el sistema desarrollado.

La estructura de esta memoria se divide en los siguientes capítulos:

El primer capítulo introduce el proyecto y explica las motivaciones y objetivos perseguidos en la realización de este proyecto

El segundo capítulo abarca el estado del arte. Analiza principalmente las antenas de radiofrecuencia, centrándose en las antenas del tipo phase Array, antena de la que es objeto este proyecto. Explica el funcionamiento de la antena diseñada por el grupo RFCAS con la que se trabajará.

En el tercer capítulo se analizan las necesidades y limitaciones del proyecto. Se hace un estudio de las tecnologías y recursos disponibles para la realización de un diseño que satisfaga el objetivo del proyecto: controlar una antena WiMAX de forma electrónica.

El cuarto capítulo describe el proceso de desarrollo de la solución propuesta, desde la fabricación de los prototipos hasta la programación y el manejo del mismo.

El quinto capítulo realiza varias pruebas de todo el diseño presenta los resultados obtenidos.

Finalmente, el sexto capítulo expone una conclusión y define los posibles trabajos futuros, posibles mejoras y modificaciones que se pueden hacer.

2 Estado del arte

2.1 Antenas

2.1.1 Definición

Una antena es un dispositivo de un sistema de transmisión o recepción diseñado para radiar o recibir ondas electromagnéticas. Transforma la energía electromagnética radiada en energía eléctrica en un medio guiado y viceversa.

El diseño de antenas tiene por objetivo dotar a estos sistemas radiantes de unas características particulares que permitan usar eficientemente el escaso espacio radioeléctrico. Para ello, es necesario definir algunos conceptos que permitan caracterizar las antenas.

2.1.1.1 Bandas de trabajo

Las ondas hertzianas se pueden agrupar en grupos denominados bandas. En radiofrecuencia estas bandas están comprendidas entre los 3 Hz y los 300 GHz. Por encima de este rango la absorción de la radiación por la atmósfera es muy alta haciéndolas poco prácticas para radiarlas al espacio.

Se dividen en las siguientes bandas:

Nombre	Banda	ITU	Frecuencias	Longitud de onda
			< 3 Hz	> 100.000 km
Extremely low frequency	ELF	1	3-30 Hz	100.000–10.000 km
Super low frequency	SLF	2	30-300 Hz	10.000–1.000 km
Ultra low frequency	ULF	3	300–3.000 Hz	1.000–100 km
Very low frequency	VLF	4	3–30 kHz	100–10 km
Low frequency	LF	5	30–300 kHz	10–1 km
Medium frequency	MF	6	300–3.000 kHz	1 km – 100 m
High Frequency	HF	9	3–3.000 MHz	100 m – 100 m
Super high frequency	SHF	10	3-30 GHz	100–10 mm
Extremely high frequency	EHF	11	30-300 GHz	10–1 mm

Tabla 1: Bandas de frecuencia.

Generalmente una antena está diseñada para trabajar en una o dos bandas de frecuencia.

2.1.1.2 Diagrama de radiación

El diagrama de radiación de una antena es una representación gráfica de las propiedades de radiación de una antena en función de coordenadas espaciales.

La distancia al elemento radiante ha de ser lo suficientemente grande para considerar el diagrama de radiación válido, al menos $2D^2/\lambda$, siendo D la dimensión máxima de la antena y λ la longitud de onda nominal de la banda de trabajo de la antena.

Generalmente se representa mediante diagramas tridimensionales usando coordenadas esféricas.

En representaciones bidimensionales, el sistema de coordenadas utilizado normalmente es polar. El plano más representativo y el más usado es la intersección de los planos de máxima radiación del campo eléctrico y del campo magnético, perpendiculares entre sí, que definen la dirección de máxima radiación de la antena.

2.1.1.3 Directividad

Se define como la relación entre la intensidad de radiación en una posición respecto a la intensidad de radiación media de todas sus direcciones, o potencia total radiada dividida entre 4π :

$$D = \frac{U}{U_0} = \frac{4\pi U}{P_{rad}}$$

La directividad en la dirección de máximo apuntamiento será entonces la intensidad máxima entre la intensidad promediada.

$$D_{max} = \frac{4\pi U_{max}}{P_{rad}}$$

El lóbulo principal incluye la zona de radiación máxima y se define como la separación angular de las direcciones del diagrama de radiación donde la potencia de radiación toma la mitad del valor máximo.

Este lóbulo principal permite visualizar fácilmente la directividad de una antena.

2.1.1.4 Tipos de antena según su directividad

- Isótropas: son aquellas antenas que radian la misma densidad de potencia en todas las direcciones.
- Omnidireccionales: Antenas que presentan una simetría de revolución en su diagrama de radiación.
- Directivas: Antenas en las que en su diagrama de radiación tiene una dirección en la que la densidad de potencia radiada es mayor.

2.1.2 Array de antenas

Una antena con un elemento radiante tiene una baja directividad y un diagrama de radiación ancho. Para aplicaciones que requieren una alta directividad, la unión de varios elementos radiantes permite estrechar el diagrama y aumentar la directividad. Estas agrupaciones se denominan array de antenas.

Existen una amplia variedad de arrays de antenas que permiten distintos diagramas de radiación con propiedades diferentes.

Cada elemento radiante, colabora en el diagrama de radiación de la antena, sumando los campos radiados entre todos. Colocando estos elementos radiantes de forma adecuada, se puede reforzar una dirección determinada para aumentar la directividad y debilitar otras direcciones para disminuir la ganancia.

Así, el campo total se puede calcular como la suma vectorial de los campos radiados por cada uno de los elementos:

$$\begin{aligned}\vec{E}_i(\theta, \phi) &= \vec{E}_e(\theta, \phi) \frac{I_i}{I_0} e^{jk_0 r \vec{r}_i} \\ \vec{E}_A(\theta, \phi) &= \sum_i \vec{E}_e(\theta, \phi) \frac{I_i}{I_0} e^{jk_0 r \vec{r}_i} = \vec{E}_e(\theta, \phi) \sum_i A_i e^{jk_0 r \vec{r}_i} \\ \vec{E}_A(\theta, \phi) &= \vec{E}_e(\theta, \phi) \cdot F_A(\theta, \phi)\end{aligned}$$

Dónde:

- $\vec{E}_e(\theta, \phi)$ es el campo E radiado por un elemento radiante.
- I_i es la corriente de alimentación del i-ésimo elemento radiante.
- I_o la corriente de alimentación máxima del sistema.
- \vec{r}_i es el vector de posición del elemento i-ésimo.
- F_A el factor de array.

De esta manera, se puede reducir las interferencias en estas zonas donde no se desea recibir/emitter radiación, aprovechando mejor la potencia empleada y pudiendo utilizar el espacio por ejemplo para otras comunicaciones inalámbricas.

La interacción de los elementos radiantes en el espacio radioeléctrico dependen en gran parte de:

- la posición geométrica que ocupen.
- su posición relativa al resto de elementos.
- la potencia entregada a cada elemento.
- la fase de excitación de cada elemento.
- el diagrama de radiación individual.

2.1.2.1 Array plano

Una configuración habitual en los arrays son los arrays planos, aquellos que disponen los elementos sobre una matriz rectangular. Esta configuración permite proporcionar diagramas muy simétricos y con lóbulos laterales pequeños.

La configuración en una matriz permite apuntar en cualquier dirección del espacio.

Para un array de $M \times N$ elementos coplanarios en XY, separados regularmente dx y dy en las direcciones X e Y respectivamente, con coeficientes de alimentación complejos A_{mn} el factor de array se calcula como:

$$F_A(\theta, \phi) = \sum_{m=0}^{M-1} \sum_{n=0}^{N-1} A_{mn} \cdot e^{jmk_o dx \sin(\theta) \cos(\phi)} \cdot e^{jnk_o dy \sin(\theta) \sin(\phi)}$$

El factor de antena permite modificar el diagrama de radiación de una antena array manipulando alguno de los siguientes parámetros:

- Amplitud de alimentación de los elementos
- Fase entre señales de los elementos

2.1.2.2 Phased array

Para un array con amplitud de constante y uniforme, el diagrama de radiación se puede modificar cambiando la fase de excitación de los elementos radiantes.

Un array con los elementos radiantes equiespaciados, con la amplitud de la alimentación constante, y con fases de excitación progresiva $A_i = e^{j(i\alpha)}$, se denominan Phased Arrays.

Este tipo de arrays tiene la capacidad de apuntar a todo el espacio variando el desfase progresivo α de los elementos radiantes. Si además los coeficientes A_{mn} son reales y positivos y las fases progresivas, el factor de array se puede calcular como el producto del factor de array en X por el factor de array en Y:

$$F_A(\Psi_X, \Psi_Y) = \sum_{m=0}^{M-1} A_m \cdot e^{jm\Psi_X} \cdot \sum_{n=0}^{N-1} A_n \cdot e^{jn\Psi_Y} = F_A(\Psi_X) \cdot F_A(\Psi_Y)$$

Dónde:

$$\begin{aligned}A_{mn} &= A_m \cdot e^{jm\Psi_X} \cdot A_n \cdot e^{jn\Psi_Y} \\ \Psi_X &= k_0 \cdot dx \cdot \sin \theta \cos \phi + \alpha_x \\ \Psi_Y &= k_0 \cdot dy \cdot \sin \theta \sin \phi + \alpha_y\end{aligned}$$

Así la dirección de apuntamiento será para $\Psi_X = \Psi_Y = 0$:

$$\begin{aligned}\theta_0 &= \sin^{-1} \sqrt{\left(\frac{\alpha_x}{k_0 \cdot dx}\right)^2 + \left(\frac{\alpha_y}{k_0 \cdot dx}\right)^2} \\ \phi_0 &= \tan^{-1} \left(\frac{\alpha_y dx}{\alpha_x dy}\right)\end{aligned}$$

2.1.3 Antenas inteligentes

Un sistema de radiocomunicaciones que es capaz de apuntar dinámicamente a distintos usuarios realiza una Multiplexación por división en el espacio (SDMA).

La capacidad de los phased arrays permite mejorar la cobertura de servicios de comunicaciones inalámbricos de forma selectiva en el espacio y por ello son perfectos para implementar una antena inteligente de un sistema que utiliza SDMA.

En lugares en las que hay una gran cantidad de dispositivos inalámbricos trabajando sobre una misma banda de frecuencias, la comunicación se ve mermada por las interferencias entre ellos. En estos casos, la limitación de la cobertura se debe en mayor medida a una baja SIR (Relación señal a interferencia co-canal) que a una baja SNR (Relación Señal a ruido).

Se define SIR como la relación entre potencia de la señal deseada y la potencia del resto de usuarios en el mismo canal que se recibe en un lugar determinado:

$$SIR = \frac{P_s}{\sum P_i}$$

La Multiplexación por división en el espacio busca precisamente aumentar la SIR.

2.1.3.1 Beamforming

Tradicionalmente, los sistemas de haz conmutado fijan una serie de patrones de radiación intentando mejorar la calidad de la recepción. Sin embargo, el usuario puede no estar exactamente en la ubicación óptima de ninguno de los patrones de radiación disponibles e incluso un usuario interferente podría estar en el lóbulo principal, reduciendo drásticamente la SIR.

La técnica de beamforming permite adaptar el diagrama de radiación selectivamente, beneficiando a un usuario y discriminando al resto.

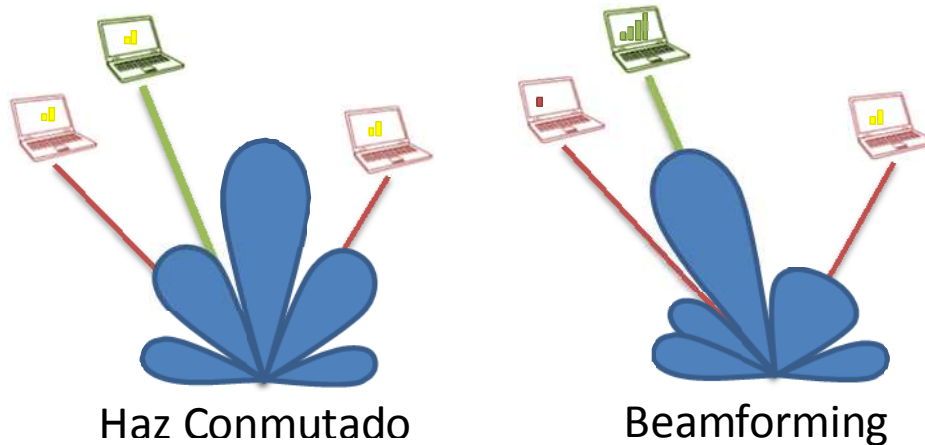


Figura 2: Haz conmutado vs Beamforming

2.1.4 Tecnología Microstrip

Las antenas que trabajan con longitudes de onda milimétricas requieren que el tamaño de los elementos radiantes sea del orden de milímetros. La tecnología microstrip permite la fabricación, con placas de circuito impreso, de antenas con tamaños milimétricos adecuadas para antenas que trabajan en la banda de Gigahercios.

Las antenas microstrip son antenas que usan esta tecnología. Su bajo coste y la baja complejidad que supone fabricarlas con placas de PCBs han hecho que esta tecnología sea dominante para este tipo de antenas.

Usando las placas de PCBs se pueden realizar estructuras más o menos complejas a base de combinar distintos sustratos y geometrías.

Se basa principalmente en una tira metálica muy fina, $w \ll \lambda_0$, situada sobre un sustrato de altura $h \ll \lambda_0$ sobre un plano de masa.

El elemento radiante (o parche) se diseña de forma que el máximo de radiación sea normal a su superficie, lo cual se consigue escogiendo apropiadamente el modo de excitación de éste.

Se pueden usar numerosos sustratos cuya constante dieléctrica (ϵ_r) esté comprendida entre $2.1 < \epsilon_r < 12$.

Los elementos radiantes pueden ser tener cualquier geometría: cuadrados, rectangulares o incluso circulares.

El tamaño de los parches ha de ser del orden de $\frac{\lambda_{eff}}{2}$, donde λ_{eff} es la longitud de onda efectiva del sustrato. Esta longitud de onda depende de la frecuencia de la señal y de la constante dieléctrica del material:

$$\lambda_{eff} = \frac{\lambda_0}{\sqrt{\epsilon_{r_{eff}}}}$$

La constante $\epsilon_{r_{eff}}$ aparece en la tecnología microstrip por la presencia de dos dieléctricos, el aire y el sustrato con su propia constante dieléctrica relativa.

2.1.5 Antena WiMAX del grupo RFCAS

El proyecto tiene como objeto modificar la interfaz de control manual de una antena del tipo phase array diseñada por el grupo RFCAS.

El diseño de la antena es el resultado de los proyectos de fin de carrera de Víctor Luzón Mesas y Ramiro López Colino. A lo largo de los mismos se han ido desarrollando los componentes, elementos radiantes, polarizadores y un sistema de alimentación que permite a la antena efectuar barridos en todo el espacio usando la técnica de beamforming.

2.1.5.1 Estructura y funcionamiento

La antena dispone de 64 parches microstrip formando una matriz de 8x8. Los elementos radiantes se unen a través de terminales SMA con cables coaxiales de 50Ω de impedancia característica a unas tarjetas de control.

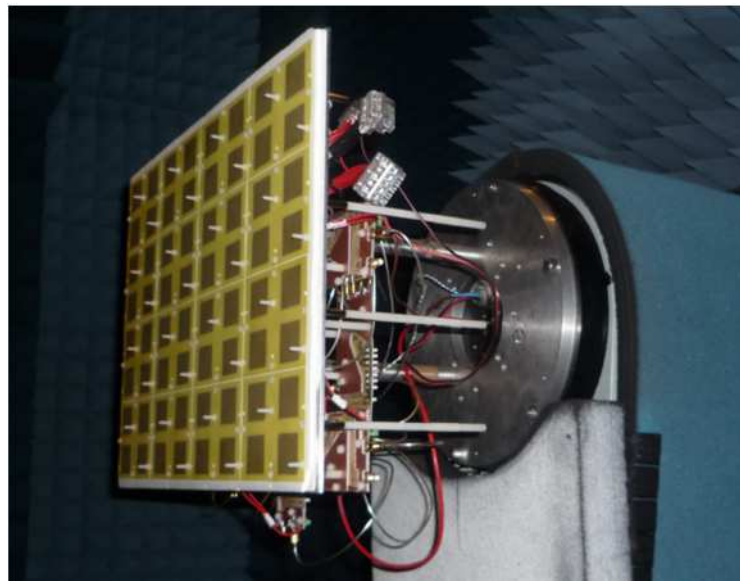


Figura 3: Antena Array 8x8

Estas tarjetas disponen de 2 terminales usados para conectar la tarjeta a la red de alimentación de transmisión o recepción y 4 terminales donde se conectan los parches. Cuenta además con dos terminales a la entrada y salida del desfaseador digital para poder comprobar el correcto funcionamiento del mismo.

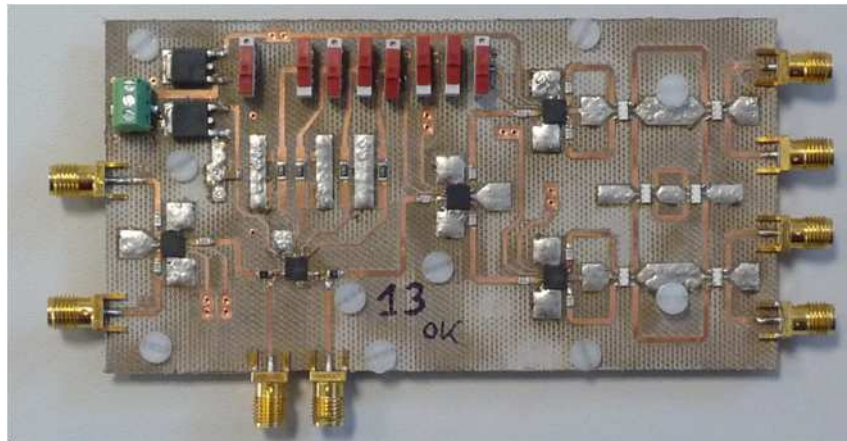


Figura 4: Tarjeta RF

La función de las tarjetas es encaminar la señal de radiofrecuencia y añadir un desfase para finalmente alcanzar los elementos radiantes.

El encaminamiento se consigue a través de unos conmutadores especialmente diseñados para trabajar con señales de alta frecuencia (3.5GHz). El desfase se consigue usando un desfasador digital que permite introducir desfases en incrementos de 22,5°. Ambos dispositivos se controlan a través de señales digitales CMOS/TTL.

Una vez encaminada la señal esta llega (o proviene si está trabajando en recepción), a una de las 4 entradas de una matriz de Butler 4x4.

Matriz de Butler:

La matriz de Butler es un circuito simétrico con 4 entradas de RF y 4 salidas de RF.

Este circuito genera un desfase progresivo diferente entre sus 4 salidas de RF en función de la puerta de entrada utilizada.

Los desfases entre salidas dependen de la entrada utilizada. La Tabla 2 muestra la relación de desfase entre entradas y salidas.

	1R	1L	2R	2L
A1	0°	90°	90°	180°
A2	-90°	0°	180°	-90°
A3	-90°	180°	0°	-90°
A4	-180°	90°	90°	0°

Tabla 2: Desfases Progresivos matriz de Butler

La ruta de la señal se muestra en la siguiente figura:

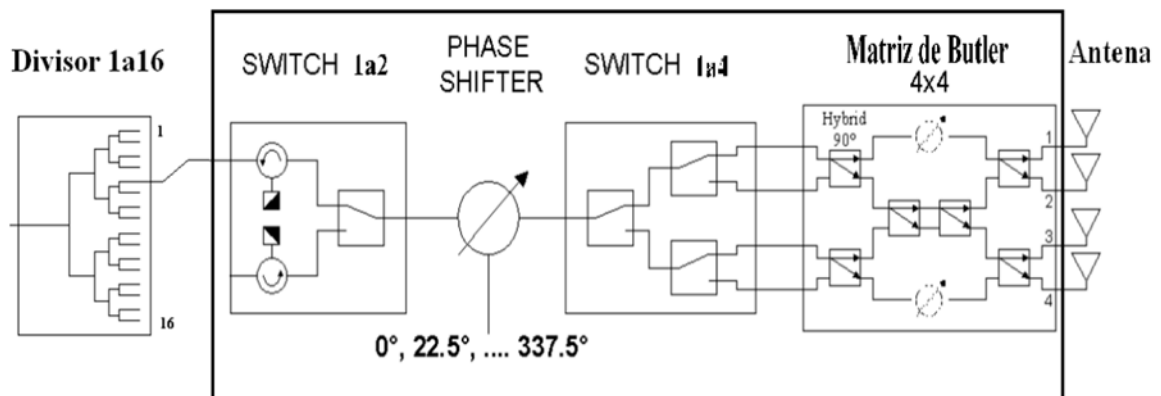


Figura 5: Esquema funcionamiento Antena WiMAX

Finalmente las tarjetas se unen a través de un divisor Wilkinson 1:16.

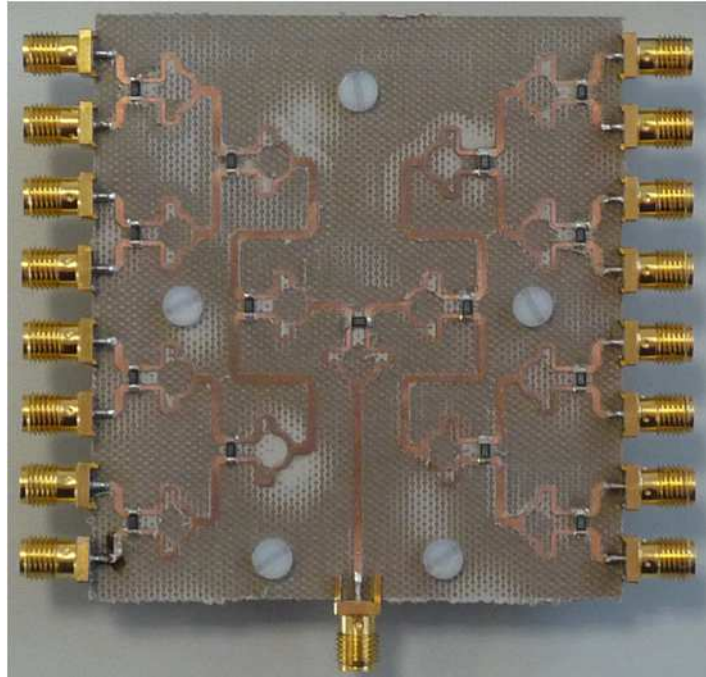


Figura 6: Divisor Wilkinson 1:16

2.1.5.1 Alimentación eléctrica.

Los dispositivos electrónicos presentes en las tarjetas requieren una alimentación eléctrica continua y simétrica de $\pm 5V$.

Cada placa dispone de conector con tres terminales donde se conecta a una fuente de alimentación dual. Esta alimentación es regulada a través de dos reguladores lineales de $\pm 5V$.

Son necesarias dos fuentes de alimentación que provean a la antena de una alimentación simétrica de al menos $\pm 6.5V$, puesto que los reguladores tienen una caída de tensión aproximada de $1.5V$.

2.1.5.2 Interfaz de control

Las señales de control del desfasador digital y de los conmutadores son gobernadas a través de unos interruptores manuales. En la figura se indica la correspondencia con las señales de control.

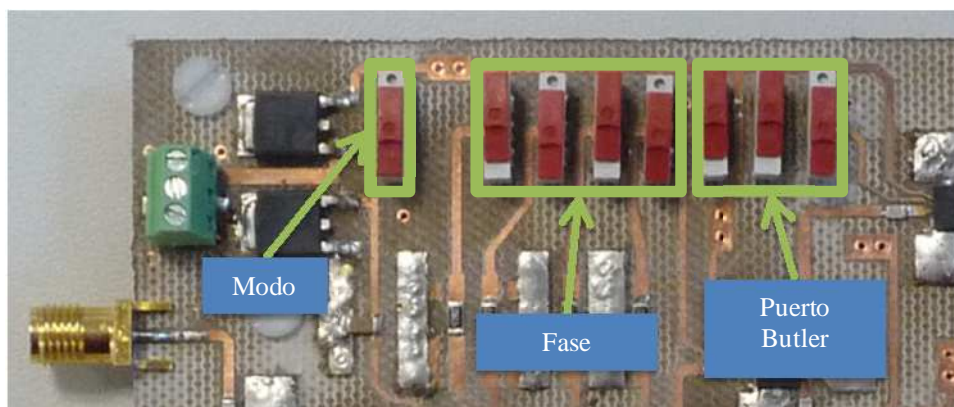


Figura 7: Detalle interruptores tarjeta RF

3 Diseño

3.1 Introducción

En esta fase se explica los pasos seguidos para el diseño del sistema que controlará la antena WiMAX de forma electrónica.

El control de la antena se realiza a través de dos interfaces, una que requiere un PC y otra sin necesidad de equipamiento adicional para poder hacer ajustes in situ.

Se trata de un sistema compuesto por un microcontrolador principal que gobierna 16 microcontroladores secundarios encargados de modificar las señales de control de las tarjetas de radiofrecuencia diseñadas en el PFC de Víctor Luzón Mesas [5].

3.2 Requisitos

Cada una de las placas de radiofrecuencia ha de ser modificada sustituyendo los interruptores por terminales que provean una conexión controlable por un microprocesador. El objetivo principal es reutilizar las placas existentes.

Puesto que la antena presenta una topología compleja por las múltiples conexiones de cables coaxiales (1 hacia cada tarjeta y 4 de salida a los parches microstrip) y cableado eléctrico para la alimentación (3 cables de alimentación +9V,-9V y masa), el diseño de las placas de control han de aprovechar al máximo las conexiones existentes.

La interfaz de conexión y control ha de ser lo más universal posible para poder ser usada en diversas plataformas.

Además, para poder controlar la antena de forma autónoma sin necesidad de usar un PC, se proveerá de una interfaz mínima compuesta por una pantalla y unos botones que permitirán operar la antena de forma intuitiva.

Al tratarse de una antena de radio frecuencia, se ha de tener especial cuidado de respetar y no interferir en las señales electromagnéticas manejadas por la antena y por tanto se ha de buscar una solución cableada que interfiera lo menos posible.

3.3 Limitaciones Técnicas

Antes de buscar una solución para el control de la antena, es necesario analizar las limitaciones que plantea los requisitos expuestos. Esta sección analiza los parámetros a tener en cuenta a la hora de decantarse por una tecnología concreta.

3.3.1 Características Eléctricas

Tanto el desfasador [Anexo VII] como los conmutadores de radiofrecuencia [Anexo VIII] son controlados por señales de tensión digitales. Ambos componentes siguen una lógica positiva, es decir 0V en la señal de control se corresponde a '0' lógico y +V a '1' lógico.

Aunque las señales de control de los dos dispositivos son iguales a nivel lógico, pertenecen a dos familias lógicas distintas. TTL (Transistor-Transistor Logic), y CMOS (Complementary Metal Oxide Semiconductor). Por tanto es necesario analizar y determinar los rangos de tensión comunes necesarios, puesto que influye en la tecnología de control a utilizar.

En la Tabla 3, se muestran los rangos de tensión obtenidos de los datasheets de ambos dispositivos y sus correspondencias con los niveles lógicos:

Estado Lógico	Rango tensiones (V)	
	Interruptores RF	Desfasador digital
0	0-0.5	0-0.4
1	2.7-5	3-5

Tabla 3: Rangos de tensiones Interruptor RF y Desfasador Digital

Por tanto, se necesita garantizar que los valores proporcionados por el microcontrolador estén comprendidos entre dichos rangos en cada salida.

Aunque los niveles de tensión son prácticamente los mismos, las corrientes que ha de proporcionar o absorber el microcontrolador son diferentes según la tecnología.

En el caso de la entrada CMOS, presente en el interruptor de RF, esta corriente es muy pequeña, 12 μA según la hoja de datos del fabricante.

Sin embargo, en el caso de las entradas de control del desfasador, aunque no aparezca reflejado la corriente de los pines de control, especifica que son señales TTL. Es por ello necesario que el microcontrolador sea capaz de absorber corrientes y mantener la tensión dentro de los rangos analizados, unos 1,6 mA, para poder mantener el valor lógico.

3.3.2 Velocidades y tiempos de respuesta

Una vez determinadas las características eléctricas de las señales de control, (tensión y corriente), se ha de estudiar la frecuencia máxima aceptada por los componentes. Para ello, se analiza los tiempos de respuesta de ambos componentes.

Antes de proceder, conviene aclarar unas definiciones:

El tiempo de subida τ_R , se define como el tiempo necesario para que la salida pase de un pequeño porcentaje a un gran porcentaje del valor final, típicamente 10%, 90%.

El tiempo de conmutación τ_S , se define como el tiempo que transcurre desde que una señal de control, en una transición de estado, alcanza un porcentaje de su valor nominal hasta el momento en el que la señal controlada, alcanza un determinado porcentaje de su valor final. Generalmente 50%, 50%.

	Conmutador RF	Desfasador
$\tau_R(10\%, 90\%)$	23 nS	8 nS
$\tau_S(50\%, 50\%)$	35 nS*	12 nS

Tabla 4: Tiempos de respuesta de la tarjeta RF

*En el conmutador RF se indica sobre el 10% (o 90%) de la señal gobernada

Gráficamente:

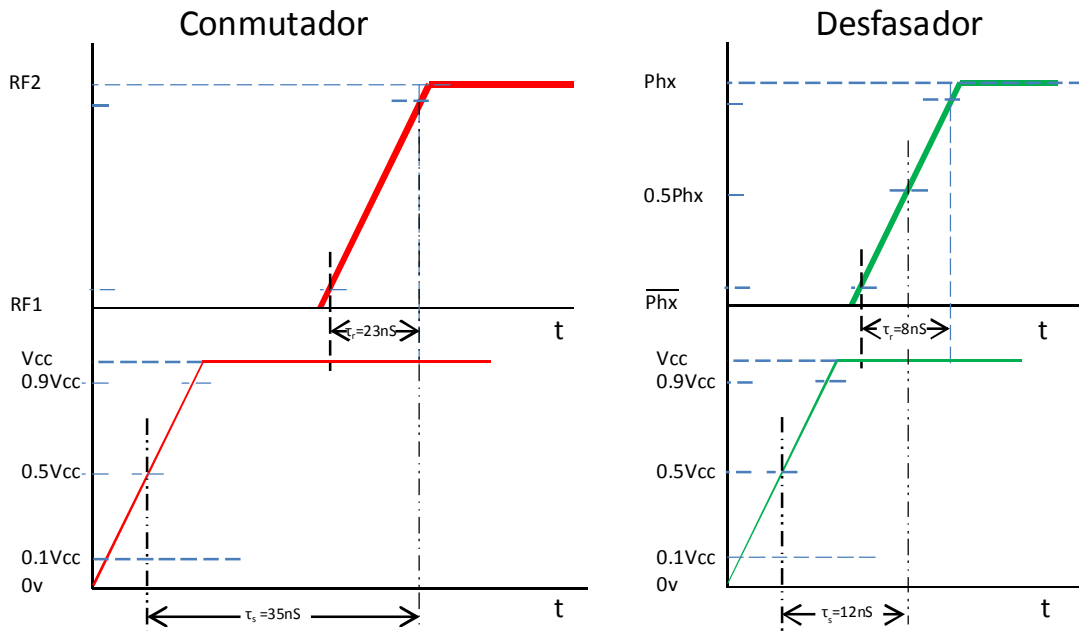


Figura 8: Gráficos tiempos de conmutación y respuesta

Por tanto el tiempo mínimo de conmutación del sistema viene determinado por el τ_R más lento: 23 nS. Así, la frecuencia máxima de conmutación del sistema es: $f_{max} = 1/35nS = 28,57 \text{ MHz}$.

El tiempo de respuesta es el que podemos asumir que el sistema ha terminado su transición completamente y se calcula como:

- $\tau = \tau_s + \tau_R/2 = 16 \text{ nS}$, en el caso del desfasador y
- $\tau = \tau_s = 35 \text{ nS}^*$ en el caso del conmutador.

El tiempo de respuesta es de 35 nS.

3.3.3 Tamaño y distancias

La antena ensamblada tiene unas dimensiones de 50x35 cm. Esto hace inviable una solución en una sola placa impresa y por ello el sistema tendrá que comunicarse a través de buses cableados o de forma inalámbrica.

No obstante, como se ha comentado en la sección de requisitos, se ha de interferir lo menos posible con el funcionamiento radioeléctrico de la antena y por tanto se ha descartado la vía inalámbrica.

Las distancias entre placas son de decenas de centímetros y la frecuencia máxima del sistema, determinada en el apartado anterior, es de 28,57 MHz por lo que no se necesita modular las comunicaciones. Un sistema en banda base será suficiente para comunicar los módulos.

3.3.4 Topología

La antena está compuesta por 16 placas de control RF, donde cada placa, es un punto terminación de red. Estos puntos de red son independientes entre sí e incluso pueden ser dispensables y no estar presentes en el sistema, por ejemplo, por mantenimiento.

Este hecho obliga a que tenga que existir al menos un nodo de control principal (maestro) en todo momento, y nodos secundarios (esclavos) que sean manejados por el maestro.

Existen varias configuraciones posibles según las funciones desempeñadas por los nodos:

- Maestro y esclavo simultáneos

Cualquier nodo puede comportarse como máster en un determinado momento y tomar el control sobre el resto de nodos esclavos.

A priori, solo se necesitaría 16 nodos, lo que implica un microcontrolador menos y una placa menos a fabricar. Sin embargo, eso conlleva que cada placa ha de implementar una interfaz manejable, como se pide en los requisitos. Además, sería necesario realizar un sistema de arbitraje del bus algo más complejo, algo que elevaría los costes, puesto que los microcontroladores han de ser más potentes.

- Independientes

Una segunda opción es que todos sean independientes entre sí y autónomos (todos maestros), por lo que las comunicaciones entre ellos no son necesarias. Esto no solo es inviable económicamente, sino que además no es práctico ya que habría que manipular 16 módulos independientemente.

- Configuración Maestro-esclavo

Esta opción requiere un módulo aparte que tendrá el rol de maestro, ajeno a las tarjetas y que controle los esclavos. Los esclavos se limitan al control de las placas de RF y a responder a las solicitudes del maestro.

Esta opción, aunque implique otra placa, reduce considerablemente la inteligencia necesaria en los esclavos limitándose a una sola tarea, controlar la placa RF. No han de implementar ninguna interfaz cara al usuario, ni tendrán que arbitrar el bus, y por tanto requerirán menos recursos.

Se utilizará la configuración Maestro-esclavo.

Puesto que todos los esclavos son independientes entre sí, y existe un controlador central, la topología a nivel de enlace será en estrella, con el maestro en el centro.

A nivel físico la comunicación entre la unidad principal y los módulos compartirán medio usando un bus bidireccional.

En cuanto a la alimentación eléctrica, todas las tarjetas necesitan alimentarse con tensión positiva y negativa. El sistema diseñado será capaz de controlar la alimentación de las placas pudiendo desconectar una sección de la red de alimentación.

Así, la alimentación eléctrica atravesará primero el módulo principal y este dispondrá de una conexión de alimentación que el módulo principal podrá conmutar según se necesite.

3.4 Búsqueda de componentes

En este apartado se detalla la búsqueda realizada de los componentes que se usaran para el diseño del controlador de la antena. Serán necesarios dos tipos de microcontroladores con distintas capacidades. Conviene que ambos pertenezcan si no a la misma familia al menos el mismo fabricante ya que esto evitará múltiples plataformas de desarrollo y problemas de compatibilidades.

3.4.1 Criterios de búsqueda

Se han de analizar los componentes para dos tipos de módulos:

- Principal, que deberá proveer de una interfaz amigable a través de una pantalla y botones, una interfaz de control a través de un PC y poder comunicarse e interactuar con las placas subordinadas usando el bus común de datos.
- Subordinados, encargados de controlar las placas de RF. Han de ser capaces de generar señales como las expuestas en los puntos 3.3.1 y 3.3.2 y responder a las instrucciones ordenadas a través del bus común de datos.

Para el diseño del módulo principal, el chip necesita contar con una interfaz estándar para comunicarse con un terminal, por ejemplo un PC. Esta conexión puede hacerse por USB, RS-232 o similar.

Además, es necesario que se comunique a través de un bus cableado, por ejemplo I2C, CAN, SPI o similar con los distintos módulos subordinados.

Puesto que también controlará una pantalla LCD y unos botones necesita tener pines de entrada/salida suficientes para todos los dispositivos E/S.

Para los módulos subordinados, se les exige contar con un módulo de comunicación bus, obviamente compatible con el usado por el módulo principal, y la posibilidad de manejar 8 señales TTL/CMOS a 5V de forma atómica, es decir poder cambiar los 8 bits de forma simultánea.

3.4.1 Microcontroladores

Se procede al análisis de los microcontroladores distribuidos comercialmente que pueden ser utilizados en nuestro diseño. Analizamos por fabricante ya que la elección de ambos ha de ser, en la medida de lo posible del mismo fabricante para evitar múltiples plataformas de desarrollo.

- Atmel Corporation: Dispone de tres arquitecturas de procesadores ARM, AVR y 8051.

Las unidades ARM son muy potentes y disponen de una gran variedad de módulos de comunicaciones y capacidad de multitarea. Están principalmente orientados a dispositivos multimedia de bajo consumo, como por ejemplo móviles y reproductores de contenidos multimedia, muy por encima de los requisitos planteados.

Los chips de la arquitectura 8051 se presentan como una buena opción para el proyecto ya que cubren las necesidades del proyecto. Disponen de interfaz de comunicación I2C, temporizadores, módulos USB y suficientes pines para manejar una pantalla LCD. No obstante, es una tecnología madura y por tanto no está recomendada para nuevos diseños.

La serie AVR se presenta como los sustitutos de los procesadores basados en la arquitectura 8051. Tienen un set de instrucciones renovado, permiten la programación en ensamblador, ANSI C y C++. Se agrupan en 6 familias en función de sus características y prestaciones:

- 32-bit AVR UC3: Procesadores de alto rendimiento de 32 bits y bajo consumo. DSP integrado para operar decimales eficientemente. Disponen de controladores DMA (Direct Access memory) que junto con el bus de datos multinivel permite trabajar eficientemente con memorias de almacenamiento. Cuentan con gran variedad de módulos de comunicaciones entre los que destacan Ethernet/Mac USB High Speed y OTG (On the go). Además, cuentan con un módulo criptográfico AES/DES para cifrado eficiente de datos. La mayoría requieren una alimentación entre 3V y 3.6V aunque dispone de una serie con voltajes de alimentación de 3V a 5.5V. Algunas versiones disponen de hasta 109 líneas de E/S. Pueden trabajar hasta 66 MHz y tienen una capacidad de almacenamiento de hasta 250 Kbytes.

- AVR XMEga: Esta familia se sitúa entre la familia UC3 y la familia megaAVR. Son procesadores de 8 y 16 bits, con las características de la familia megaAVR: ADC/DAC módulos de comunicación I2C, SPI, USB (OTG), múltiples contadores Watchdog. Pero que además incluyen algunas características importantes de la serie UC3 como son el módulo criptográfico AES/DES y el controlador DMA.
 - megaAVR: Esta línea de procesadores de propósito general de 8 bits es la más popular de la familia AVR. Se compone de una amplia variedad de procesadores que permiten ajustarse a necesidades muy específicas sin desaprovechar funcionalidades. Muchos de ellos disponen de interfaz USB integrada, módulos de comunicación I2C, USART, SPI, CAN y LIN. También dispone de conversores ADC/DAC para aplicaciones con señales analógicas, por ejemplo, para trabajar con sensores. Disponen de varios temporizadores y algunas versiones hasta controladores de pantallas líquidas LCD integrados dentro del propio encapsulado. Los más grandes tienen hasta 69 pines de entrada/salida de propósito general. La capacidad para el programa oscila entre 16kb y 64 kb y muchos de ellos disponen de interfaces JTAG y DebugWire para el depurado de código en tiempo real. Pueden alimentarse entre 1.8V y 5.5V.
 - 8-bit tinyAVR: Familia de procesadores de propósito general de 8 bits de pequeñas dimensiones y muy versátiles. Ideados para el control de pequeños dispositivos que no requieran una capacidad de proceso elevada (frecuencia máxima 20MHz). Cuentan con módulos de comunicaciones serie, USART, I2C, SPI, conversores ADC, varias líneas de entrada/salida de propósito general y PWM. Disponen de 1kb a 8kb de espacio para el programa y también disponen de una memoria EEPROM interna para almacenar datos de forma permanente. Requieren una tensión de alimentación entre 2.7V y 5.5V, aunque existen versiones con conversores Boost incorporados que permiten trabajar hasta con 0.7V.
 - Battery Management: Procesadores de 8 y 32 bits de muy bajo consumo orientados a la supervisión y gestión de baterías.
 - Automotive AVR: Esta familia está pensada para aplicaciones donde el entorno es hostil y requiere una elevada resistencia a impactos y grandes variaciones de temperatura. La mayoría de procesadores incorporan interfaces de conexión pensadas para el sector automovilístico (LIN, CAN...).
- Fabricante Freescale:

Freescale (antiguamente Motorola Semiconductors) es una de las compañías más antiguas y grandes en el mercado de semiconductores.

Dispone de una inmensa variedad de microcontroladores y microprocesadores en su catálogo y por tanto se analizan sólo las familias de microcontroladores más relevantes para este proyecto. Dispone de tres arquitecturas de microcontroladores: ARM, Arquitectura Freescale y PowerPC.

Arm:

- Kinetis: Procesadores de 32bits basados en el núcleo ARM Cortex-M0 y ARM Cortex-M4. Se dividen en 8 series. Serie K (alto rendimiento), serie L (Bajo consumo), serie E (Resistentes a ESD/EMC), serie EA (Automoción), serie V (Motor y Potencia), serie M (Meteorología y sensores), serie W (Comunicaciones inalámbricas) y serie MINI (Encapsulado pequeño).

Las series K, V y W utilizan el núcleo Cortex-M4. Son por tanto los más potentes. Trabajan a frecuencias entre 50Mhz y 200Mhz, con capacidades de almacenamiento de 32kB a 2 MB. Se pueden alimentar hasta 5V. Disponen de DSPs para realizar cálculos decimales eficientemente, RTC (Real time clock) y conversores DAC/ADC de 12 y 16 bits, En cuanto a las comunicaciones disponen de múltiples puertos UART, I2C SPI, SAI (Serial audio interface) y soporte para Ethernet/Mac. Tiene módulos criptográficos y CRC (sumas de verificación). El patillaje oscila entre 32 pines (QFP) hasta encapsulados con hasta 256 patillas (BGA)

El resto de series trabajan con el núcleo Cortex-M0. Trabajan a frecuencias más bajas, hasta 48 MHz y algunas series se pueden alimentar con 5.5V. Integran módulos de conexión USB High speed y capacidad USB-OTG, I2C, SPI y CAN. DMA y capacidad de almacenamiento de hasta 256Kb.

Arquitectura Freescale:

- Coldfire/Coldfire+: Procesadores de 32 bits orientados a aplicaciones de bajo nivel con múltiples opciones de conectividad, I2C, I2S, CAN, SPI. Dispone de versiones con módulo USB integrado o Ethernet. Pueden trabajar a 80 MHz y la mayoría permiten una tensión de alimentación de 3.6V aunque tiene varias series con un rango mayor, hasta 5.5V. Tienen una gran capacidad de almacenamiento (32kB hasta 512 kB). Como complementos tienen múltiples convertidores ADC/DAC, módulos de criptografía y generación de números aleatorios e interfaces de depuración JTAG y On-chip Emulation.
- S08/RS08/08: Procesadores de 8 Bits para aplicaciones pequeñas y muy específicas. Tienen un coste muy competitivo y están pensados para ser ubicados en los actuadores dentro de un sistema de control distribuido. Disponen de interfaces SPI y I2C pueden trabajar hasta velocidades de 50 MHz. Las capacidades de almacenamiento alcanzan los 128 KB y se pueden alimentar hasta con 5.5V.

- Microchip: PIC

- PIC: Familia de procesadores de 8, 16 y 32bits muy populares enfocados a aplicaciones de control. Dispone de un amplio abanico de modelos con capacidades de almacenamiento hasta 128KB y memoria EEPROM hasta 4 KB para los procesadores de 8 bits llegando hasta los 2MB en el caso de los procesadores de 32 bits. Compatibles en patillaje y código entre las distintas series permiten ampliar el procesador sin complicaciones. Disponen de módulos de comunicación serie I2C, SPI, UART, USB y Ethernet. Permiten realizar el código en C y ensamblador. Las versiones de 32bits permiten realizar multitarea y pueden ser utilizados para aplicaciones multimedia. Las tensiones de alimentación según la serie alcanzan los 5.5V.

3.4.2 Conexiones

Puesto que el diseño del sistema implica comunicar módulos a través de un bus cableado, y también comunicarse con un PC, se analiza a continuación las capacidades de conexión y protocolos serie disponibles entre los procesadores analizados.

3.4.2.1 Protocolos

- Bus CAN (Controller Area Network):

Este protocolo fue diseñado por la compañía Bosch en 1982 y ha sido adoptado como estándar de facto para las comunicaciones entre dispositivos de automóviles.

Permite comunicaciones fiables entre centralitas electrónicas o ECUs (Electronic Control Unit) usando un bus compartido en el que todas las ECUs pueden hacer uso del mismo asincrónicamente.

Dada la naturaleza multi-maestro del protocolo, y dado que cualquier nodo puede iniciar la comunicación en cualquier momento, es necesario que todos los nodos monitoricen el bus para detectar si el bus esta libre o por el contrario hay actividad, (CSMA). En caso de que dos nodos emitan a la vez, la colisión se resuelve usando un método basado en prioridades y el nodo que pierde el arbitraje espera un tiempo aleatorio para reintentar la transmisión.

El estándar no fija la implementación del canal pudiendo ser un único hilo, par diferencial, fibra óptica etc...

Pensado para entornos ruidosos, las comunicaciones basadas en cobre requieren usar cables trenzados o incluso apantallados para evitar las interferencias y reducir los errores. La velocidad máxima de transferencia dependerá principalmente de la longitud del bus, que está limitada a unos 1000 metros (40 kbps), pudiendo alcanzar velocidades de hasta 1Mbps con 40 m.

El protocolo provee las dos primeras capas del modelo de referencia OSI, capa física y capa de enlace. Es un protocolo orientado a mensaje, ya que no está dirigido de un nodo a otro sino que cada uno interpreta o descarta unos determinados tipos de mensaje.

- Bus LIN (Local Interconnection Network)

Este protocolo bus nace para cubrir la necesidad de un sistema más sencillo y menos costoso que el bus CAN. Con un procesador de bajo coste de 8 bits y un puerto USART estándar puede implementarse fácilmente. Este bus al igual que el bus CAN, está orientado también al sector automotriz, para ser usado en sistemas que no requieran un gran ancho de banda (20kbps) como por ejemplo los sistemas de confort, elevalunas eléctrico, iluminación etc.

La comunicación se realiza mediante un bus bidireccional half-dúplex a través de un canal (un hilo). Topológicamente, la configuración de los nodos es de un maestro y varios esclavos.

Todos los nodos, incluido el maestro realizan tareas de esclavo. El maestro, además realiza la tarea de maestro que consistirá en iniciar la comunicación y arbitrar el uso del bus de datos.

LIN es orientado a mensaje, los mensajes del protocolo LIN se componen de una cabecera, emitida solo por el maestro, que identifica el tipo de mensaje emitido, una carga útil y una suma de verificación, como se muestra en la figura:

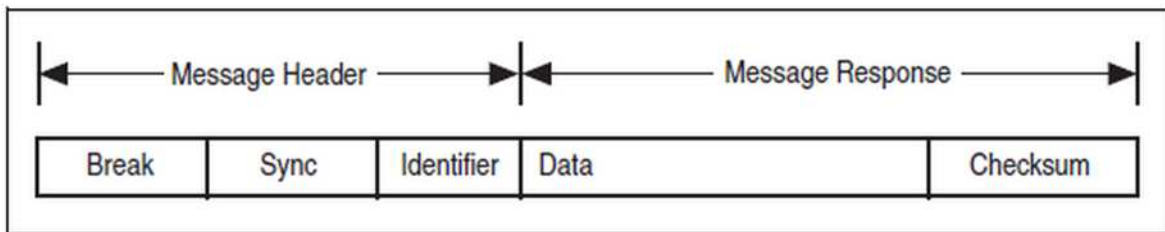


Figura 9: Formato trama LIN

Los nodos pueden configurarse para realizar dos tipos de acciones dependiendo el mensaje recibido: suscribirse (leer) o volcar información en el bus (escribir)

De esta manera varios esclavos pueden suscribirse al mismo mensaje permitiendo crear grupos multicast.

El maestro, si desea mandar información a los esclavos lo hace a través de su tarea esclava, emitiendo una cabecera en la cual esté configurado para escribir.

- Bus I2C (Inter-Integrated Circuit)

Inventado por Philips en el año 1982, el bus I2C [7] es un protocolo serie comúnmente utilizado para interconectar circuitos integrados. Alcanza velocidades de 100 kbps (estándar), 400 kbps (fast), 1Mbps (fast+) y 3.4Mbps (high-speed).

Orientado a conexión permite, conectar hasta 127 dispositivos en el mismo bus y direccionarlos a través de 7 bits. Aunque teóricamente el bus puede direccionar hasta 127 dispositivos, existe una limitación física determinada por la capacidad eléctrica máxima del bus (400pF)

El bus utiliza dos líneas (SDA y SCL) en configuración de drenador abierto y una referencia común (GND), siendo por tanto necesarias dos resistencias pull-up que mantengan la línea en estado alto cuando el bus está libre.

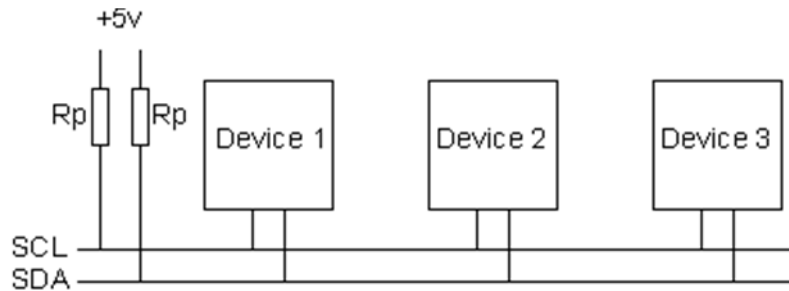


Figura 10: Bus I²C

En el bus I2C, estado lógico alto equivale a que la señal valga al menos 70% de la tensión de alimentación y estado bajo por debajo de 30%.

Existen dos tipos de nodos en el bus I2C: maestros y esclavos. A diferencia del bus LIN, se permite la existencia de múltiples maestros y una gestión para colisiones entre maestros.

Los maestros siempre inician la comunicación y son los únicos capaces de controlar la línea SCL, que marca el sincronismo de la comunicación. Cada pulso en la línea de reloj es un bit transmitido. Como excepción a esta regla, si un esclavo necesita tiempo para poder proveer o aceptar la información solicitada, puede puntualmente mantener la línea SCL en estado bajo para “retener” la comunicación hasta estar listo.

Para iniciar la comunicación (condición de inicio), el maestro partiendo de un estado de reposo (SDA=1 y SCL=1) cambia la línea de datos de 1 a 0 mientras la línea de reloj se mantiene a 1. De forma similar para detener (condición de parada) y liberar el bus de datos el maestro libera SDA mientras SCL está en estado alto.

Si el maestro quiere comunicarse con otro esclavo sin liberar el bus emitiendo una condición de parada, puede generar una condición de inicio una vez terminada la transmisión.

La transmisión de la información se hace a través de la línea SDA que solo puede cambiar de estado cuando la línea SCL está en estado bajo.

Toda comunicación empieza con la dirección del esclavo con el que se desea comunicar seguido de un bit que indica si se quiere mandar datos (escribir) u obtener datos (leer) del esclavo.

Por cada byte transmitido se manda un bit de asentimiento (SDA=0) por la parte contraria. Por ejemplo después de mandar la dirección del esclavo y el bit R/W si el esclavo está presente en el bus ha de confirmar su presencia manteniendo la línea de datos a ‘0’ en el siguiente pulso.

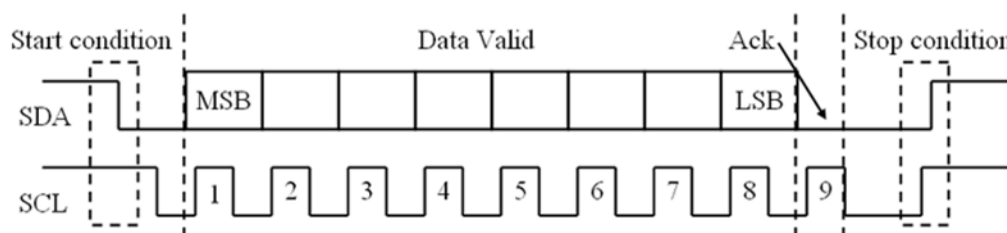


Figura 11: Envío de un byte por el bus I2C

Cuando el esclavo transmite la información por el bus, es el maestro quien ha de asentar la recepción; mientras el maestro asienta, el esclavo mandará información. El envío se detiene cuando el master no asiente el último byte.

- Bus SPI (Serial Peripheral Interface)

El bus de interfaz de periféricos serie es un estándar para controlar dispositivos electrónicos. El bus se compone de una línea de reloj, SCLK, dos líneas de datos, MISO (entrada) y MOSI (salida), y una línea de selección de dispositivo, SS, por cada periférico que se desea controlar.

Las líneas SCLK, MISO y MOSI son líneas compartidas entre todos los dispositivos presentes en el bus. Sin embargo, cada línea SS es exclusiva del dispositivo controlado.

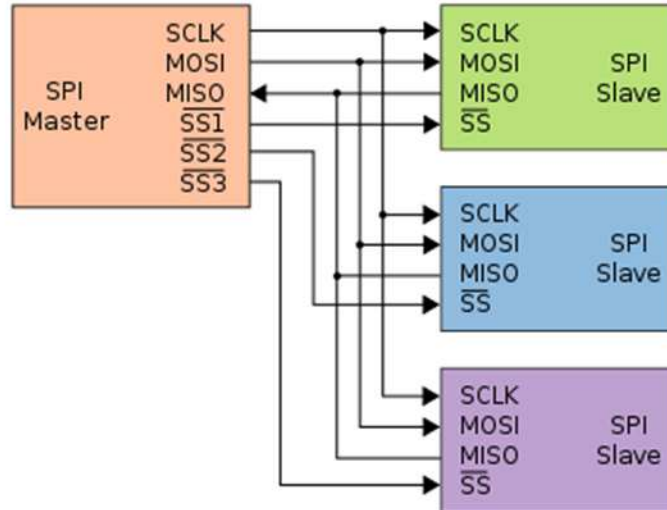


Figura 12: Bus SPI

Los bits son enviados o recibidos en serie sincronizados por los pulsos de la línea SCLK. La selección del nodo que ha de recibir o transmitir los datos se selecciona a través su línea SS.

A diferencia del resto de buses, se tiene control absoluto de los datos transmitir y no necesita enviarse los datos empaquetados en bytes. La longitud de los datos es indefinida.

Permite comunicaciones full-dúplex con mayor velocidad de transmisión que el bus I2C. No obstante, si el número de dispositivos es elevado, las líneas de selección necesarias complican el diseño.

3.4.1 Interfaces de conexión

- RS-232:

Es una interfaz de comunicación de datos serie punto a punto diseñado en 1962 y que ha ido evolucionando hasta el estándar actual TIA 232F (1997). Permite una comunicación full-dúplex bidireccional a velocidades de hasta 115200 baudios por segundo.

Este estándar define las características eléctricas de las señales, los conectores físicos y los mecanismos de sincronización y corrección de errores. Las señales del canal han de estar entre +3v y +15v y entre -3v y -15v.

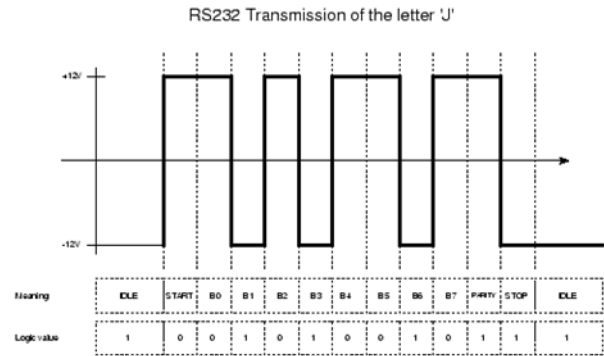


Figura 13: Ejemplo de transmisión del carácter J en rs232

La comunicación puede ser síncrona, usando una señal de reloj que determina el periodo de bit, o asíncrona sin reloj. La transmisión de los datos se puede hacer en grupos de 5, 6, 7 u 8 bits. La sincronización de los datos se realiza a través de los bits de parada cuya duración pueden ser de 1 periodo de bit, 1,5 o 2.

Dispone de un sistema opcional de detección de errores. Este sistema consiste en la transmisión de un bit de paridad que vale 1 si el número de bits transmitidos en el grupo es par o 0 si es impar.

Además de los dos canales de comunicación dispone de señales de control para conocer el estado físico del enlace (DTR, DSR) y si el receptor está listo para recibir o transmitir datos (CTS, RTS).

Permite distancias de hasta 60m con una velocidad de 2400 bps y tiene dos conectores estándar DB9 con 9 pines y DB25 con 25.



Figura 14: Conector DB9 macho

- **USB:**

El Bus serie universal (USB) es un bus estándar industrial ampliamente utilizado en el mundo. Fue desarrollado a mediados de los años 90 y ha desplazado a la mayoría de interfaces de conexión del mercado como RS-232, LPT (Puerto paralelo) y PS2. Permite velocidades de transferencia de 1.5Mbps (USB 1.0), 12 Mbps (USB 1.1) 480 Mbps (USB 2.0) y recientemente velocidades de 4.8 Gbps con la versión USB 3.0.

Las señales se transmiten a través de un bus de 2 hilos (D+ y D-) usando una señalización diferencial para combatir interferencias electromagnéticas salvo el estándar 3.0 que utiliza un segundo par de hilos para realizar una comunicación full-dúplex.

Además de las líneas de datos dispone de la línea de referencia GND y una línea de alimentación a 5v que permite alimentar circuitos digitales con una corriente máxima de 100mA para la versión 1.1, 0,5 A en la versión 2.0 y hasta 0,9 en la versión 3.0.

El estándar define también los conectores, agrupados en dos series A y B con distinto tamaño: Normal, mini y micro.

En un mismo bus se pueden conectar hasta 127 dispositivos en un mismo bus USB, utilizando concentradores o HUBs puesto que la conexión a nivel físico es punto a punto; es decir cada dispositivo dispone de su propio par aunque los datos son transmitidos por todos los pares.

Los dispositivos se conectan usando una topología de estrella donde existe un único Host y el resto de nodos son dispositivos dependientes del Host. La funcionalidad OTG (On the go) permite que un dispositivo sea también un Host cuando se conectan dos dispositivos entre sí, por ejemplo un teléfono móvil con soporte OTG y una memoria USB.

3.4.1 Pantalla LCD

Comercialmente existen muchos tipos de pantallas LCD. Muchas de ellas se hacen a medida con gráficos diseñados para aplicaciones específicas.

Para diseño de prototipos existen pantallas de matriz de puntos que permiten representar libremente caracteres y gráficos.

Las pantallas de matriz de puntos pueden ser de caracteres o matriciales.

Las pantallas de caracteres tienen un número determinado de casilleros donde introducir las letras o dibujos con unas dimensiones determinadas, por ejemplo 32x8 casilleros con caracteres de 8x5 píxeles. Por otra parte, las matriciales se definen por la cantidad de píxeles, por ejemplo 240x128, y permiten dibujar cualquier forma dentro de esa área.

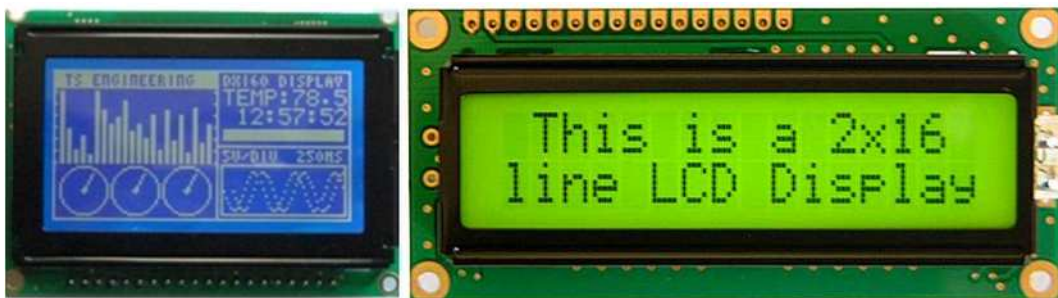


Figura 15: Pantallas LCD: Matricial 128x64 (izq.) 2x16 Caracteres (der)

Este tipo de pantallas se controlan a través de controladores estándar:

3.4.1.1 Controlador HD44780

Este controlador utiliza 8 o 4 líneas de datos D0-D7 y 3 líneas de control RS, RW y E. Los datos son enviados en paralelo usando las 8 líneas (1 byte) aunque se puede configurar para trabajar con 4 líneas enviando el byte en dos intervalos consecutivos, primero la parte más significativa y a continuación la menos significativa.

La línea RS permite seleccionar si se envía un dato (RS=1) o un comando (RS=0).

La línea E es la línea que controla el reloj del controlador, en cada pulso enviado el controlador lee los pines D0-D7 y procesa la información.

Finalmente, la línea RW (opcional) indica la dirección de escritura o lectura, indica también cuando ha terminado de ejecutarse una orden. En el caso de no usarse, se ha de esperar unos tiempos determinados por el fabricante para asumir que el comando se ha completado.

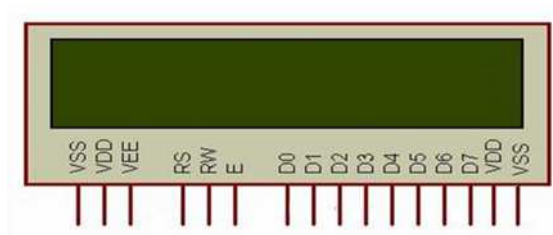


Figura 16: Pantalla LCD, controlador HD44780

3.4.1.2 Controlador HD61202

Este controlador es similar al controlador HD44780. Dispone de las mismas líneas, pero añade además las líneas de control CS1, CS2 y RST.

Las líneas CS1 y CS2 son utilizadas en pantallas grandes en las que un solo controlador no puede manejar todos los puntos disponibles y necesitan varios controladores. Estas líneas permiten seleccionar los distintos controladores dentro de la pantalla. Si una pantalla tiene varios controladores cada controlador se encarga de una porción de la pantalla.

La línea de Reset (RST) Permite borrar la pantalla e inicializarla.

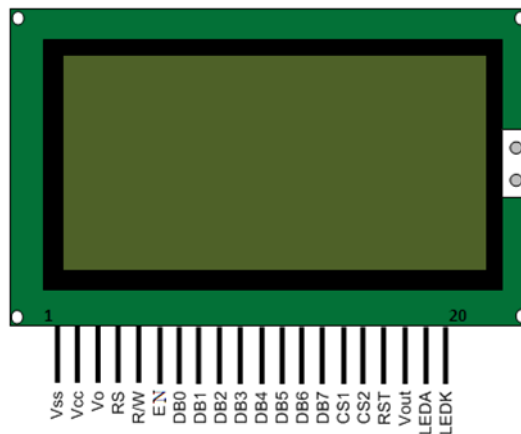


Figura 17: Pantalla GLCD

3.4.1.3 Controlador ST7565 (SPI)

Este controlador es controlado a través de un bus SPI. Necesita solo 4 o 5 líneas de control y a diferencia de los controladores anteriores se transmiten en serie.

Los datos o comando se envían en bytes a través de la línea MOSI del bus sincronizados por el reloj SCLK siempre que la señal de selección de chip CS lo habilite. Para indicar si el dato transmitido es un dato o un comando se utiliza una línea adicional A0.

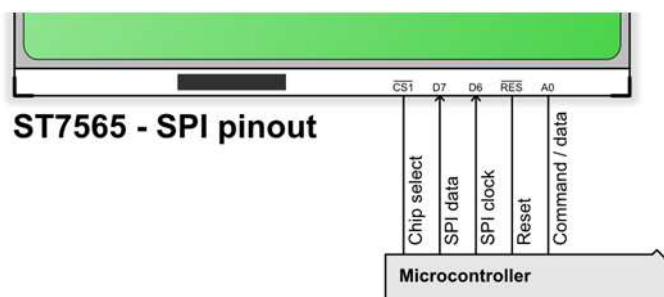


Figura 18: Controlador ST7565

3.5 Elección de componentes

3.5.1 Microprocesadores

Los procesadores elegidos pertenecen ambos a la arquitectura AVR proporcionada por ATMEL. Para el módulo principal se usará el microcontrolador ATmega32U4 [Anexo XI] de la familia megaAVR y para los módulos que acompañan a las tarjetas RF será el ATtiny461 [Anexo XII].

El bus de comunicaciones entre módulos será a través del protocolo TWI (I²C) y su interfaz de conexión con el PC un puerto serie virtual sobre USB.

Estos procesadores suplen perfectamente las necesidades del proyecto. A continuación se exponen los motivos por los que se han escogido los mismos:

ATMEGA32U4:

- Se puede alimentar con 5V simplificando la red de alimentación permitiendo trabajar con señales de la misma tensión que las señales TTL/CMOS.
- Cuenta con un módulo de comunicaciones I2C y un módulo USB incorporado. Tiene una capacidad para el almacenamiento de 32kbytes más que suficiente para albergar el programa necesario.
- Trabaja dentro de un rango de frecuencias aceptable para el proyecto (8-16 MHz)
- El patillaje del microprocesador provee de suficientes señales de entrada y salida (26 en total) para controlar una pantalla LCD compatible con HD44780 y los botones.
- Tiene temporizadores y puede generar señales PWM de forma sencilla útiles para el control de la pantalla LCD.
- Dispone de un entorno de desarrollo gratuito y tiene interfaz JTAG para el depurado del código mientras se ejecuta.
- Se puede programar a través del puerto USB, mediante el uso de un Bootloader permitiendo actualizar el firmware sin necesidad de utilizar un programador.
- El precio de venta es muy asequible.
- Watchdog con oscilador interno.
- El entorno de desarrollo es gratuito y permite una programación y depuración de código sencilla.

ATtiny461:

- Puede trabajar con señales TTL/CMOS ya que permite alimentarlo con una tensión de 5V y proporciona señales en sus pines de entrada y salida compatibles con los necesarios para controlar la placa RF.
- Cuenta con un módulo USI que puede utilizarse para la comunicación I2C
- Dispone de 16 líneas de entrada/salida. De las cuales 8 se pueden cambiar completamente de valor en un solo ciclo de reloj.
- Puede operar sin necesidad de cristal oscilador externo.
- Tiene 256 Bytes de memoria EEPROM para almacenar datos permanentemente.
- Watchdog.
- El precio de venta es competitivo.

3.5.2 Comunicaciones

En cuanto a las comunicaciones entre módulos se ha optado por el bus I2C debido a que la topología de la antena encaja perfectamente con el modo de funcionamiento del bus maestro-esclavo. Además el bus está orientado a conexión pudiendo dirigirse a una tarjeta RF a través de una dirección facilitando el modelo de control.

Para la comunicación con el PC se ha optado por USB ya que la mayoría de PCs disponen de un puerto.

La conexión usando RS-232, queda descartada por ser una tecnología en desuso y en la que en muchos equipos ni siquiera existe. Además, los microprocesadores disponibles actualmente no incorporan un módulo que permita realizar la señalización con voltajes positivos y negativos, siendo necesario incorporar un chip que sea capaz de generar las señales necesarias, por ejemplo un integrado MAX232CSE de la compañía Maxim, incrementando la complejidad y el coste.

En aras de hacer el sistema compatible con el máximo número de plataformas se implementa un puerto serie virtual soportado por la mayoría de sistemas operativos comerciales y libres. Este puerto se presenta como un puerto RS-232 pero su interfaz física es USB.

La pantalla LCD seleccionada es una pantalla de 16x2 caracteres con retroiluminación LED que posee una interfaz de control HD44780.

3.6 Solución propuesta

Esquema general:

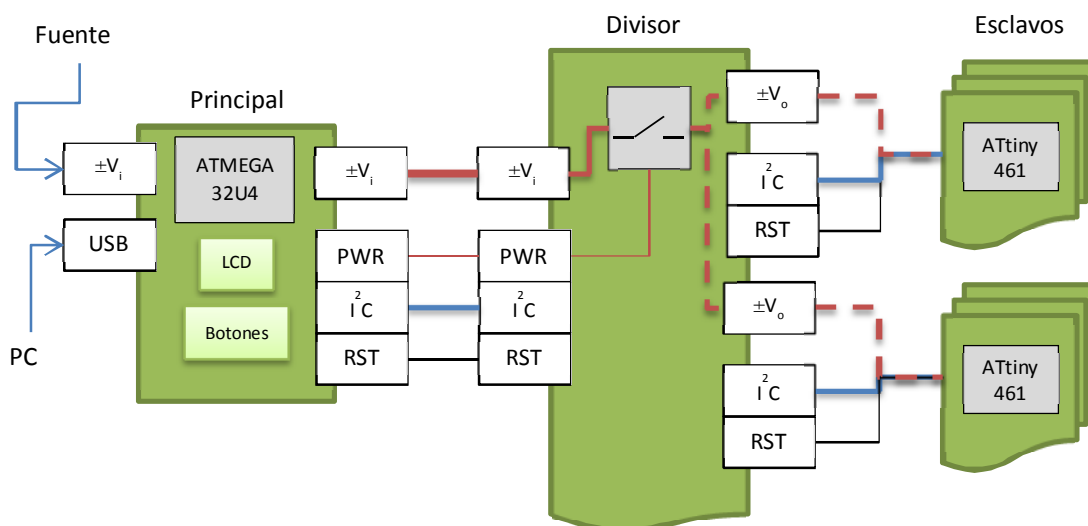


Figura 19: Esquema de alimentaciones eléctricas

3.6.1 Módulo principal

El módulo principal se encarga de mandar las órdenes necesarias para ajustar la antena con los parámetros deseados y controla la alimentación eléctrica de los módulos subordinados.

Esta función se lleva a cabo a través de comandos simples que se envían por medio de una terminal ANSI accesible desde el puerto USB.

Dispone también de una interfaz secundaria compuesta por 4 botones: arriba, abajo, izquierda y derecha y una pantalla LCD de 16x2 caracteres, que permite ajustar la antena sin necesidad de usar un PC.

Cuenta con dos PCBs. Concretamente, el PCB del “cerebro” donde se encuentra el procesador y las interfaces y el PCB auxiliar que distribuye el bus I²C y la alimentación eléctrica.

En este PCB se ha diseñado dos versiones para el módulo principal.

El primer diseño utiliza una placa de desarrollo diseñada en este proyecto y para su uso en éste y otros PFCs posteriores. Esta placa dispone todos los pines del procesador de forma regular separados 100 milésimas de pulgada (2.54mm) para poder insertarla en placas estándar de prototipado agujereadas. Sus características son las siguientes:

- 2 botones + botón reset
- 2 LEDs. (Rojo y verde)
- Filtros paso bajo incorporados para el uso de los ADC
- Conexión JTAG
- Conexión SPI de programación
- Conector USB mini B
- Protección ESD en el puerto USB.
- Conector DC 2.0 mm para alimentación externa
- 3 posibilidades alimentación
 - Externa
 - USB
 - Regulador Interno
- Reloj externo de 11.0592 MHz optimizado para usar el puerto serie con BPS estándar (9600, 115000,...etc)

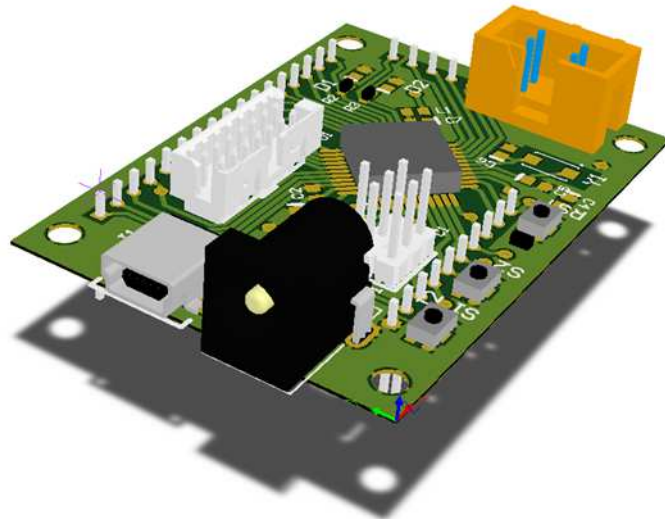


Figura 20: Vista 3D de la placa de desarrollo

A este diseño se le conecta una placa con los componentes necesarios para incorporar el bus I2C, la interfaz de control de la pantalla LCD, los botones y las conexiones de alimentación.

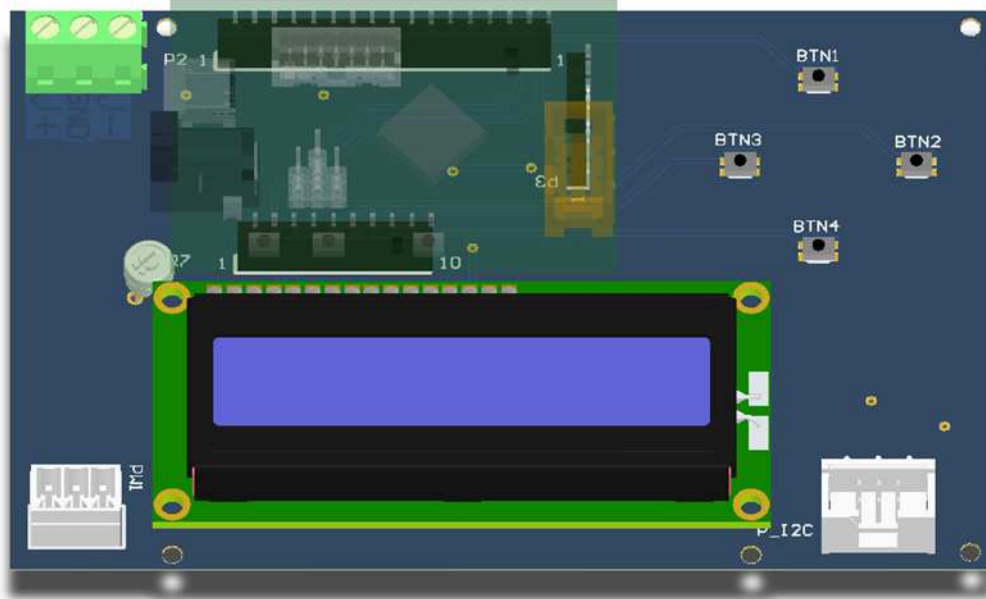


Figura 21: Placa de desarrollo con interfaz

Una vez comprobado el correcto funcionamiento de la placa, el segundo diseño del módulo principal reúne todos los componentes en una misma placa para un diseño más compacto y robusto. La alimentación para el microcontrolador se realiza mediante regulador lineal. Este último diseño no se fabrica.

La placa auxiliar, además de proporcionar los conectores a las unidades esclavas, se encarga de conmutar la alimentación eléctrica a través de unos transistores MOSFET.

3.6.1.1 Conexiones

PCB Central

- Entradas
 - Conector de alimentación: Dispone de una alimentación con tensión positiva (V_{i+}) y negativa (V_{i-}). La positiva es utilizada tanto por los microcontroladores como por la placa RF, mientras que la negativa sólo la usan las tarjetas de RF para el desfasador digital.
 - Conector USB: USB mini B por el que se accede a la terminal ANSI que permite controlar la antena a través de un puerto serie virtual.
 - Conector de programación: Conexión SPI que permite programar el procesador principal.
- Salidas:
 - Conector de alimentación: Salida de tensión positiva (V_{i+}) y negativa (V_{i-}).
 - Conector de datos: Conexión I2C, señal Reset y señal encendido. Este conector combina las dos señales del bus I2C y dos señales transistorizadas controladas por dos pines del microcontrolador usadas para resetear (RST) las placas y para conmutar la alimentación eléctrica (PWR).
- Interfaces:

- Conector LCD: Líneas de control compatibles con una interfaz de control LCD Hitachi H44780: D0-D4, RS, E, R/W y línea de control de iluminación LED.
- Botones: Líneas de entrada para los 4 botones comunicadas directamente con los pines del microprocesador.

PCB Distribuidor

- Entradas:
 - Conector de alimentación: Salida de tensión positiva (V_{i+}) y negativa (V_{i-}).
 - Conector de datos: Conexión I2C, señal Reset (RST) y señal encendido (PWR).
- Salidas:
 - Conector de alimentación: Salida de tensión positiva (V_{o+}) y negativa (V_{o-}) controlada por el PCB principal
 - Conector de datos: Conexión I2C y señal Reset (RST).

3.6.1.1 Alimentación.

La placa incorpora un regulador lineal LM7805 para proveer al microcontrolador y a la pantalla LCD la alimentación necesaria (5V).

3.6.2 Módulos subordinados

Estos módulos han de diseñarse para acoplarse a las tarjetas RF existentes a las que se les sustituirán los interruptores mecánicos por terminales metálicos. En el diagrama se pueden observar las fases de la modificación necesaria:

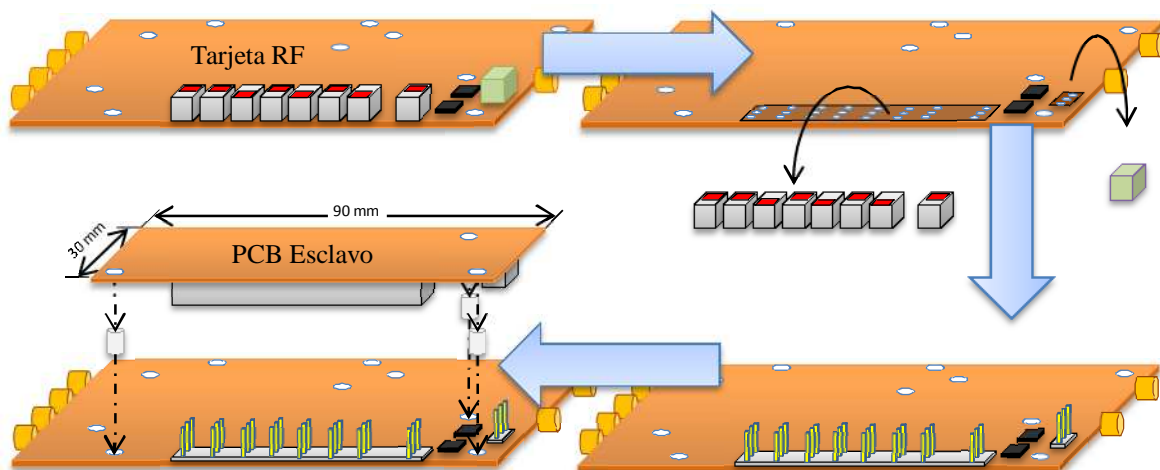


Figura 22: Diagrama de modificación de las tarjetas RF

3.6.2.1 Conexiones

- Entradas:
 - Conector de alimentación: Salida de tensión positiva (V_{o+}) y negativa (V_{o-}) controlada por el PCB principal

- Conector de datos y de programación: Comunicación I2C, señal Reset (RST) y programación SPI. El Conector utilizado para la comunicación tiene dos funciones, programar la unidad a través de la interfaz SPI y posteriormente como conexión al bus I2C y a la señal de Reset procedente de la placa principal. Puesto que son tareas excluyentes no se toma ninguna precaución adicional como por ejemplo multiplexar las líneas.

- Interfaz de conexión a la placa RF

El conector de alimentación de la placa es sustituido por unos terminales metálicos y serán conectados a una toma desde la placa superior de la misma forma que las líneas de control de los interruptores RF y el desfasador digital. De esta manera se aprovecha la alimentación positiva procedente de la fuente para alimentar la lógica nueva a la vez que se alimenta a la placa de RF.

3.6.2.1 Circuito protector de polaridad

Como se ha indicado anteriormente, las placas de radio frecuencia se alimentan con dos tensiones simétricas.

Originalmente, las placas carecían de un sistema de protección frente a una mala conexión de polaridad pudiendo dañar de forma irreversible tanto los componentes de la placa original como los nuevos componentes añadidos.

Por ello, se ha diseñado un circuito de protección que evita que los componentes se dañen. Se utilizan dos transistores MOSFET: uno de canal P para la alimentación positiva y otro de canal N para la alimentación negativa.

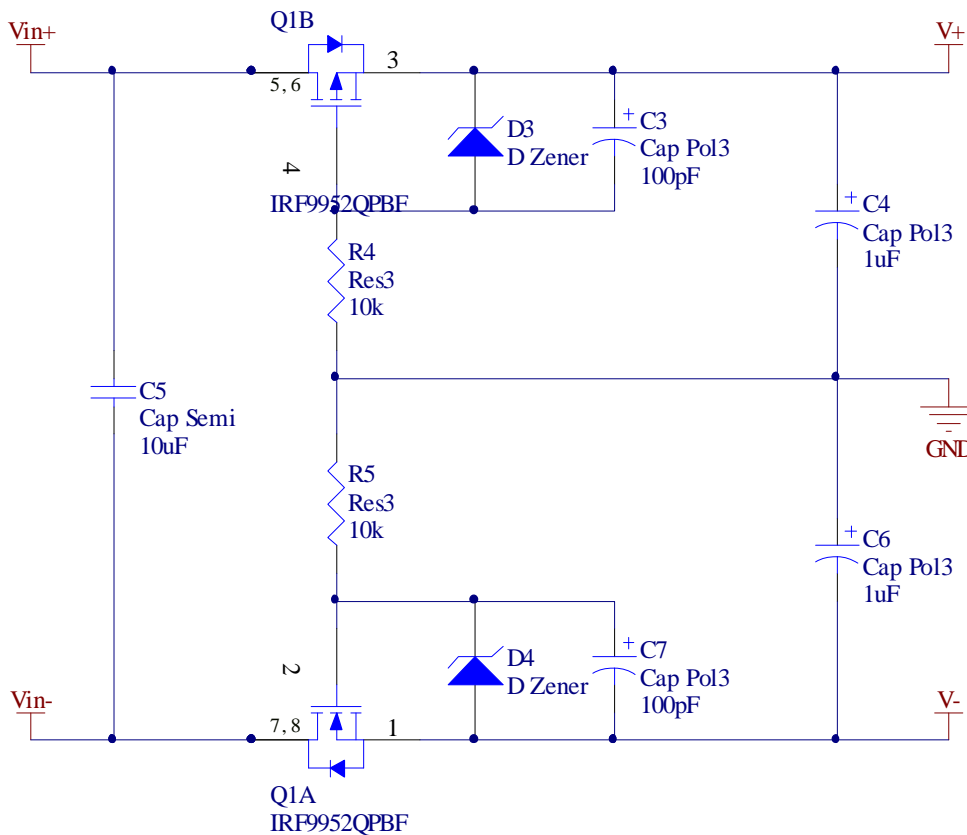


Figura 23: Circuito de protección

Funcionamiento:

Si se analiza la parte positiva del circuito, el transistor Q1B está en serie con la línea de alimentación con el drenador conectado a la entrada, la fuente a la salida y la puerta, a través de una resistencia a masa.

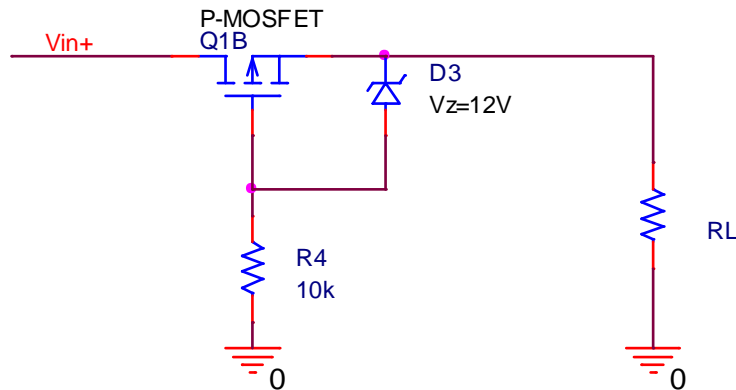


Figura 24: Circuito simplificado de la rama de protección positiva

Nota: se han suprimido los condensadores del diagrama por legibilidad.

Un transistor de canal P, puede entrar en conducción si el voltaje entre la puerta y la fuente puerta-drenador es menor que el voltaje umbral V_{GS} . En el modelo escogido IRF7509P $V_{GS(th)(p-channel)} = -1.0V$ [Anexo IX].

Supuesto 1: $V_Z > V_{in+} > -V_{GS(th)}$

Debido a la unión de los sustratos p y n de la fuente y el drenador entre ellos aparece una unión P-N parásita. Al someter la fuente a un voltaje superior, por la unión circulara una corriente y provocará una caída de tensión entre la fuente y el drenador de $V_{SD(p-channel)} = -1.2V$ indicada en la hoja del fabricante. Esta caída de tensión desaparece cuando transistor MOSFET entra en conducción y se crea el canal P, cuya resistencia es mucho más pequeña que la unión PN parásita.

El voltaje en la fuente será en el peor de los casos $V_{in+} - 1.2V$.

La corriente de fuga de la puerta es de $I_{GSS} = 100nA$ y la del diodo utilizado MMSZ5242B [Anexo X] $I_R = 1\mu A$. Por tanto, la corriente máxima que puede pasar por R_4 es $I_{R4} = 1,1\mu A$. Esto provoca una caída de tensión máxima de $V_{R4max} = 0.1V$, siempre y cuando el diodo no entre en conducción inversa, caso que se analizará más adelante.

La tensión máxima de la puerta V_G será la misma que la presente en R_4 , es decir como mucho los 0.1V.

Así, el voltaje presente entre la puerta y el transistor es:

$$V_{GS} = V_G - V_S = 0.1 - (V_{in+} - 1.2V) = -V_{in+} + 1.3$$

Por tanto, si la tensión de entrada es superior a 1.3V el transistor MOSFET entra en conducción alimentando el circuito.

Circuito equivalente (Modelo simplificado):

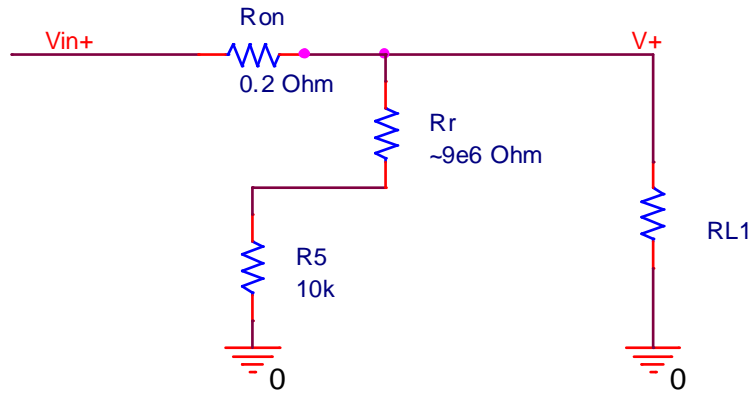


Figura 25: Circuito Equivalente MOSFET

Para el circuito inferior el funcionamiento es similar al analizado. Al ser un transistor de canal N el voltaje umbral es $V_{GS(th)(n-channel)} = 1.0V$ y su resistencia de canal algo inferior: $R_{DS(ON)(n-channel)} = 0.11\Omega$.

Supuesto 2: $V_{in+} < -V_{GS(th)}$

En el caso de aplicar una tensión negativa en la toma positiva, el voltaje del drenador sería negativo. Para probar que el transistor no está activo, se busca la reducción al absurdo suponiendo que está conectado.

Si el transistor está conectado entonces el voltaje entre la fuente y el drenador es prácticamente nulo. En el caso extremo, como máximo puede ser $R_{DS(ON)} * I_{D(max)} = 0.2 * 2 = 0.4V$.

Asumiendo la misma magnitud de corriente en la resistencia R4, el voltaje de la puerta no es inferior a -0.1V.

Por tanto:

$$V_{GS} = V_G - V_S = -0.1 - (V_{in+} - 1.2V) = -V_{in+} + 1.1$$

Como $V_{in} < -V_{GS(th)} = 1V$ la tensión de V_{GS} es como poco 0.1V superior al voltaje umbral contradiciendo la hipótesis de conducción del transistor que requiere $V_{GS} = -1V$

Para valores de V_{in} ente 1V y 1.3V el modelo no es válido ya que el transistor está en la zona lineal. No obstante ese comportamiento no es relevante para la aplicación actual.

Diodos Zener:

Los transistores soportan una tensión máxima entre la fuente y la puerta determinada por su fabricación. En el caso de los transistores del integrado IRF7509 de IR son +20V y -20V para el transistor de canal n y p respectivamente.

Si en el análisis anterior, se eleva lo suficiente V_{in+} , el voltaje de V_{GS} superaría el máximo marcado por el fabricante destruyendo el componente.

Para evitar que dicho voltaje supere el valor máximo se añaden entre los terminales un diodo zener. Así, los diodos funcionan como protector de los transistores puesto que tienen una tensión umbral inversa o voltaje zener V_z menor que la máxima tensión que puede soportar los transistores entre la fuente y la puerta.

Si el voltaje de entrada es superior a dicho máximo el diodo entrara en conducción inversa manteniendo la diferencia de potencial entre los dos terminales a V_z protegiendo el transistor y evitando que se destruya.

Pérdidas.

Una vez establecido el canal, al tener menor resistencia que el diodo parásito la pérdida de potencia por efecto Joule dependerá de la resistencia del canal $R_{DS(ON)(p-channel)} = 0.2\Omega$ y de la corriente suministrada a la carga I_L . Estas pérdidas se pueden calcular usando la ecuación:

$$P_D = R_{on} * I_L^2$$

Por ejemplo para un caso extremo de 1 amperio se perderían:

$$0.2\Omega * 1A^2 = 0.2W$$

Las pérdidas por fugas del transistor y del diodo son insignificantes frente a las pérdidas calculadas.

Para verificar lo expuesto, se realiza un análisis en Orcad PSpice, con modelos lo más parecidos posibles.

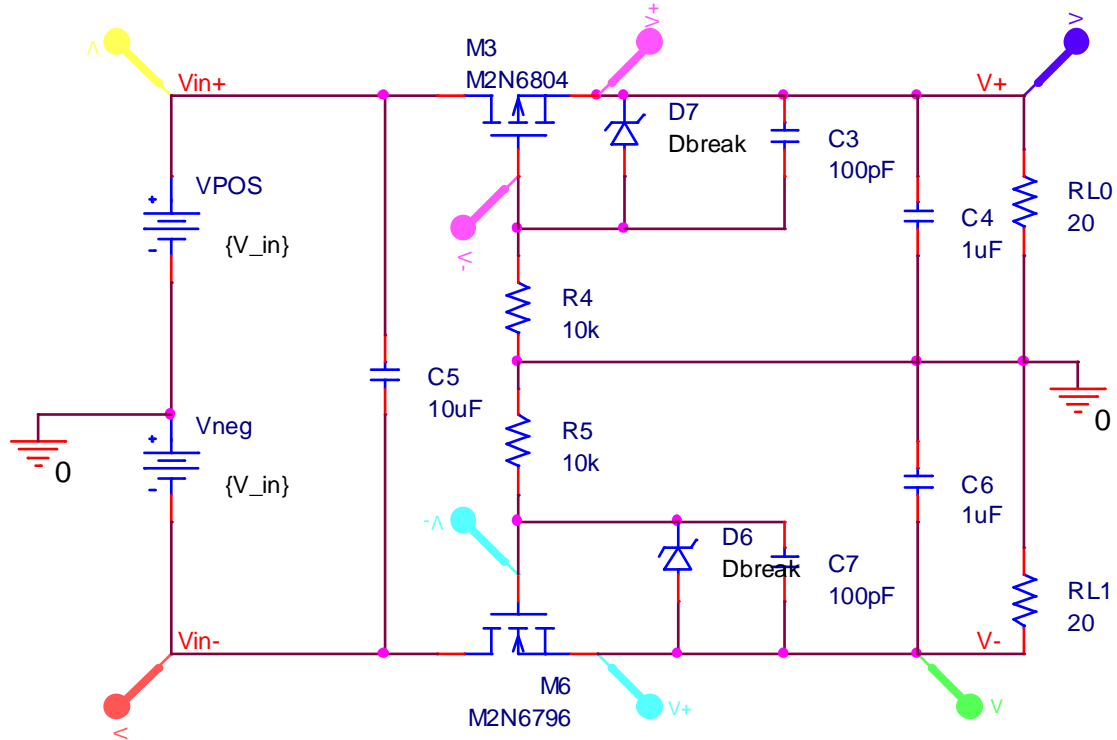


Figura 26: Circuito de protección para la inversión de polaridad

Para los transistores se han tomado como referencia los transistores 2N6796 (Canal N) y 2N6804 (canal P) y se han modificado sus valores umbrales en el modelo SPICE

```
.model M2N6796 NMOS(Level=3 Gamma=0 Delta=0
+ Eta=0 Theta=0 Kappa=0.2 Vmax=0 Xj=0
+ Tox=100n Uo=600 Phi=.6 Rs=.1049 Kp=20.65u W=.92 L=2u Vto=1
+ Rd=18.36m Rds=444.4K Cbd=1.217n Pb=.8 Mj=.5 Fc=.5 Cgso=679.6p
+ Cgdo=197.4p Rg=6.383 Is=3.403f N=1 Tt=308n)

.model M2N6804 PMOS(Level=3 Gamma=0 Delta=0
```

```

+      Eta=0 Theta=0 Kappa=0.2 Vmax=0 Xj=0
+      Tox=100n Uo=300 Phi=.6 Rs=.153 Kp=10.46u W=1.2 L=2u Vto=-1
+      Rd=66.52m Rds=444.4MEG Cbd=1.281n Pb=.8 Mj=.5 Fc=.5 Cgso=1.798n
+      Cgdo=134.9p Rg=4.931 Is=5.477p N=3 Tt=295n)

```

Para los diodos Zener se ha tomado el modelo básico Dbreak y se le ha añadido el voltaje zener y la corriente inversa de polarización.

```
.model Dbreak D Is=315n Cjo=.1pF Rs=.1 BV=12V IBV=9.1uA VJ=0.9V
```

En las gráficas se puede observar que para tensiones inversas o “incorrectas”, la tensión de salida es prácticamente nula, mientras que para tensiones directas o “correctas” la tensión de salida es prácticamente la misma que la de la entrada.

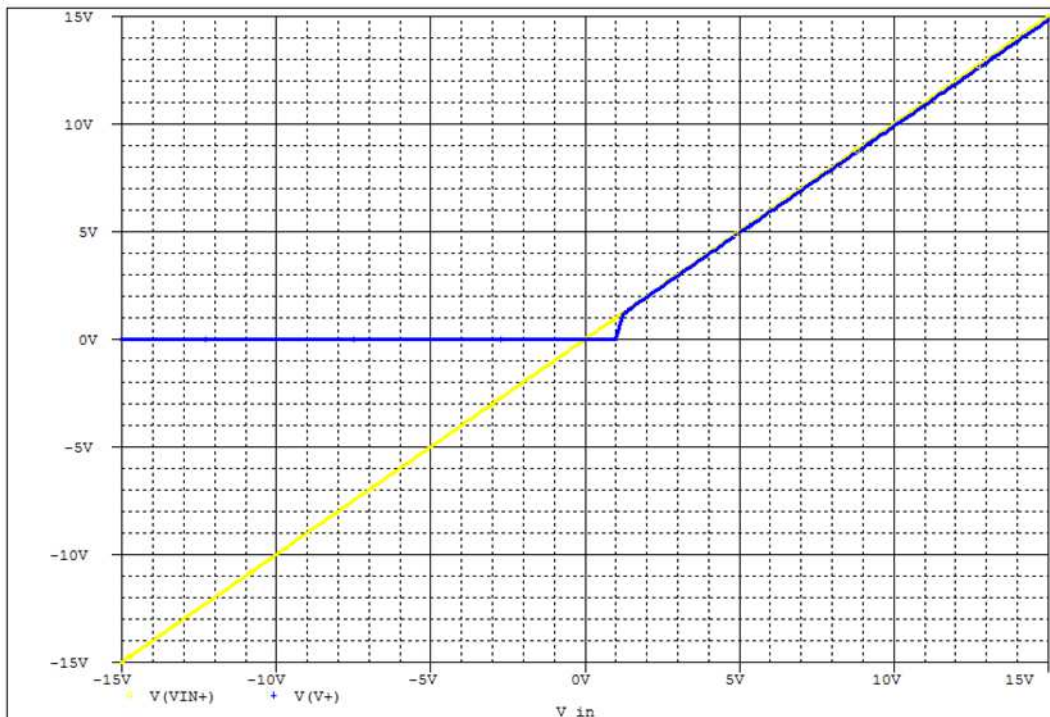


Figura 27: Protección alimentación positiva



Figura 28: Protección alimentación negativa

Analizando las tensiones de la fuente-puerta, observamos como esta se limita al valor V_Z del diodo, protegiendo correctamente el transistor para tensiones altas.

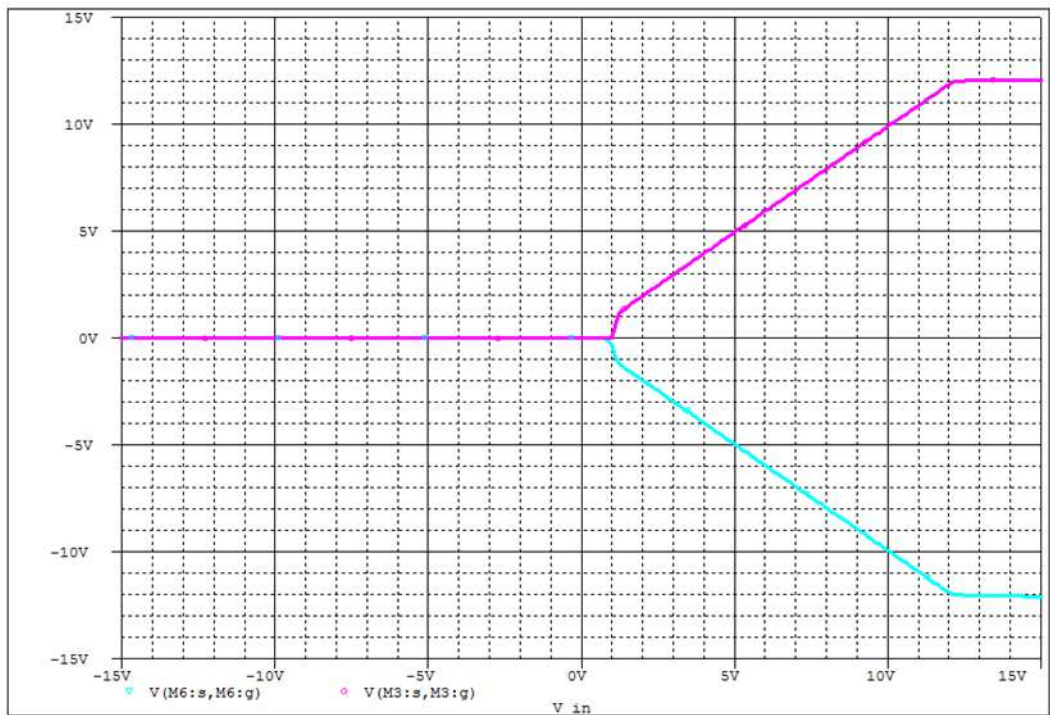


Figura 29: Tensión V_{GS} limitada por los diodos Zener

Como protección adicional, los conectores usados para conectar las placas a la red de alimentación simétrica serán unipolares, evitando así una mala conexión accidental.

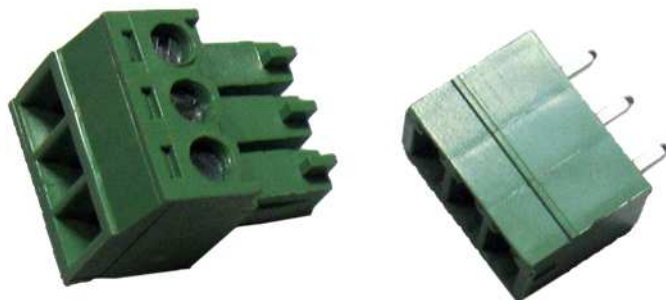


Figura 30: Conectores Unipolares

3.6.2.2 Alimentación.

El microprocesador ATtiny 461 de los módulos esclavos puede alimentarse con una tensión en el rango de 2.7V y 5V.

No obstante, como este microprocesador va a manejar las señales de control del desfaseador digital y los interruptores de radio frecuencia, que funcionan a 5V, la alimentación ha de ser necesariamente 5V.

En la placa original hay presente un regulador lineal MC7805 que provee de 5V con un amperaje máximo de 1 amperio a los componentes, desfaseador e interruptores cuyos consumos son de decenas de mA. El regulador lineal podría abastecer al nuevo microprocesador sin problemas.

Sin embargo, los componentes de RF son muy sensibles a variaciones en su alimentación. Y por ello, para evitar fluctuaciones en la alimentación de los componentes de radiofrecuencia se opta por añadir un regulador lineal independiente y así separar las redes de alimentación lo máximo posible. Tan solo comparten la referencia a masa.

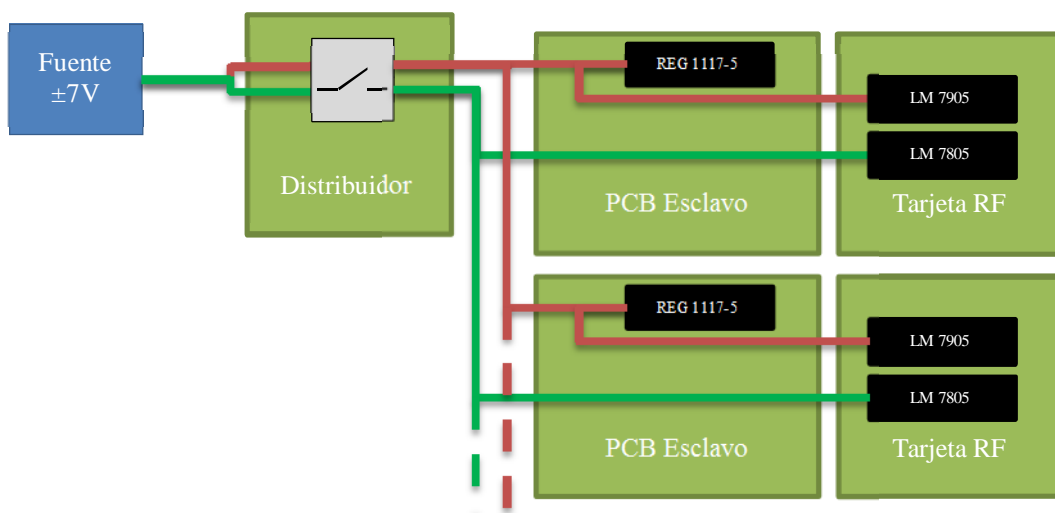


Figura 31: Esquema de alimentación PCBs esclavos y Tarjetas RF.

Siguiendo las indicaciones de la hoja del fabricante se añade un condensador de 0.1uF a la entrada y un condensador de 100pF a la salida para dar estabilidad al regulador, tal y como se aprecia en la Figura 32.

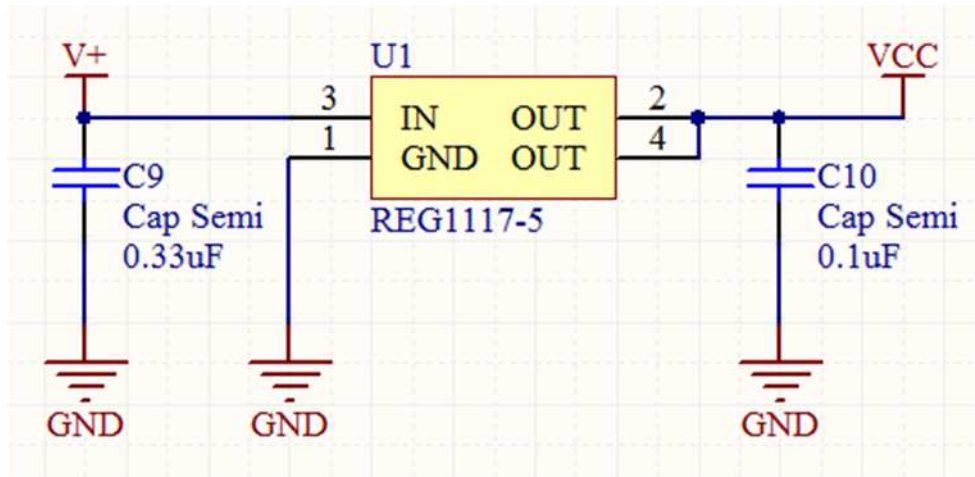


Figura 32: Circuito regulador lineal

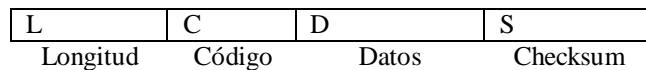
3.6.3 Protocolo comunicación Interno

La comunicación entre el módulo principal y los esclavos se realiza a través del bus I2C. Sobre este protocolo se encapsulan los comandos de control utilizando un protocolo propio.

La estructura básica de los comandos se compone de una cabecera que especifica la longitud del mensaje y el tipo de comando una serie de bytes de datos y cierra una suma de verificación de 4 bits, CRC-4 calculada sobre la cabecera y los datos.

Formato trama:

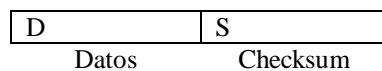
- Comando:
Maestro → Esclavo



- L: (4 bits): Longitud en bytes del comando enviado.
- C: (4 bits): Código comando.
- D: (n Bytes): Datos
- S: (8 bits): 4 ceros de relleno + Suma de verificación (4 bits)

4. Las respuestas solo incluyen los bytes de respuesta y su correspondiente suma de verificación CRC-4.

- Respuesta:
Esclavo → Maestro



- D: (n Bytes): Datos
- S: (8 bits): 4 ceros de relleno + Suma de verificación (4 bits)

3.6.3.1 Suma de verificación CRC-4:

Para comprobar la correcta recepción de los datos, se implementa un algoritmo de verificación CRC [8] (Comprobación de redundancia cíclica) de 4 bits.

Este algoritmo se basa en calcular el residuo de la división de los datos ente un polinomio. Dicho residuo se añade al mensaje transmitido para ser comprobado por el receptor.

Una vez recibido el mensaje y el residuo, el receptor debe dividir el mensaje concatenando el residuo entre el polinomio utilizado dando como resultado un residuo nulo.

Si el residuo no es nulo significa que el mensaje contiene errores y por tanto ha de descartarse.

El polinomio utilizado para el cálculo del CRC en este protocolo es:

$$p_{crc} = x^4 + x + 1$$

3.6.3.2 Lista de Comandos:

- **CMD_CODE_GET_RAW (0x0):** Solicita al esclavo los parámetros actuales de la tarjeta RF: modo de transmisión, fase y puerto de Butler.

Formato:

Byte	0		1
Campo	L	C	S
Valor	2	0	CRC4

Respuesta:

Formato:

Byte	0		1
Campo	D		S
Valor	RAW		CRC4

Devuelve el valor:

- **RAW (1 Byte):** Representa los 3 parámetros de la antena según la siguiente estructura:

- Bit 0:

Modo transmisión:

0x0	RX (Puerto de Recepción)
0x1	TX (Puerto de Transmisión)

- Bits 1-4:

Fase:

0x0	0°
0x1	22.5°
0x2	45°
0x3	67.5°
0x4	90°
0x5	112.5°
0x6	135°
0x7	157.5°
0x8	180°
0x9	202.5°
0xA	225°
0xB	247.5°

0xC	270°
0xD	292.5°
0xE	315°
0xF	337.5°

○ Bits 5-7:

Puerto Butler

0x2	Puerto Butler 1
0x6	Puerto Butler 2
0x5	Puerto Butler 3
0x7	Puerto Butler 4

- **CMD_CODE_SET_RAW (0x1):** Cambia los parámetros de la tarjeta RF esclava.

Formato:

Byte	0		1	2
Campo	L	C	D	S
Valor	3	1	RAW	CRC4

Recibe como parámetros:

- RAW (1 Byte): Representa los 3 parámetros de la antena según la misma estructura descrita en el comando **CMD_CODE_GET_RAW**.

- **CMD_CODE_GET_CONFIG (0x2):** Solicita al esclavo el valor de la configuración CNUM solicitada.

Formato:

Byte	0		1	2
Campo	L	C	D	S
Valor	3	2	CNUM	CRC4

Recibe como parámetros:

- CNUM: Número de configuración (0 a 7) solicitada.

Respuesta:

Formato:

Byte	0		1	2
Campo	D		D	S
Valor	RAW		VALID	CRC4

Devuelve los valores:

- RAW (1 Byte): Representa los 3 parámetros de la antena.
- VALID (1 Byte): Indica si el valor RAW corresponde a una configuración válida almacenada anteriormente (VALID=1) o no (VALID=0).

- **CMD_CODE_SET_CONFIG (0x3):** Cambia a la configuración CNUM en el caso de existir una configuración válida. En el caso que la configuración deseada NO exista NO producirá cambio alguno. **IMPORTANTE:** Es labor del programa verificar antes la existencia de dicha configuración.

Formato:

Byte	0		1	2
Campo	L	C	D	S
Valor	3	3	CNUM	CRC4

Recibe como parámetros:

- CNUM: Número de configuración (0 a 7) que se desea activar.
- CMD_CODE_SET_PHASE (0x4): Cambia la fase del desfasador.

Formato:

Byte	0		1	2
Campo	L	C	D	S
Valor	3	4	PHASE	CRC4

Recibe como parámetros:

- PHASE: Fase deseada codificada según la siguiente tabla:

0x00	0°
0x02	22.5°
0x04	45°
0x06	67.5°
0x08	90°
0x0A	112.5°
0x0C	135°
0xE	157.5°
0x10	180°
0x12	202.5°
0x14	225°
0x17	247.5°
0x18	270°
0x2A	292.5°
0x2C	315°
0x2E	337.5°

- CMD_CODE_SET_MODE (0x5): Cambia el modo de transmisión de la placa RF.

Formato:

Byte	0		1	2
Campo	L	C	D	S
Valor	3	5	MODE	CRC4

Recibe como parámetros:

- MODE: Modo de transmisión deseado:

0x00	RX
0x01	TX

- **CMD_CODE_SET_BUTLER (0x6):** Cambia el puerto de Butler utilizado.

Formato:

Byte	0		1	2
Campo	L	C	D	S
Valor	3	6	BUTLER	CRC4

Recibe como parámetros:

- BUTLER: Puerto de Butler utilizado:

0x40	Butler 1
0xC0	Butler 2
0xA0	Butler 3
0xE0	Butler 4

- **CMD_CODE_STOR_CONFIG (0x7):** Graba en la EEPROM una configuración y actualiza la máscara de validez.

Byte	0	1	2	3
Campo	L	C	D	S
Valor	3	7	CNUM	RAW

Parámetros:

- CNUM (1 Byte): Numero de configuración.
- RAW (1 Byte): Configuraciones a guardar en la tarjeta. Si RAW=0 elimina la configuración de la memoria.

- **CMD_CODE_LOAD_CONFIG (0x8):** Recupera de la EEPROM la configuración solicitada:

Byte	0		1	2
Campo	L	C	D	S
Valor	3	8	CNUM	CRC4

Parámetros:

- CNUM (1 Byte): Numero de configuración solicitada.

Respuesta:

Formato:

Byte	0	1	2
Campo	D	D	S
Valor	RAW	VALID	CRC4

Devuelve los valores:

- RAW (1 Byte): Configuraciones solicitada almacenada en la EEPROM.
- VALID (1 Byte): VALID=1 si el valor devuelto es una configuración válida o VALID=0 si no lo es.

- **CMD_CODE_DEPLOY_CONFIG (0x9):** Graba en la EEPROM las configuraciones y la máscara de validez:

Byte	0		1-8	9	10
Campo	L	C	D	D	S
Valor	11	9	RAWX	VALIDMASK	CRC4

Parámetros:

- RAWX (8 Bytes): Configuraciones 1 a 8 a guardar en la tarjeta.
- VALIDMASK (1 Byte): Máscara de validez de los datos almacenados.
- CMD_CODE_BKUP_CONFIG (0xA): Recupera de la EEPROM las configuraciones almacenadas, la máscara de validez y configuración predeterminada:

Byte	0		1
Campo	L	C	S
Valor	2	A	CRC4

Respuesta:

Formato:

Byte	0-7	8	9	10
Campo	D	D	D	S
Valor	RAWX	VALIDMASK	DEFAULT	CRC4

Devuelve los valores:

- RAWX (8 Bytes): Configuraciones 1 a 8 guardadas en la tarjeta.
- VALIDMASK (1 Byte): Máscara de validez de los datos almacenados.
- DEFAULT: Configuración predeterminada.
- CMD_CODE_CHANGE_CONFIG (0xB): Modifica y graba en la EEPROM una configuración. Define además si será o no la configuración predeterminada al encender la antena.

Byte	0		1	2	3	4
Campo	L	C	D	D	D	S
Valor	11	B	CNUM	RAW	DEFAULT	CRC4

Parámetros:

- CNUM (1 Byte): Numero de configuración a guardar en la tarjeta.
- RAW (1 Byte): Configuración a guardar en la tarjeta. Si RAW=0 elimina la configuración de la memoria.
- DEFAULT (1 Byte): Establece CNUM como configuración predeterminada si DEFAULT=1.
- CMD_CODE_BLINK (0xC): Hace parpadear el LED verde de la tarjeta.

Formato:

Byte	0		1	2
Campo	L	C	D	S
Valor	3	C	TIMES	CRC4

Recibe como parámetros:

- TIMES: Establece las veces por segundo que parpadea el LED. Para desactivar esta función se puede reenviar el comando con TIMES=0 o efectuar un reset.
- CMD_CODE_SOFT_RESET (0xD): Reinicia la tarjeta.

Formato:

Byte	0		1	2
Campo	L	C	D	S
Valor	3	D	RST/RELOAD	CRC4

Recibe como parámetros:

- RST/RELOAD: Dependiendo de este parámetro recarga los datos de la memoria EEPROM (rápido) o realiza un reset por completo (más lento).
- CMD_CODE_ECHO_ID (0xE): Responde el identificador único de la tarjeta

Formato:

Byte	0		1
Campo	L	C	S
Valor	2	E	CRC4

Respuesta:

Formato:

Byte	0		1
Campo	D		S
Valor	BOARDID		CRC4

Devuelve los valores:

- BOARDID (1 Byte): Identificador tarjeta, entre 0 y 15 incluidos
- CMD_CODE_SET_ADDRESS (0xF): Cambia la dirección I2C de la tarjeta. La placa objetivo reiniciará automáticamente si la dirección es distinta a la actual.

Formato:

Byte	0		1	2
Campo	L	C	D	S
Valor	3	F	ADDR	CRC4

Recibe como parámetros:

- ADDR: Nueva Dirección I2C.

3.6.4 API control

Tanto en los módulos subordinados como en el módulo principal se han desarrollado unas funciones para controlar los distintos parámetros de la antena, basadas en los comandos explicados en el punto anterior.

Control Placas RF

Todas las funciones utilizan una estructura de datos definida en C (**RFboard**). Esta estructura refleja el estado actual de la tarjeta RF, valores de los pines de control, dirección en el bus I2C y sus configuraciones almacenadas.

Definición de la estructura RFboard:

```
typedef struct RFboard {
    uint8_t TWI_address;
    uint8_t RAW;
    uint8_t config[8];
    uint8_t config_num;
    uint8_t exist;
    uint8_t boardID;
} RFboard;
```

Explicación de los campos:

- TWI_address: Dirección del dispositivo en el bus I2C
- RAW: Parámetros actuales de la antena: Puerto Butler, fase y dirección de la comunicación RF
- Config[8]: Array de configuraciones almacenadas en la tarjeta codificadas de la misma manera que RAW.
- Config_num: Número de configuración almacenada que se establece al encender la antena por defecto.
- Exist: Mapa de bits que identifica que configuraciones están almacenadas en memoria.
- boardID: Identificador único de la tarjeta (solo lectura), establecido en el momento de compilación del programa.*

*A la hora de compilar el programa es necesario definir el símbolo BOARD_UNIQUE_ID con un valor entre 0 y 15, añadiendo -DBOARD_UNIQUE_ID=valor en la línea de comandos. El ID se guarda en el primer byte de la memoria EEPROM. De forma alternativa, grabando un archivo INTEL HEX con el primer byte con el valor ID deseado se podría cambiar el identificador único.

Funciones de control:

Tanto el programa de los módulos subordinados como el programa del módulo maestro disponen de funciones de control implementadas con los mismos prototipos salvo el valor de retorno de las funciones.

Esto es debido a que las funciones ejecutadas desde el modulo principal pueden o no ejecutarse correctamente puesto que puede existir un problema en la comunicación: corrupción de datos en el bus, módulo inalcanzable etc... y por tanto es necesario saber si se ha entendido bien el comando enviado. En el caso de las funciones ejecutadas a nivel local no existe valor de retorno puesto que no existe dicha problemática.

Estas funciones tienen una correspondencia directa con los comandos homólogos. Los datos modificados en los módulos son actualizados en el puntero de la estructura RFboard indicado como parámetro (pboard).

```
//SETTERS
bool RFboard_setAddress(pRFboard pboard, uint8_t address);
bool RFboard_setPhase(pRFboard pboard, phaseshift phase);
bool RFboard_setTransmissionmode(pRFboard pboard, transmissionmode mode);
bool RFboard_setButtlerport(pRFboard pboard, butlerport port);
```

```

bool RFboard_setRAW(pRFboard pboard, uint8_t RAW);
bool RFboard_getConfig(pRFboard pboard, uint8_t config_num);
bool RFboard_setConfig(pRFboard pboard, uint8_t number);

//GETTERS
uint8_t RFboard_getAddress(pRFboard pboard); //LOCAL ONLY
bool RFboard_getPhase(pRFboard pboard);
bool RFboard_getTransmissionmode(pRFboard pboard);
bool RFboard_getButtlerport(pRFboard pboard);
bool RFboard_getRAW(pRFboard pboard);

//EEPROM HANDLERS
bool RFboard_storeConfig(pRFboard pboard, uint8_t config_num, uint8_t RAW);
bool RFboard_loadConfig(pRFboard pboard, uint8_t config_num);
bool RFboard_changeConfig(pRFboard pboard, uint8_t config_num, uint8_t RAW, bool
default_config) ;
bool RFboard_deployConfig(pRFboard pboard, uint8_t * configs, uint8_t mask);
bool RFboard_backupConfig(pRFboard pboard);

//CONTROL COMMANDS
bool RFboard_echo_id(pRFboard pboard);
bool RFboard_reset(pRFboard pboard, bool reload);

```

Control antena

En el módulo principal, se ha definido la estructura de datos (`antenna_t`) que permite almacenar el estado de la antena, los valores y configuraciones de los 16 módulos y su presencia en el sistema:

```

typedef struct antenna_t {
    RFboard broadcast;
    RFboard boardset[16];
    uint8_t online[16];
    uint8_t powerstatus;
} antenna_t;

```

Explicación de los campos:

- `broadcast`: Tarjeta de control virtual que permite enviar a todas las tarjetas el mismo comando, esta tarjeta tiene como dirección I2C la dirección reservada 0, dirección usada por todas las tarjetas como llamada general.
- `Boardset[16]`: Array de estructuras `RFboard` con los valores de las distintas tarjetas presentes en el bus.
- `Online[16]`: Array que indica qué tarjetas están presentes en el bus. Cada posición corresponde al identificador único de la tarjeta.
- `Powerstatus`: Estado actual de la alimentación de la antena. (0 OFF/1 ON)

Funciones de control:

Las funciones de control de la antena permiten encender y apagar los módulos esclavos y la correspondiente alimentación de las tarjetas de radiofrecuencia. Las funciones **discover** y **queryboards** permiten descubrir que tarjetas están presentes en el sistema y obtener su configuración.

Funciones:

```

void init_Antenna(void);
void antenna_power(bool power) ;
bool antenna_power_status();
void discover(void);

```

void queryboards(void);

La función **void init_Antenna(void)** enciende la antena e inicializa el módulo de comunicación I2C. Es necesario llamar a esta función al inicio del programa.

El control de la alimentación de los módulos subordinados se realiza a través de la función **void antenna_power(bool power)**. El argumento **power** conecta (**power=1**) o desconecta (**power=0**) la alimentación de los módulos, también deshabilita el bus I²C.

La inhabilitación del módulo de comunicaciones es necesaria debido a un problema eléctrico que surge al quitar la alimentación de la antena.

Observando la Figura 33, los diodos rectificadores se usan como protección eléctrica frente a eventuales descargas estáticas o sobretensiones.

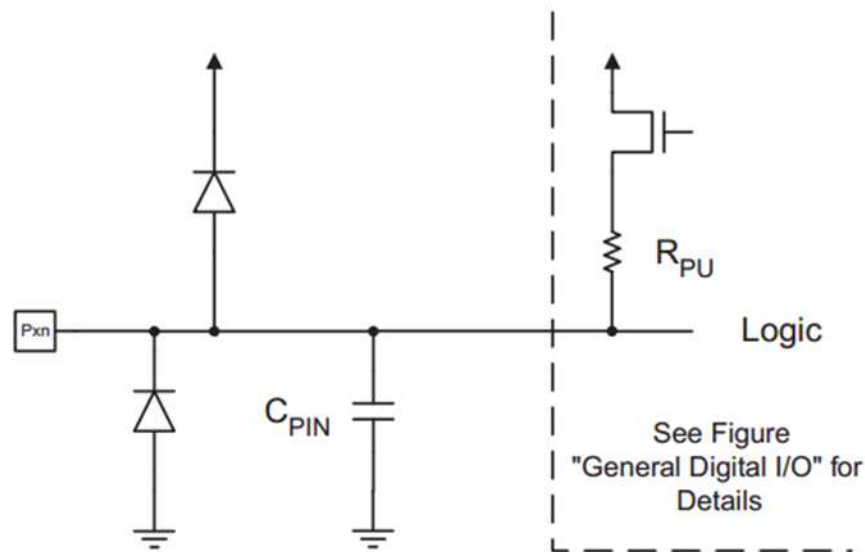


Figura 33: Circuito de protección interno de pines E/S

Sin embargo, al desconectar la alimentación eléctrica, el diodo superior cuyo cátodo estaba a sometido a la tensión de alimentación ahora se encuentra a potencial 0. Puesto que los pines de datos SDA y SCL del bus de comunicaciones se conectan a dos resistencias “pull-up” el diodo entra en estado de conducción manteniendo el bus en todo momento al voltaje de polarización directa del diodo ~0,7V inhabilitando el bus.

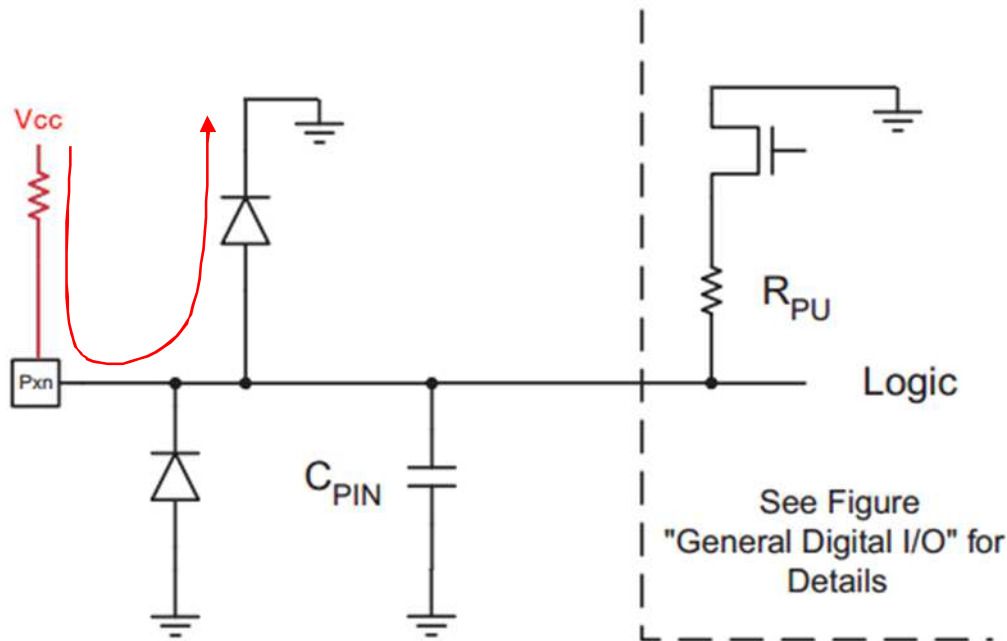


Figura 34: Derivación a masa por diodo de protección.

El encendido de la antena (`power=1`) conecta la alimentación de los módulos subordinados y efectúa una búsqueda en todas las direcciones disponibles en el bus llamando a la función `void discover(void)` que hace uso del comando de control `CMD_CODE_ECHO_ID`.

Posteriormente, aquellos módulos que han contestado al comando son consultados para obtener su configuración a través de la función `void queryboards(void)`.

3.7 Programa

Usando las funciones explicadas en el apartado anterior, se realizan dos programas, uno para el módulo maestro y otro para los esclavos.

El programa principal se encargará de controlar el puerto USB, la pantalla LCD, la lectura de los botones, las comunicaciones por el bus I²C y administrar la alimentación eléctrica de los módulos esclavos.

Para realizar todas estas tareas se ha hecho uso de distintas librerías como por ejemplo la librería LUFA [9] (Lightweight USB Framework for AVRs) para el control del puerto USB, librerías de Atmel para el control de los módulos TWI (I²C) y la librería libHD44080 de Joerg Wunsch.

Para los comandos de la consola ANSI se ha recurrido a un código publicado en gitHub de Grégoire Passault [10].

Para manejar las distintas tareas se ha creado un sistema basado en comandos y eventos que son manejados periódicamente por el microcontrolador. La recepción de un evento, por ejemplo pulsar un botón, se traducen en comandos que ejecutará el microcontrolador.

El programa esclavo por el contrario funciona a base de mensajes de consulta, por ejemplo obtener el valor de la fase o puerto de Butler de un esclavo, o mensajes de órdenes, por ejemplo almacenar una nueva configuración.

La forma de trabajar con el programa esclavo es leyendo el estado del mensaje: vacío, pendiente de respuesta, procesado, inválido etc...

3.7.1 Estructura

3.7.1.1 Programa principal

El flujo general del programa se resume en el siguiente diagrama:

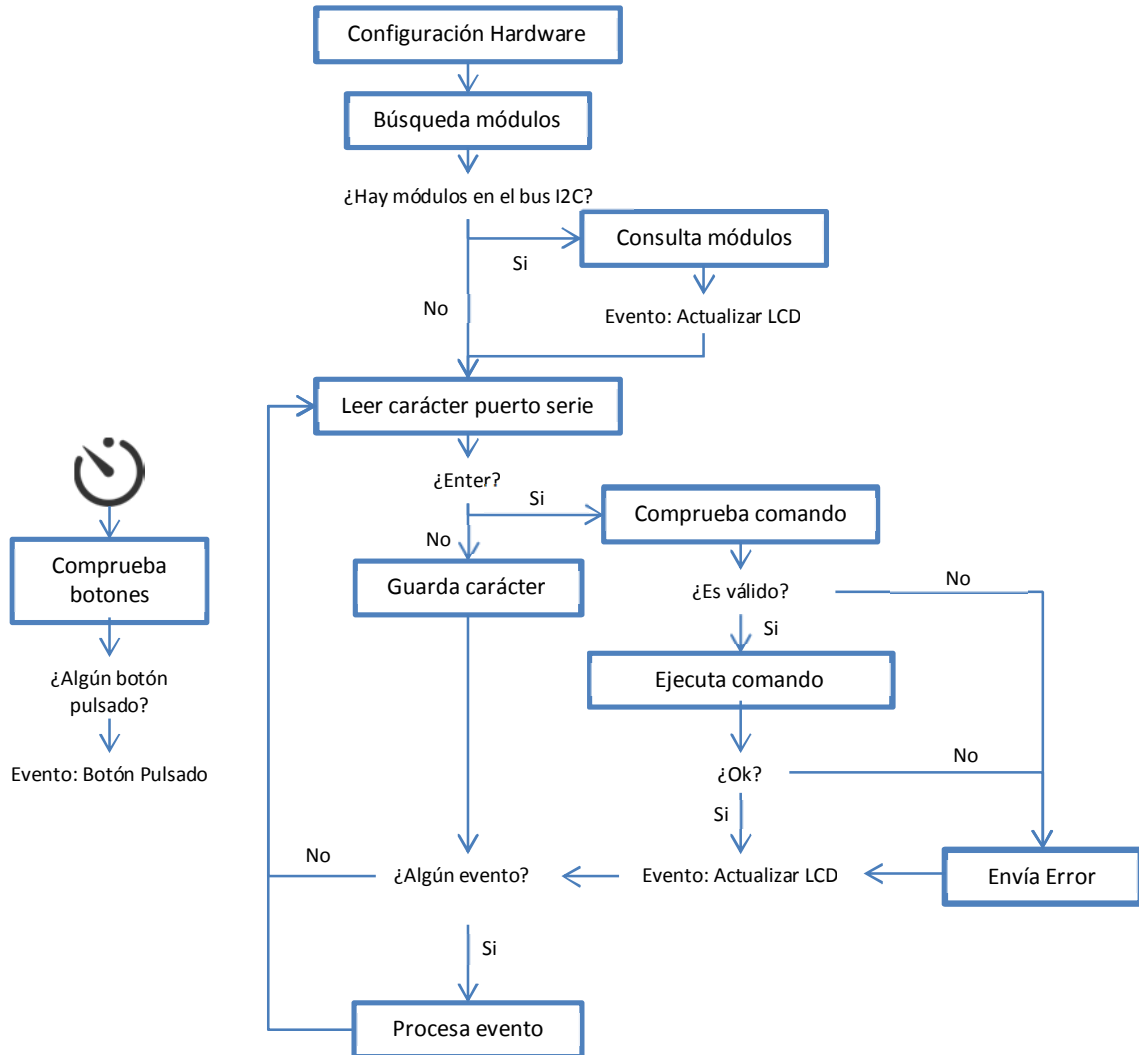


Figura 35: Esquema programa principal

Al arrancar, el módulo principal inicializa las comunicaciones, USB y bus I2C y configura la pantalla para ser utilizada con cuatro líneas de datos. Posteriormente enciende los módulos esclavos habilitando la señal DEV_PWR enviada al PCB divisor. Para asegurar que las placas esclavas comienzan su programa desde el principio habilita la señal de reset y la deshabilita esperando 100 microsegundos.

Una vez arrancado el sistema, la placa principal realiza una búsqueda en todas las direcciones posibles del bus emitiendo el comando ECHO_ID, y memoriza que direcciones han contestado correctamente asociando el ID con la dirección.

Con la lista de dispositivos encontrados realiza una consulta solicitando todos los datos de configuración y guardándolos en una estructura de datos fácilmente manipulable.

Entra entonces en la fase cíclica de comprobar la entrada de comandos por el puerto USB y comprobar los posibles eventos generados por ejemplo por la interacción del usuario o por un comando ejecutado por el puerto USB.

Para evitar ocupar el procesador leyendo excesivamente las eventuales pulsaciones de los botones se utiliza un temporizador que cada 20 ms comprueba el estado de los botones a través de una rutina de interrupción. Dicha rutina comprueba que el botón se ha pulsado el tiempo suficiente y crea el evento una vez se libera el botón, evitando así repeticiones involuntarias.

3.7.1.2 Programa esclavo

Los esclavos efectúan dos tareas, procesar los mensajes recibidos contestando si fuese necesario y ejecutar los comandos recibidos.

Para ello, el esclavo utiliza una estructura de datos (mensajes) cuyo estado es marcado con la situación del mensaje, vacío, recibiendo, válido, procesado etc...

Una vez recibido el mensaje ejecuta la tarea ordenada y marca el mensaje como procesado, o si el comando requiere una respuesta lo marca como pendiente de respuesta.

Una vez respondido el mensaje, éste se marca como respondido y se borra los datos del mensaje esperando a recibir un nuevo mensaje.

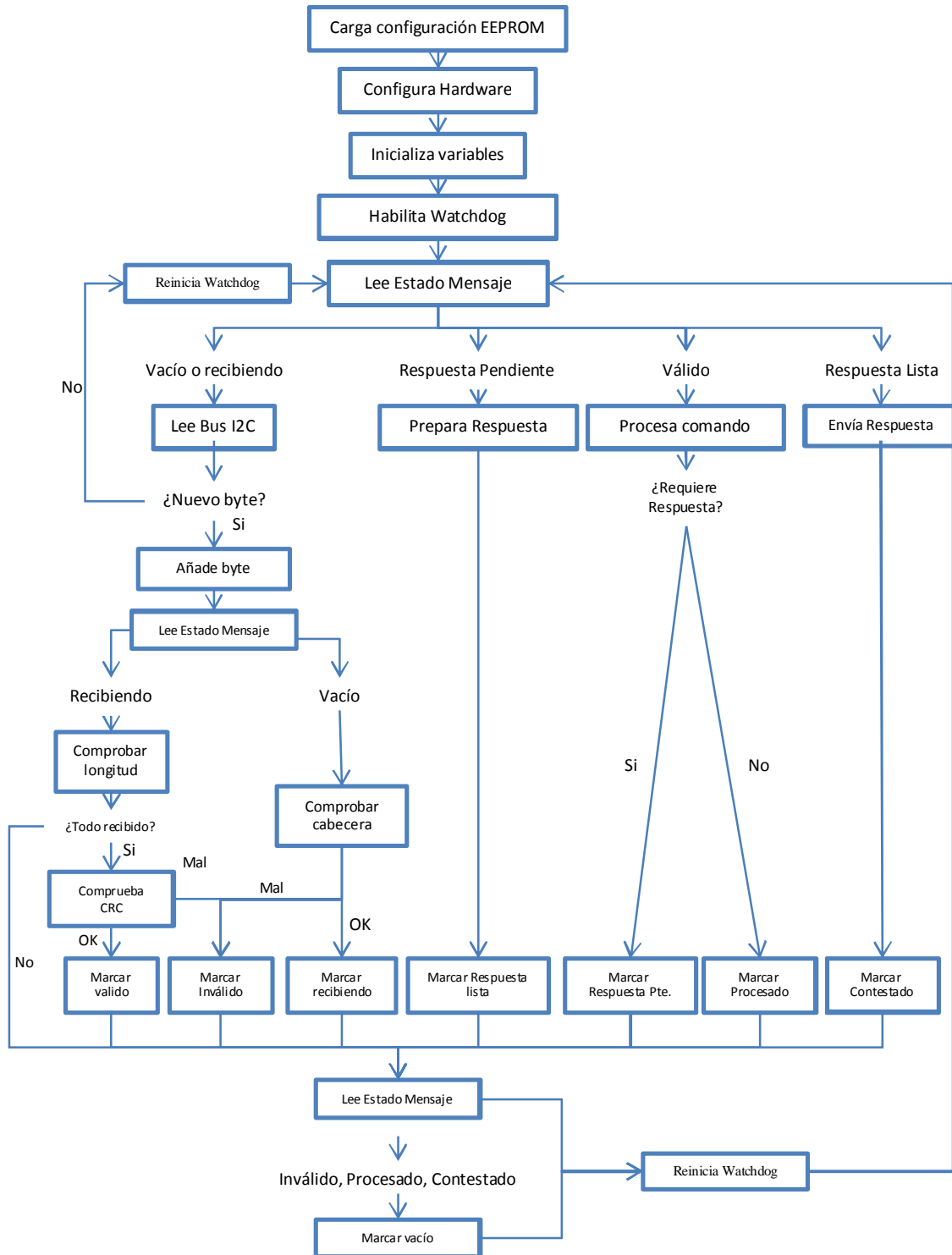


Figura 36: Esquema programa esclavo

De esta manera leyendo el estado del mensaje se puede saber en qué momento de la ejecución del comando se encuentra, permitiendo lanzar cualquier evento para un estado determinado del mensaje, por ejemplo hacer parpadear un LED una vez ejecutado o respondido un comando.

3.8 Interfaces de control

3.8.1.1 Consola ANSI

La conexión por USB al módulo principal permite acceder a una consola ANSI estándar en la cual se pueden introducir comandos para controlar la antena.

Para acceder al terminal se puede usar programas comunes como HyperTerminal o Putty y configurarlos para conectarse a través del puerto serie correspondiente.

La consola mostrara el símbolo \$ indicando que está lista para recibir instrucciones.

Los comandos se escriben en el terminal y se envían presionado ENTER. En caso de error mostrará un mensaje, en color si la terminal lo soporta, indicando el tipo de problema.

El comando *help* muestra una lista y una descripción de los comandos disponibles.

Lista de comandos

- Status: Imprime por pantalla un listado de los módulos esclavos indicando si están conectadas y su dirección en el bus de datos.

Sintaxis:

- o `status`

Salida:

```
BOARD ID: 0 Online TWI Address: 0x55,MODE: RX,PHASE: 112.5,BUTTLE: 3,Default Config: 0
BOARD ID: 1 Offline
BOARD ID: 2 Offline
BOARD ID: 3 Offline
BOARD ID: 4 Offline
BOARD ID: 5 Offline
BOARD ID: 6 Offline
BOARD ID: 7 Offline
BOARD ID: 8 Offline
BOARD ID: 9 Offline
BOARD ID: 10 Offline
BOARD ID: 11 Offline
BOARD ID: 12 Offline
BOARD ID: 13 Offline
BOARD ID: 14 Offline
BOARD ID: 15 Offline
```

- Power: Controla la alimentación permitiendo encender o apagar los módulos.

Sintaxis:

- o `power on`: enciende los módulos
- o `power off`: apaga los módulos
- o `power status`: muestra el estado de la alimentación (1 encendido, 0 apagado)

- Get: Obtiene el parámetro solicitado de un módulo

Sintaxis:

- o `get {phase,mode,buttler,raw} boardID`

Parámetros:

`boardID`:

Identificador del módulo. Valores: 0-15

Ejemplo:

```
$ get phase 0
112.5
Command Done *get*
```

- Set: Obtiene el parámetro solicitado de un módulo

Sintaxis:

- o `set {phase,mode,buttler,raw} value {boardID,all}`

Parámetros:

`value`:

Fase: 0.0, 22.5, 45, 67.5, 90, 112.5, 135, 157.5, 180, 202.5, 225, 247.5, 270, 292.5, 315 y 337.5

Modo: TX y RX
 Puerto de Butler: 1, 2, 3 y 4
 RAW: 0x00-0xFF
 boardID:
 Identificador del módulo. Valores: 0-15
 Si se quiere mandar a todos los módulos presentes: all

Ejemplo:
 \$ set phase 22.5 all
 Command Done *set*
 \$ set phase 90 0
 Command Done *set*

- Backup: Obtiene la configuración almacenada en la EEPROM de la tarjeta con el siguiente formato:

RAW1,RAW2,RAW3,RAW4,RAW5,RAW6,RAW7,RAW8,VALID,DEFAULT

RAWn: Configuración n-ésima
 VALID: Mapa de bits indicando configuración válida.
 DEFAULT: Numero de configuración predeterminada

Sintaxis:
 o backup boardID

Parámetros:
 boardID:
 Identificador del módulo. Valores: 0-15

Ejemplo:
 \$ backup 0
 0xaa,0xaa,0xaa,0xaa,0xaa,0xaa,0xaa,0xaa,0xff,0x00
 Command Done *backup*

- Deploy: Almacena en la EEPROM nuevas configuraciones:

Sintaxis:
 o deploy RAW1,RAW2,...RAW8 VALIDMASK boardID

Parámetros:
 RAWn :
 Valor de la configuración n.
 VALIDMASK:
 Mapa de bits de las configuraciones válidas
 boardID:
 Identificador del módulo. Valores: 0-15

Ejemplo:
 \$ deploy 0xaa,0xaa,0xaa,0xaa,0xaa,0xaa,0xaa,0xaa 0xff 0
 Command Done *deploy*

- Reset: Reinicia un módulo:

Sintaxis:
 o reset {boardID,all}

Parámetros:
 boardID:
 Identificador del módulo. Valores: 0-15
 Si se quiere mandar a todos los módulos presentes: all

Ejemplo:
 \$ reset 0
 Command Done *reset*
 \$ reset all
 Command Done *reset*

- Reset: Reinicia un módulo, si la dirección I2C ha cambiado se reiniciará

Sintaxis:
 o reload {boardID,all}

Parámetros:

boardID:
Identificador del módulo. Valores: 0-15
Si se quiere mandar a todos los módulos presentes: all

Ejemplo:

```
$ reload 0  
Command Done *reload*  
$ reload all  
Command Done *reload*
```

- Address: Obtiene o cambia la dirección I2C de un módulo. El cambio de dirección provocará que el modulo se reinicie.

Sintaxis:

- o address set address boardID
- o address get boardID

Parámetros:

address:
Nueva dirección I2C. Valores: 0x01-0xFF
boardID:
Identificador del módulo. Valores: 0-15

Ejemplo:

```
$ address set 0x10 0  
Command Done *address*  
$ address get 0  
0x10  
Command Done *address*
```

- Change: Cambia una configuración y la actualiza en la EEPROM. Este comando permite definir la configuración predeterminada.

Sintaxis:

- o change config config_num value [default] boardID

Parámetros:

config_num:
Número de configuración. Valores: 0-7
value:
Valor RAW de la configuración. Valores: 0x00-0xFF
default:
Opcional, Establece la configuración como predeterminada.
boardID:
Identificador del módulo. Valores: 0-15
Si se quiere mandar a todos los módulos presentes: all

Ejemplos:

```
$ change config 3 0xAA default 0  
Command Done *change*  
$ change config 3 0xAA default all  
Command Done *change*  
$ change config 3 0xAA 0  
Command Done *change*
```

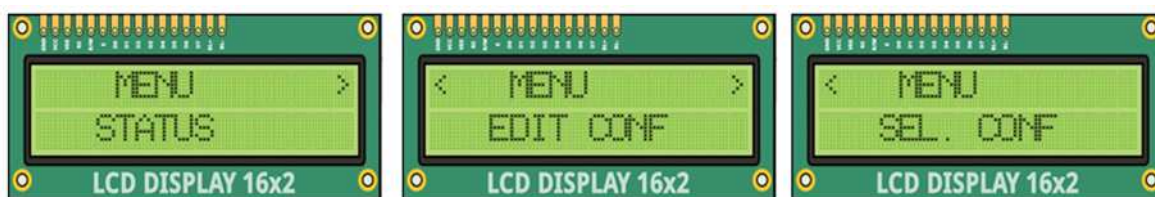
3.8.1.2 Control Local

El control local de la antena permite modificar los parámetros de la antena utilizando únicamente los botones y la pantalla LCD.

Tiene 3 menús de configuración a los cuales se accede a través del menú principal. La navegación entre los elementos se efectúa con los botones de izquierda y derecha y las acciones se ejecutan presionando arriba o abajo una vez seleccionado la opción deseada.

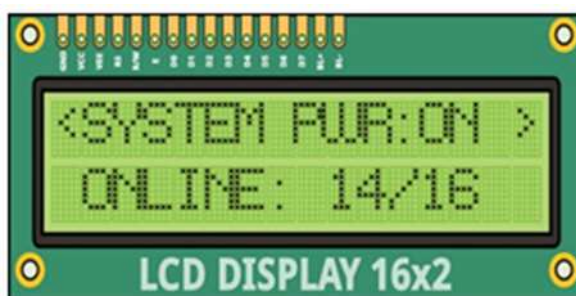
En los extremos laterales de la pantalla aparecen los símbolos < y > que indican la posibilidad de navegar hacia la izquierda y hacia la derecha.

Las opciones del menú principal son STATUS, EDIT CONF y SEL. CONF.



- Menú STATUS:

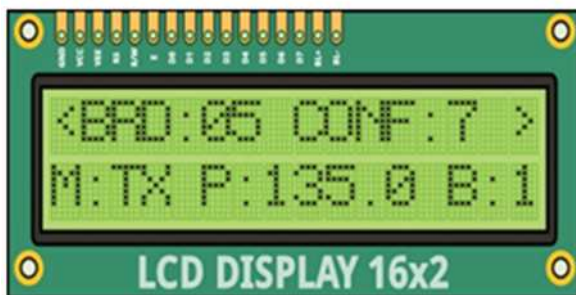
Permite visualizar el estado actual de la antena, si está encendida y cuantos módulos están respondiendo.



En este menú se puede encender y apagar la antena situándose encima de la opción SYSTEM PWR y presionando arriba para encender y abajo para apagar.

- Menú EDIT CONF

En este menú se pueden modificar en tiempo real las configuraciones de las placas.



Para seleccionar la placa que se desea modificar, hay que posicionarse encima de BRD y presionar arriba para mostrar la siguiente placa y abajo para la anterior. Los datos de Modo, fase y puerto de Butler y el número de configuración se actualizarán en cada cambio.

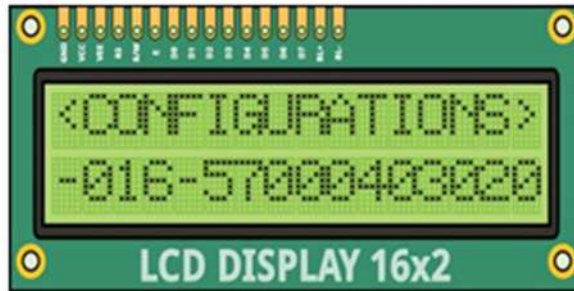
Para cambiar a una configuración predefinida hay que situarse encima de CONF y la mecánica es la misma descrita para la selección de placa.

Si se desea modificar algún parámetro manualmente, simplemente hay que situarse encima de la opción y presionar arriba o abajo hasta alcanzar la configuración deseada.

Para volver al menú principal hay que colocarse al principio presionando el botón izquierdo hasta que aparezca en la pantalla el símbolo ^.

- Menú SEL CONF.

Este menú permite seleccionar de forma directa, alguna de las configuraciones almacenadas en cada placa.



En la línea inferior se muestran las configuraciones activas en cada placa de 0 a 7. Si alguna placa no está conectada, en su posición aparecerá un guión, indicando que no podrá modificar dicha placa.

Par cambiar la configuración hay que situarse encima del número de configuración en la posición de la placa y presionar arriba o abajo hasta alcanzar la configuración deseada.

Las placas están ordenadas de izquierda a derecha de 0 a 15.

Para volver al menú principal hay que colocarse al principio presionando el botón izquierdo hasta que aparezca en la pantalla el símbolo ^.

4 Desarrollo

Este capítulo desgana las distintas fases de fabricación y programación de la solución propuesta en el apartado de diseño. Se aborda el diseño del circuito impreso, su fabricación mediante la técnica de fresado y soldado de los componentes por ola de calor usando un horno. En el área de software se detalla cómo configurar un IDE (Integrated Development Environment) independiente del proporcionado por el fabricante Atmel.

Las herramientas principales utilizadas para esta fase son:

- Altium Designer Winter 09
- Board Master
- Circuit Cam Pro
- Eclipse CDT IDE JUNO

4.1 Diseño PCB

Para el diseño del circuito impreso que albergara los componentes electrónicos y conectores necesarios, se utiliza el programa Altium Designer versión Winter 09 facilitado por el Grupo HCTLab.

Este programa permite diseñar PCBs multicapa, realizar análisis de Compatibilidad electromagnética y análisis de integridad de señal. Estas dos últimas funcionalidades no serán necesarias ya que la frecuencia de trabajo de los microcontroladores es de 8 MHz.

No obstante, el puerto USB de la placa de desarrollo y la placa principal requiere especial consideración al trabajar con señales diferenciales de mayor frecuencia.

Durante el proceso de desarrollo, se utilizaran diversas herramientas y equipo electrónico para la verificación de las placas fabricadas tales como multímetro, osciloscopio microscopio, fuentes de alimentación... del laboratorio.

4.1.1 Placa Principal

En este proyecto se realizan dos diseños de la placa principal.

El primer prototipo está compuesto de dos placas. Se diseña una placa que expone los pines del microprocesador ATMEGA32U4 para ser usado con placas de prototipado, con agujeros regulares cada 2.54mm, como la mostrada en la figura:

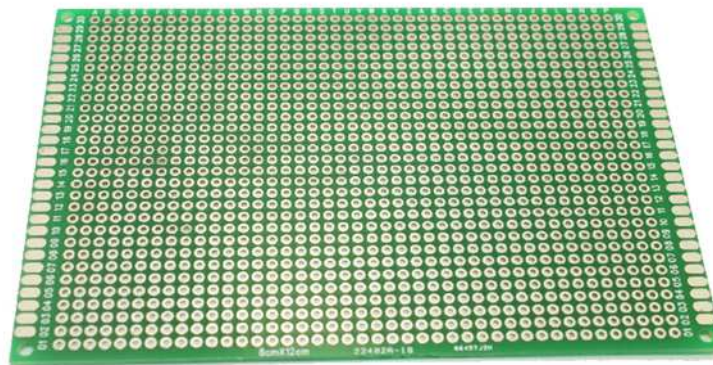


Figura 37: Protoboard

La segunda placa, en la cual se insertará la primera, dispondrá de los terminales de alimentación las conexiones eléctricas para los botones, un puerto compatible con el controlador HD44780 para la conexión del LCD y un conector para la comunicación I2C y dos señales de control transistorizadas.

El segundo prototipo, es un diseño específico para el PFC y aúna ambas placas en una, subsanando los posibles problemas del diseño previo.

4.1.2 Placas esclavas

Las placas esclavas utilizan el microcontrolador ATtiny 461. Al ser necesarias 16 unidades de este diseño se realiza el diseño en una sola capa abaratando los costes de manera considerable. Los componentes son todos superficiales salvo los conectores que se ubicarán en la cara sin cobre.

Para comprobar el correcto funcionamiento de la placa se diseña una placa con 8 LEDs, un regulador lineal LM7805 similar al usado por las placas de RF y terminales eléctricos en la misma posición que los que habrá en la placa de RF. De esta manera se utilizará los LEDs como indicador del correcto funcionamiento del sistema en la fase de diseño.

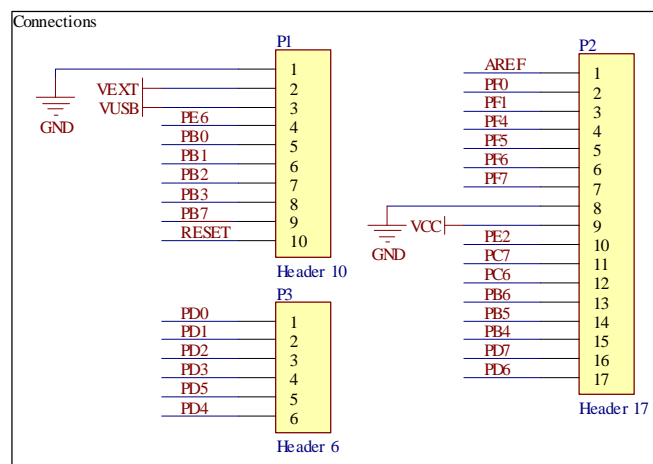
En cuanto a la distribución de la alimentación eléctrica y el bus de datos, se diseña una placa con múltiples conectores tanto eléctricos como de datos para un conexionado modular. Esta placa se encargará también de conmutar la alimentación eléctrica de los módulos subordinados

4.1.3 Diseño del esquemático

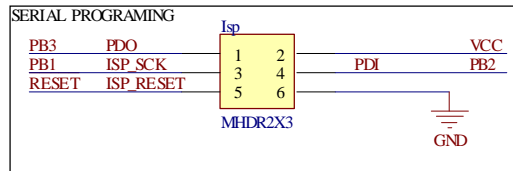
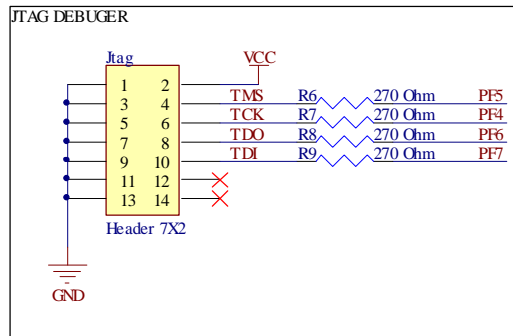
4.1.3.1 Placa de desarrollo ATMEGA32U4

Tras un estudio de las hojas de datos del microcontrolador ATmega32U4 y diversas notas de aplicación se añaden al esquemático los elementos básicos para el funcionamiento del sistema.

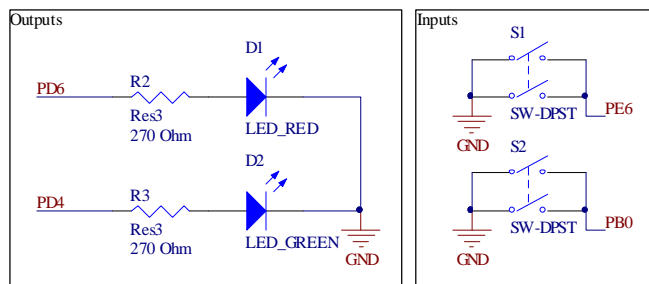
Esta placa utiliza pines estándar para las conexiones tanto para la alimentación como para los pines de entrada y salida del chip.



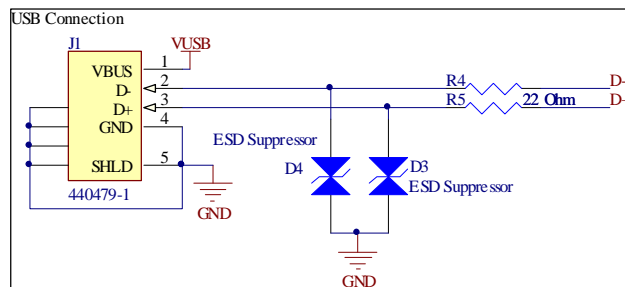
Dispone de conectores ISP y JTAG para poder programar y depurar el código desarrollado.



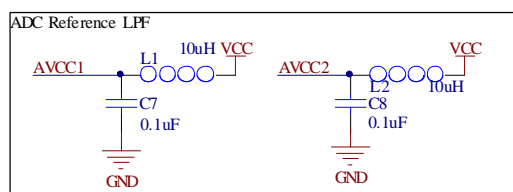
Para probar las entradas y salidas se incorporan dos botones y dos diodos LED.



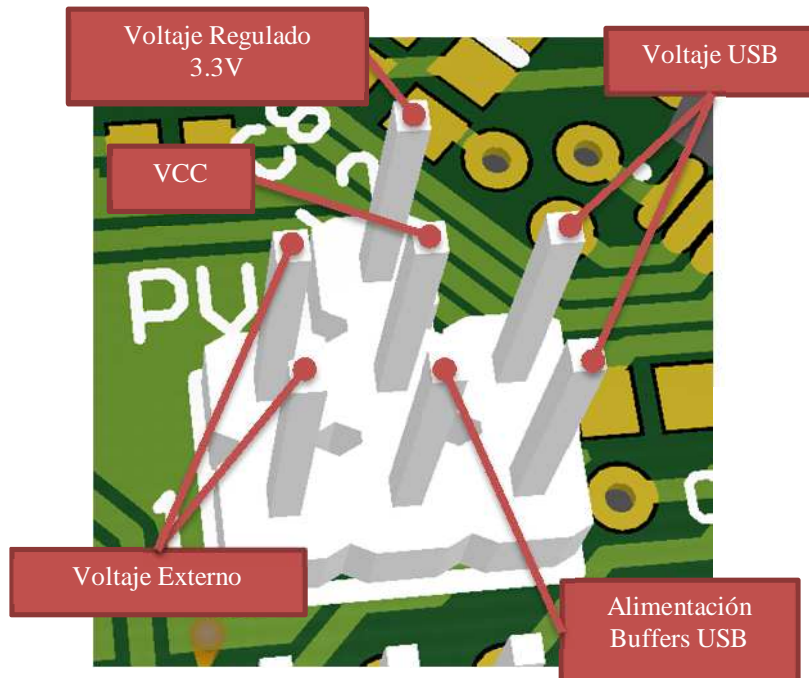
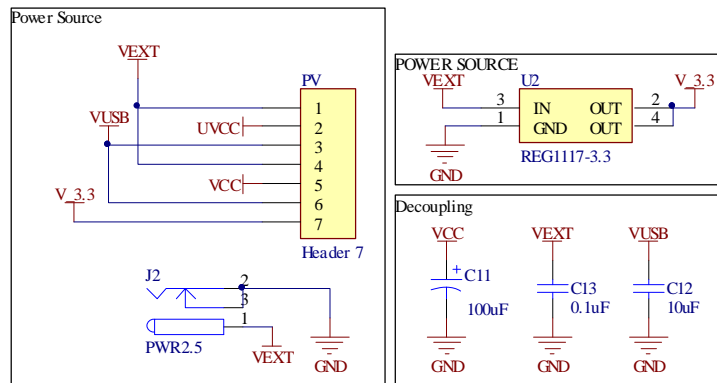
Además cuenta con un conector USB tipo mini-B que puede ser usado para comunicarse con el microcontrolador. Este conector está protegido frente a descargas electroestáticas a través de dos diodos rectificadores especiales.



El convertor analógico digital requiere una tensión de referencia estable y libre de ruidos. El diseño incorpora un filtro paso bajo en los pines de voltaje de referencia con una frecuencia de corte $f_c = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{0,1 \cdot 10^{-6} \cdot 10 \cdot 10^{-6}}} = 15,915kHz$.



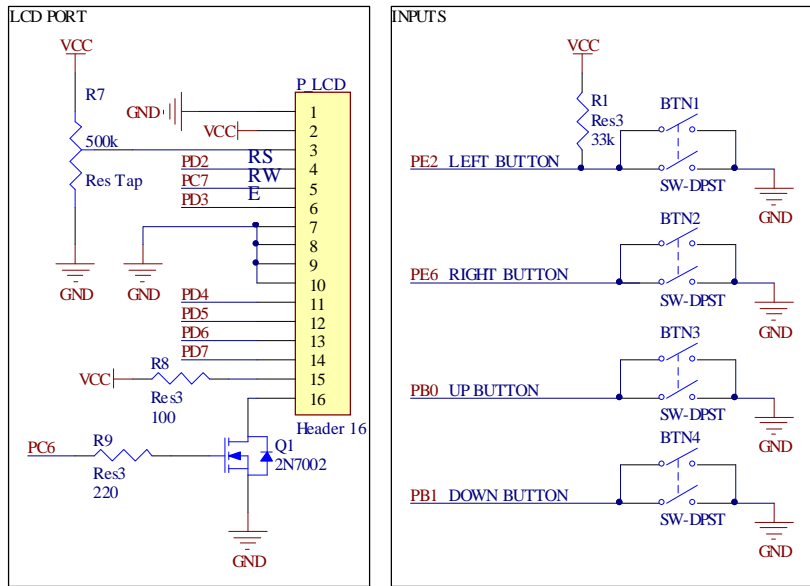
La alimentación de la placa se puede realizar a través de tres fuentes distintas: Bus USB, Voltaje externo usando el conector DC 2.0mm o a través de un regulador lineal (3,3V). Dicha fuente se selecciona a través de un Jumper usando el conector PV. Este conector también permite seleccionar la fuente de voltaje para los buffers internos del USB.



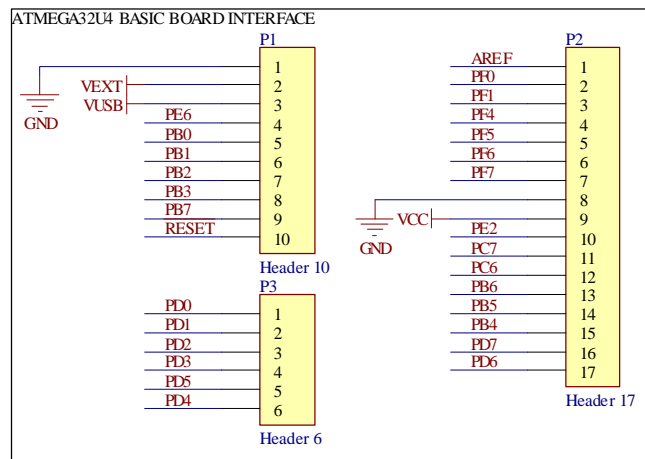
Lista de componentes:

4.1.3.2 Placa Interfaz

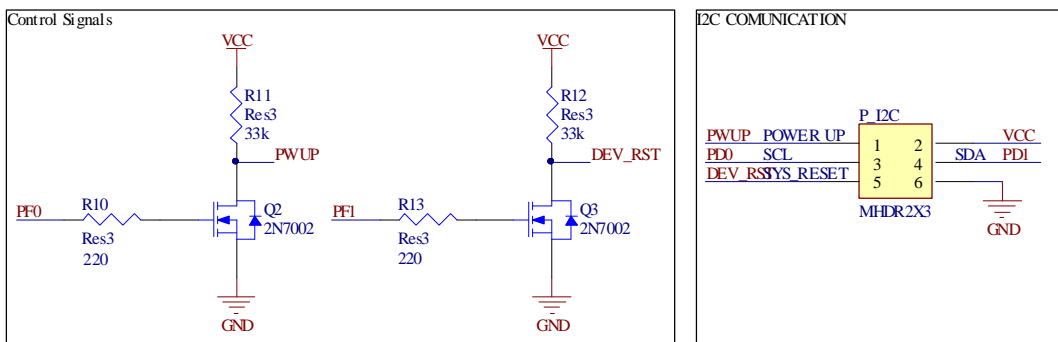
Al diseño anterior se le incorpora una placa que permite conectar la pantalla LCD, tiene 4 botones y conectores de alimentación eléctrica y bus de comunicaciones con las placas esclavas.



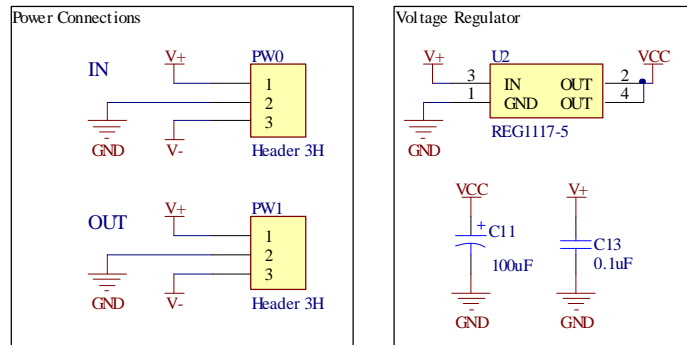
Las conexiones a la placa de desarrollo se realizan con conectores del género opuesto:



También incorporan dos transistores que permitirán controlar dos señales de control presentes en el conector del bus de datos junto con las señales del bus I2C:

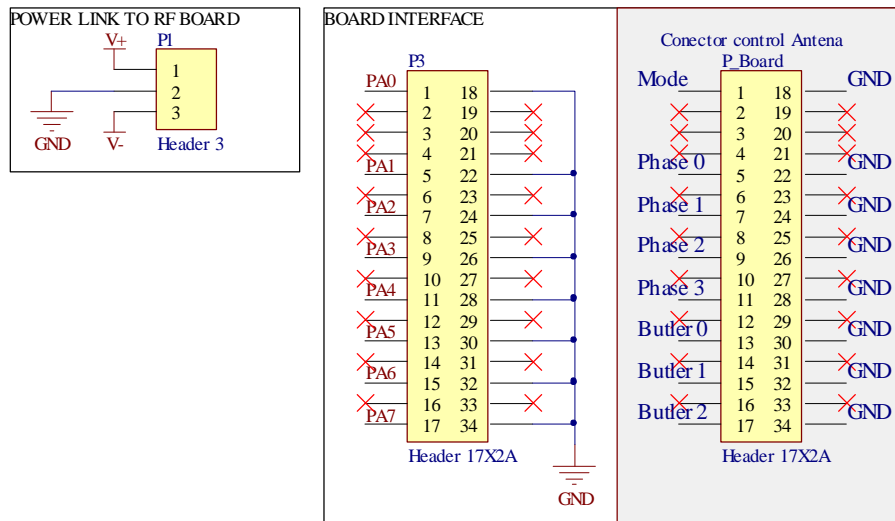


Finalmente, las conexiones de alimentación $\pm 9V$ y un regulador lineal de 5V para alimentar la placa de desarrollo:

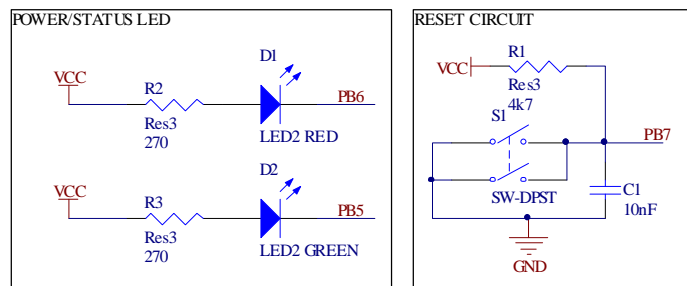


4.1.3.3 Placa Actuator (esclava)

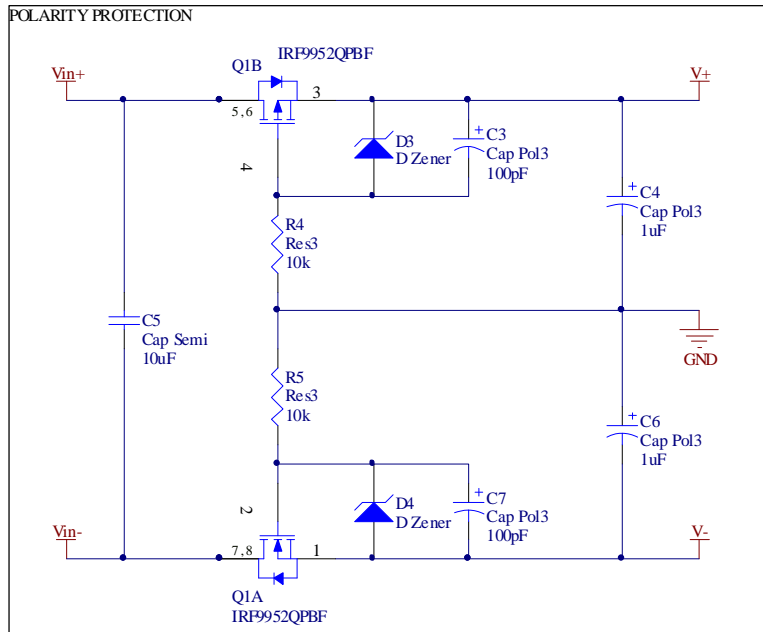
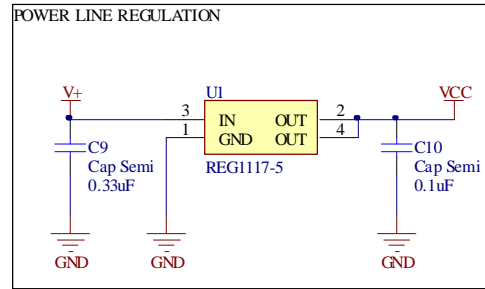
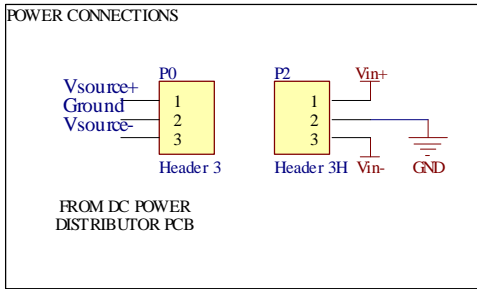
Las placas esclavas se sitúan encima de las tarjetas de RF de la antena y se conectan a través de una interfaz a las líneas de control (donde estaban los botones) y a la alimentación eléctrica.



Dispone de dos LEDs, rojo y verde para indicar la alimentación y la actividad en el bus I2C y un botón de reset.

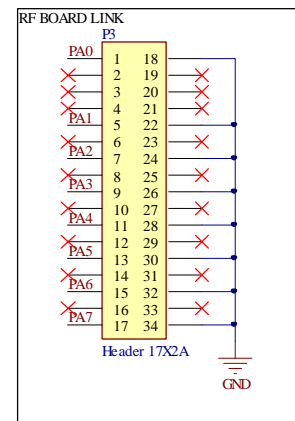
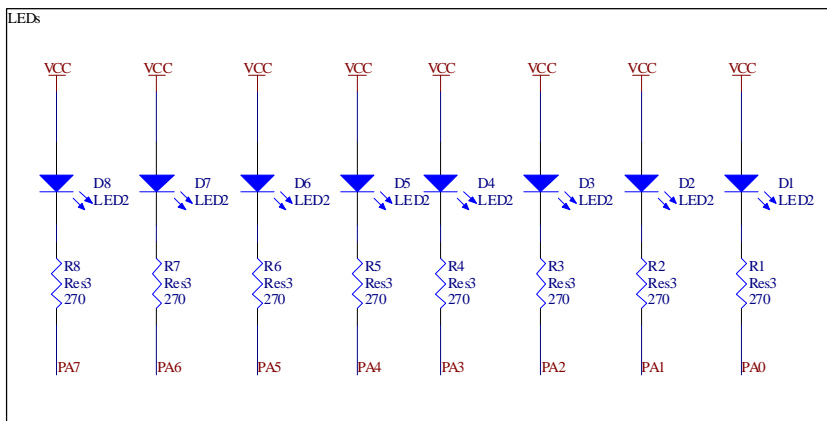


La alimentación de la placa atraviesa un circuito de protección de polaridad. Incluye además un regulador de tensión de 5V para alimentar el microcontrolador.

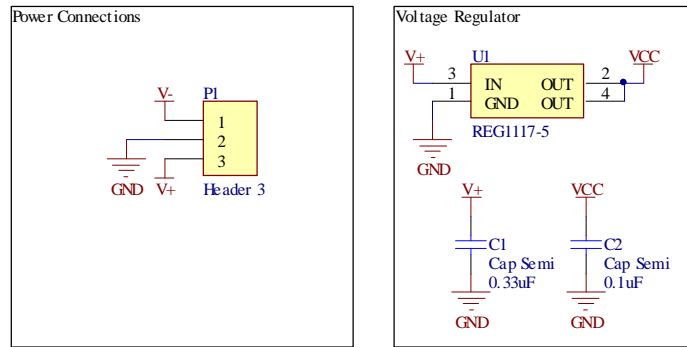


4.1.3.4 Placa Comprobador

Esta placa se diseña con el objetivo de emular una placa de RF de la antena. En cada señal de control hay un LED que permite la visualización de los niveles lógicos de cada señal de control.

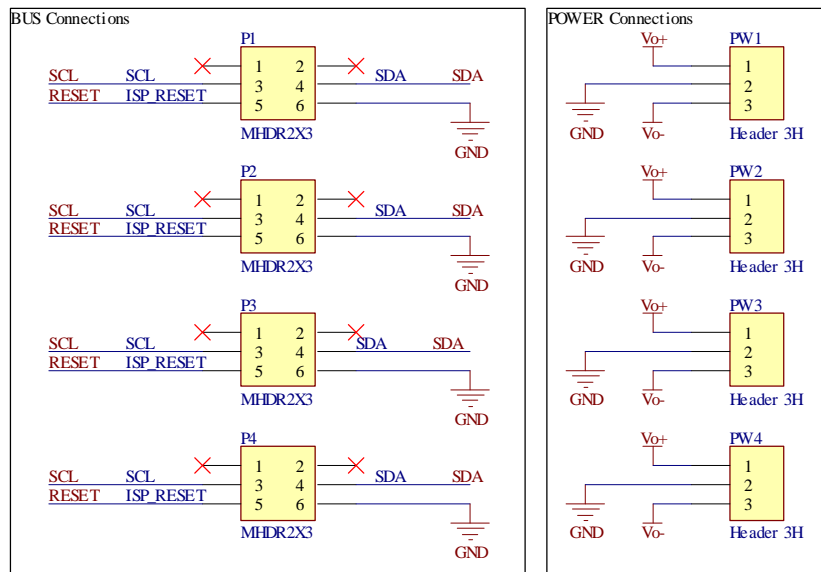
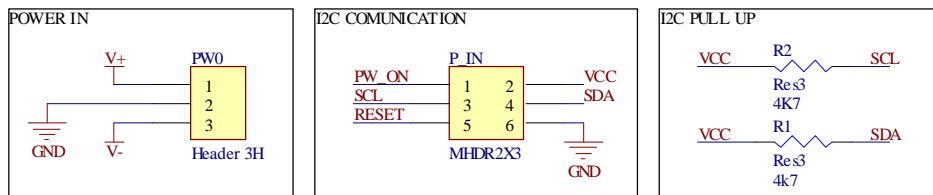


Dispone de una alimentación propia mediante un regulador, igual que la placa interfaz.

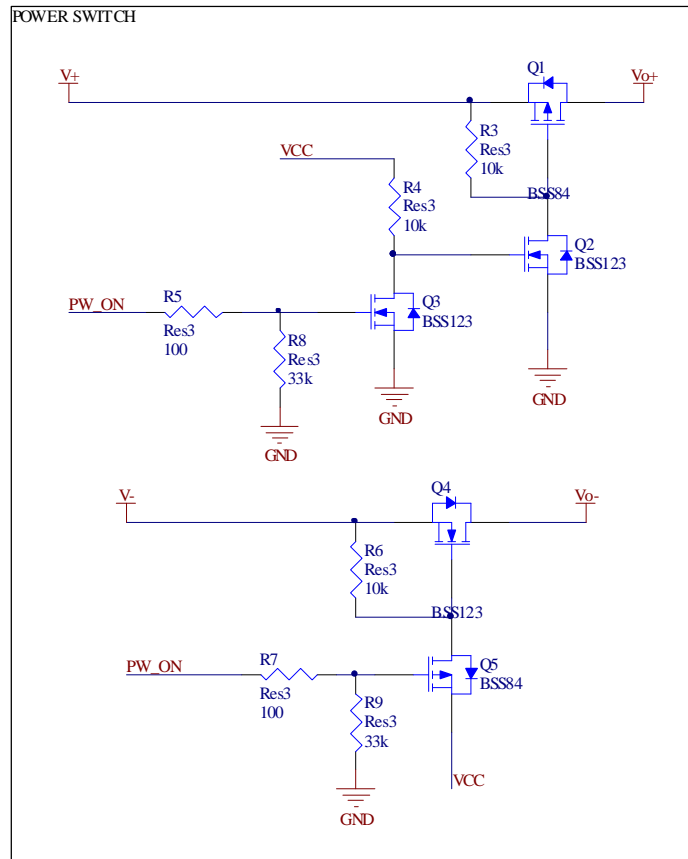


4.1.3.1 Placa Divisor

Este PCB distribuye la conexión de alimentación y el bus de datos a múltiples conectores. Además incluye las resistencias “pull-up” del bus I2C



La alimentación es conmutada a través de dos transistores MOSFET y gobernados por la señal PW_ON procedente del conector de entrada del bus de datos.



4.1.3.2 Placa central

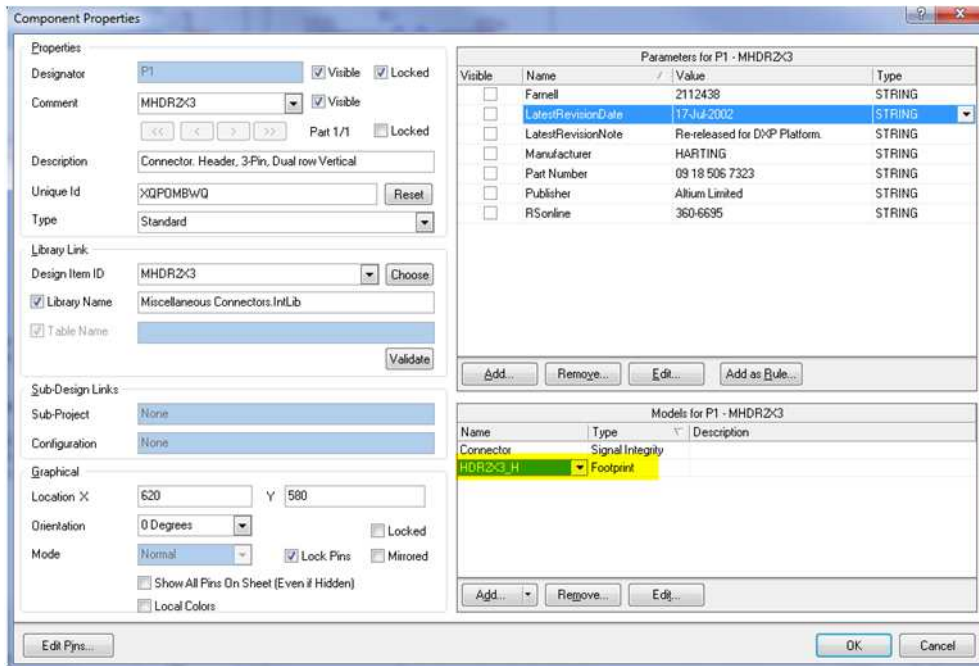
El diseño final de la placa central integra las dos placas (Básica ATMEGA32U4 y la interfaz en una sola).

4.1.4 Posicionamiento de componentes y rutado de PCB

Una vez diseñados los esquemáticos del proyecto es necesario añadir los footprints de cada componente posicionarlos en una placa y unir con trazados las conexiones necesarias.

4.1.4.1 Footprints

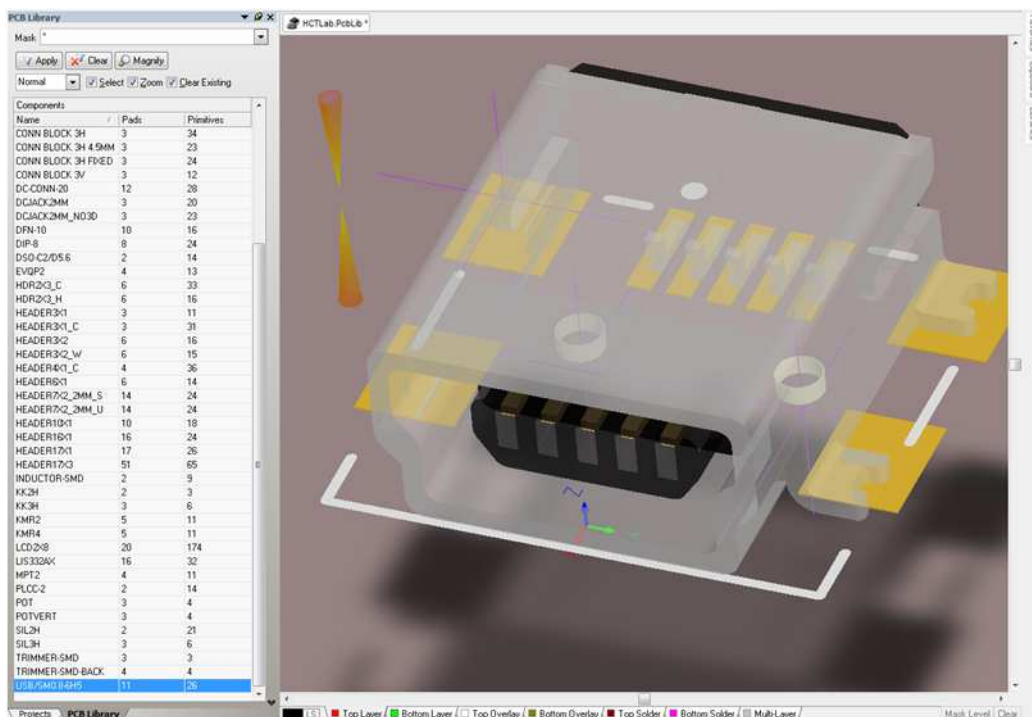
Para ello, se añade a los componentes los footprints a través de sus propiedades, usando los footprints disponibles en las librerías proporcionadas por el programa. No obstante, para algunos componentes dichos footprints no existen y es necesario crearlos desde cero.



Para crear los footprints es necesario crear una librería PCB donde almacenar todos los footprints.

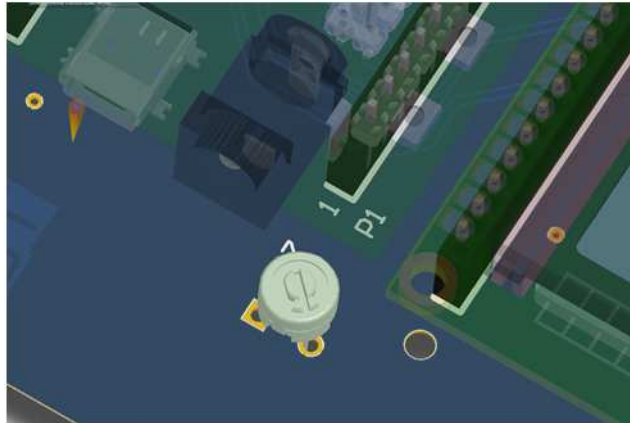
Si el footprint tiene una distribución de pines regular, el asistente puede ayudar a generar los pads necesarios especificando el tipo de pad (superficial u orificio pasante) la separación entre pads, la geometría y el número total. Una vez creada la plantilla los pads se pueden modificar individualmente.

Una vez creada la librería y compilada, esta se puede añadir al proyecto para ser usada en el diseño. En este proyecto se ha creado una librería *HCTLab.libPKG* que incluye una librería PCB con los footprints y una librería SCH con esquemáticos propios de los componentes utilizados.



4.1.4.2 Modelos 3D

Altium Designer tiene la capacidad de representar el diseño en 3D en tiempo real. Esto permite verificar posibles errores de diseño en los PCBs por ejemplo si un componente invade el espacio de otro o comprobar si hay suficiente espacio para conectar el cable USB.



Los modelos tridimensionales se pueden añadir a los footprints de la librería, o alternativamente como cuerpos independientes en el diseño del PCB. Estos modelos se pueden obtener de la web del fabricante o de distintas páginas web [11] [12].

El formato de modelos 3D aceptado por Altium es el ISO 10303, comúnmente conocido como STEP (*Standard for the Exchange of Product model data*). Este formato es muy típico en las páginas de fabricantes, no obstante muchos modelos están en otros formatos DXG, SolidWorks, STL entre otros. Existen múltiples programas para exportar estos formatos al estándar ISO 10303.

4.1.5 Archivos Gerber y NC Drill

El formato GERBER es un estándar de intercambio de archivos para la fabricación de PCBs muy utilizado en la industria.

Se utilizan para todas las capas de fabricación de un PCB, desde la capa de grabado de cobre hasta la de posicionamiento de componentes.

Estos archivos estándar son usados por el programa CircuitCam Pro para generar un archivo específico que entienda el software que controla la máquina de fresado. Este archivo contiene los trazos que ha de seguir la cabeza fresadora y los grosores de fresa que ha de utilizar.

4.2 Fabricación PCB

Una vez terminado los diseños de las placas en Altium Designer y exportados a formato GERBER RS-274X y a NC Drill los taladros, se procede a la fabricación de los circuitos impresos.

El proceso de fabricación del PCB se compone de varias tareas que requieren una serie de herramientas especializadas.

En general el proceso conlleva una serie de etapas que dependiendo de la complejidad del diseño y requisitos del sistema pueden ser más o menos.

Los diseños que se han realizado son de dos capas como máximo, evitando así la necesidad de realizar capas internas que han de ser apiladas y pegadas con resinas.

En este proyecto la fabricación del circuito impreso se realizara mediante fresado, y la soldadura mediante el método de ola de calor.



Figura 38: Fresadora LPKF Protomat S100

Las vías se realizarán de forma manual utilizando cable para unir la capa superior y la capa inferior, aunque en ocasiones se puede utilizar el mismo componente como vía como es el caso de los conectores.

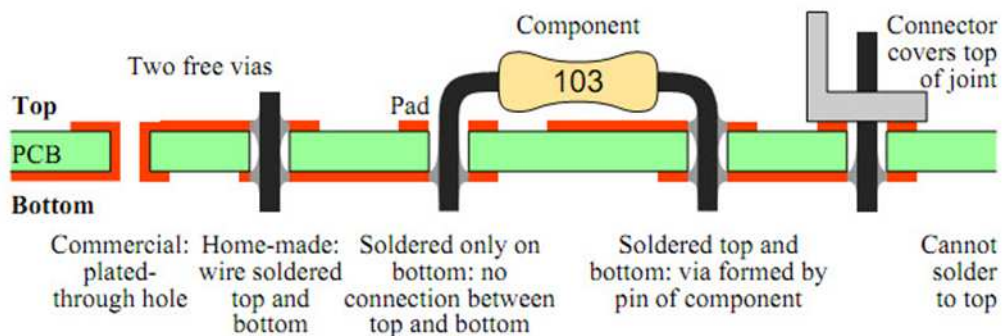


Figura 39: Tipos de vías.

La serigrafía y la capa de soldadura no se realizarán en ese proyecto aunque están disponibles en el diseño realizado.

4.2.1 Fresado PCB

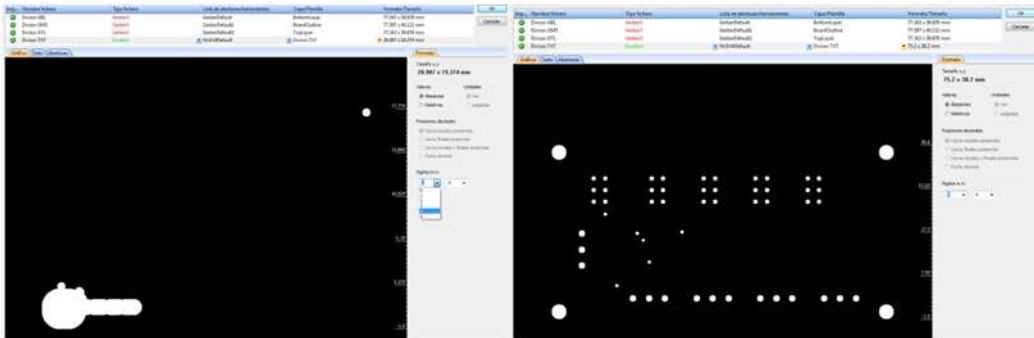
La fase de fresado se realiza en el laboratorio de fabricación de circuitos impresos de la Escuela Politécnica Superior de la UAM.

Con los archivos generados por Altium Designer, Gerbers y taladros, se importan los archivos en el programa CircuitCam Pro que permitirá convertirlos en secuencias de control numérico que pueda entender la máquina de fresado.

Para poder generar dichos archivos se importan cada una de los archivos Gerber y el archivo de Taladros NC Drill en el programa, asignándoles su correspondiente plantilla:

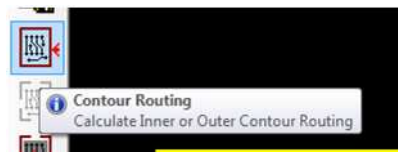
- Capa Superior: TopLayer
- Capa Inferior: BottomLayer
- Contorno: BoardOutline
- Taladros: Drill Plated o Drill Unplated

Una vez seleccionadas las plantillas, el proceso de importación es automático. No obstante hay que notificar al programa el formato utilizado en el archivo de taladros, tal y como se ajustó en la fase de diseño: m:4 n:4

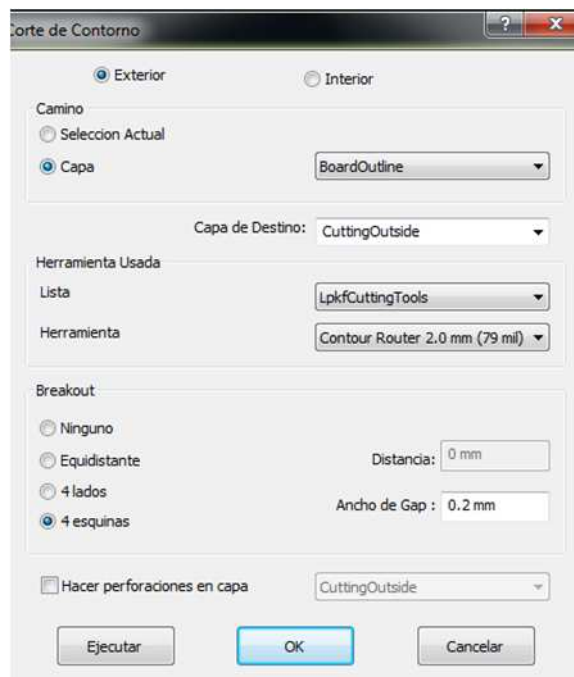


Se puede comprobar ahora, que las medidas son coherentes y la representación en la vista previa es lo esperado.

Una vez importados los archivos, se define el contorno utilizando el script proporcionado en la barra lateral.



Es importante seleccionar que el corte lo realice por el exterior para no invadir el diseño.



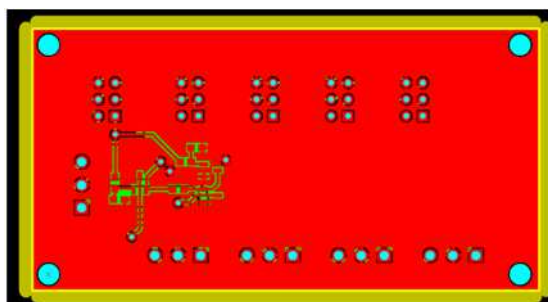


Figura 40: Contorno exterior.

Una vez definido el contorno de la placa, configuramos el área donde se efectuará los trazos que aislarán las pistas de cobre y procedemos a calcularlos.

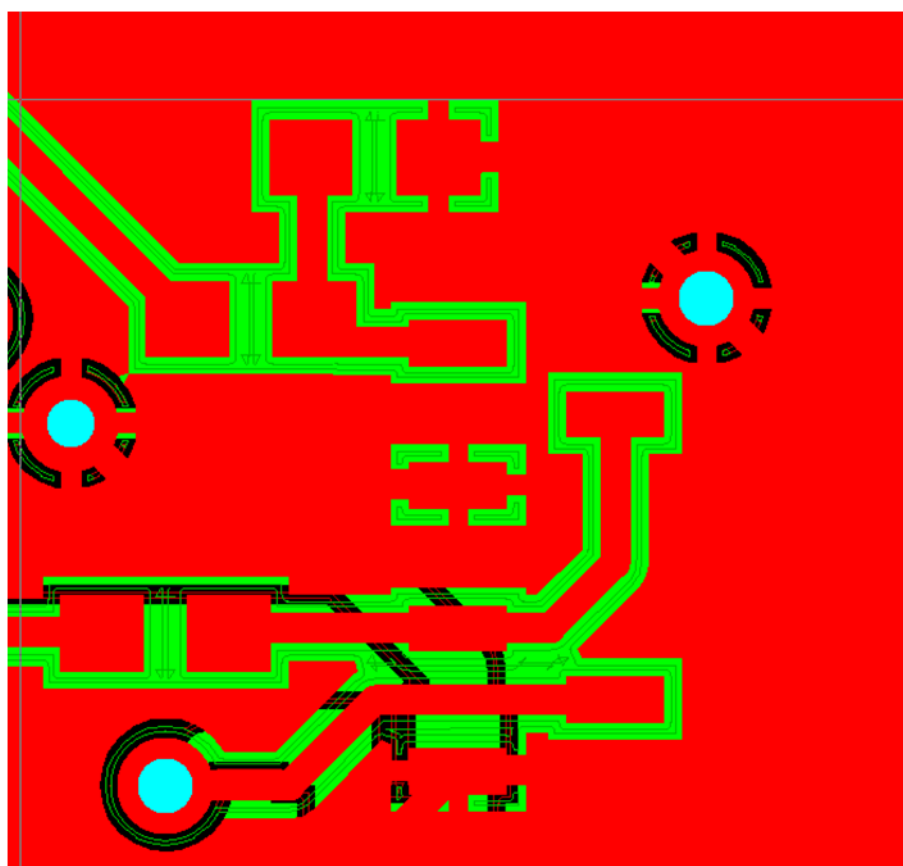


Figura 41: Detalle aislamiento de pistas.

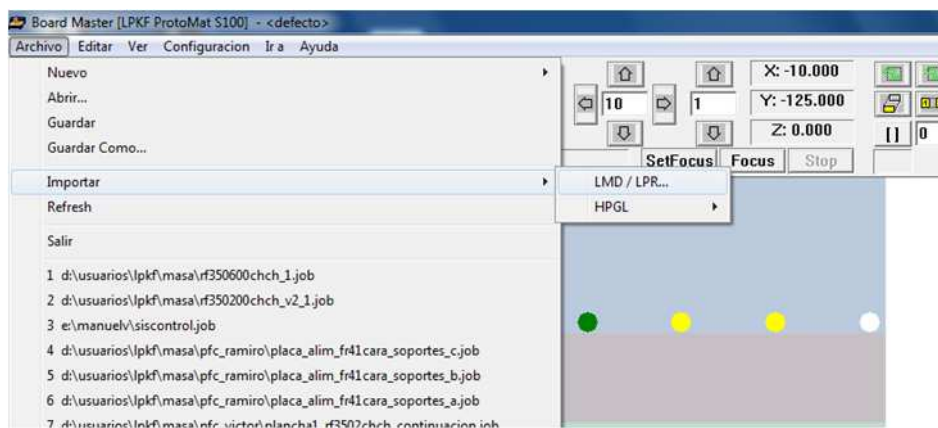
El archivo está preparado para ser exportado al formato LMD usado por la fresadora para su fabricación.

Programa BoardMaster:



Este programa, proporcionado por la casa LPKF, controla la fresadora durante todas las fases de fabricación.

Importamos el archivo obtenido en el paso interior (LMD) y el diseño aparece en el área de trabajo.



Introducimos en la fresadora una placa virgen PCB y ubicamos el diseño para optimizar su uso. En el caso de las placas esclavas es importante utilizar placas vírgenes de una sola cara puesto que el diseño solo tiene la capa superior.

Una vez instaladas las puntas de fresado necesarias para el diseño se fabrica el circuito realizando primero los agujeros luego el grabado del cobre y finalmente el corte perimetral.



Figura 42: Fresadora ProtoMat de la EPS-UAM

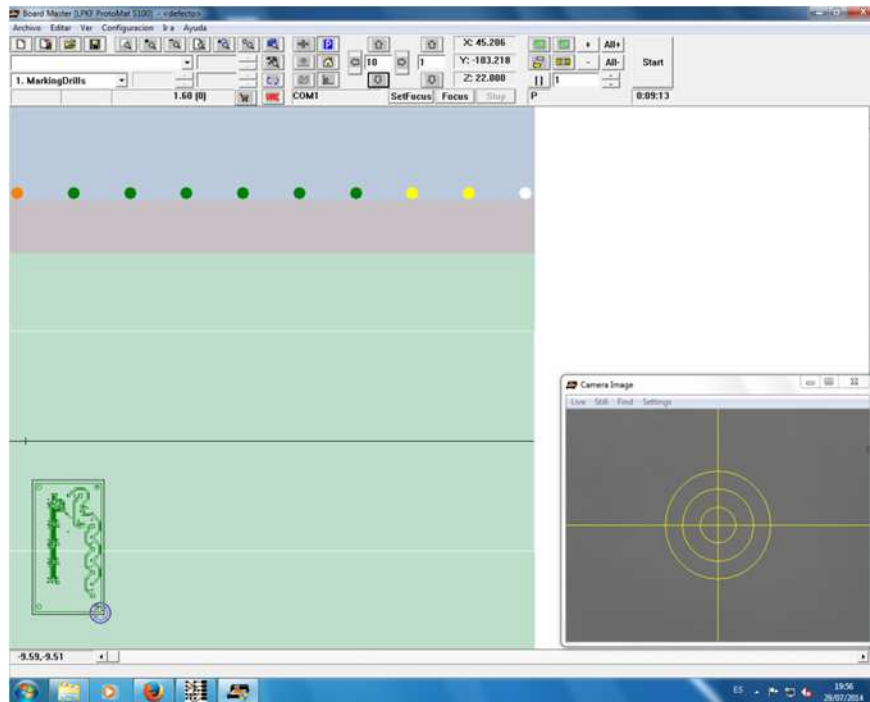


Figura 43: Programa BoardMaster

Después de un lavado con agua frotando con estropajo y de aplicarles una capa anticorrosión y óxido los PCBs están listos para ser soldados los componentes.

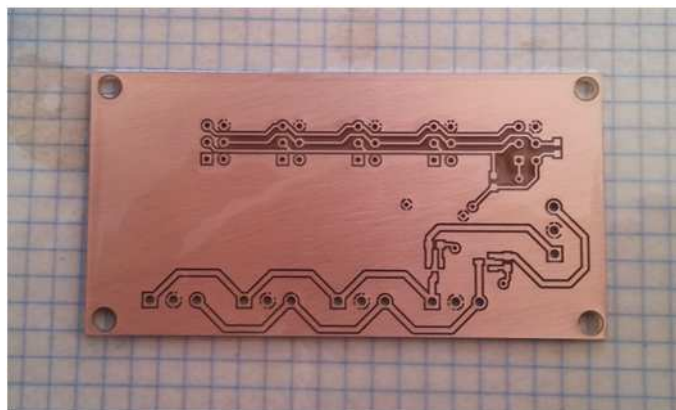


Figura 44: PCB distribuidor recubierto con barniz anticorrosión

4.2.2 Preparación PCB

Una vez obtenidas las placas de circuito impreso, es necesario aplicar una pasta de soldadura sobre los pads y disponer los componentes en sus correspondientes lugares. Para ello se hace uso de la maquina LPKF Protolace S del grupo HCTLab.



Figura 45: Pick and Place LPKF ProtoPlace S

4.2.2.1 Fase de dispensado de pasta.

La máquina ProtoPlace permite depositar la pasta de soldadura a través de una jeringuilla ubicada en la cabeza del brazo móvil, que mediante aire a presión y controlada con un pedal de pie permite cubrir los pads de los componentes superficiales de forma cómoda y rápida.



Figura 46: Pasta de soldadura

Dispone de una cámara que permite ver con gran detalle y en tiempo real donde se está depositando la pasta.

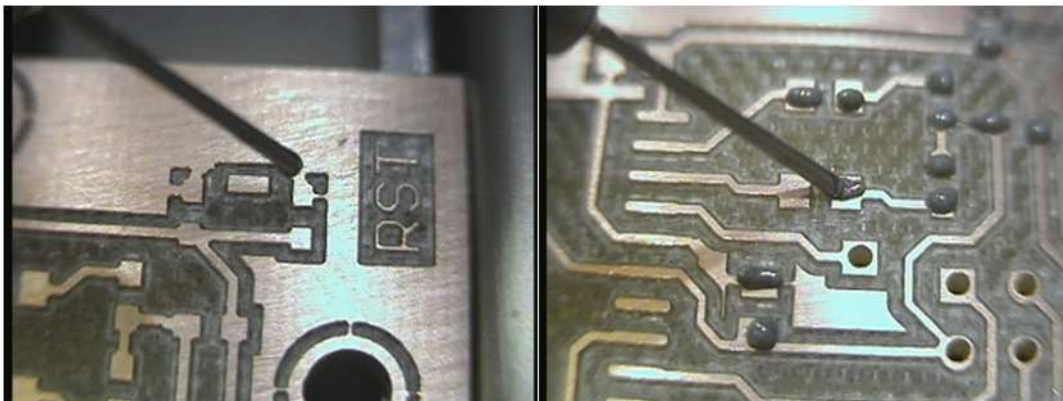


Figura 47: Deposición de la pasta de soldadura

4.2.2.1 Fase de posicionamiento de componentes.

Una vez cubierto todos los pads, el proceso continúa ubicando los componentes sobre el PCB.

Para ello la maquina dispone de unas agujas con ventosas que permiten coger los componentes y ubicarlos con alta precisión. El mando permite girar los componentes 360° permitiendo orientarlos en el aire antes de colocarlos en su posición.

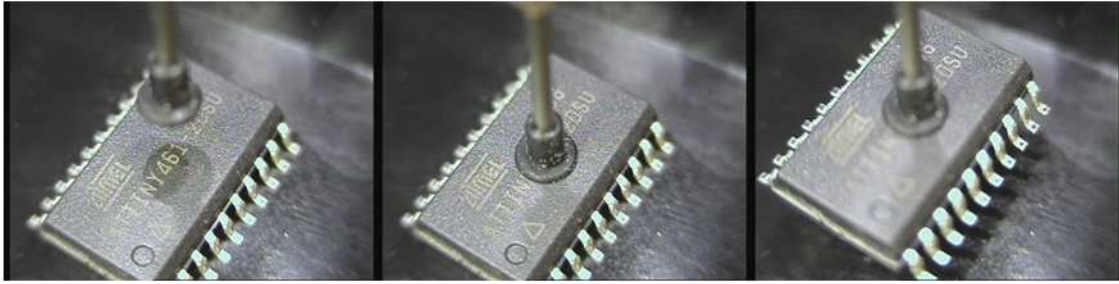


Figura 48: Pick and place.

También permite bloquear la posición del brazo y mover ligeramente la superficie en la que la placa está sujeta a través de dos mandos manuales de izquierda a derecha y de arriba abajo.

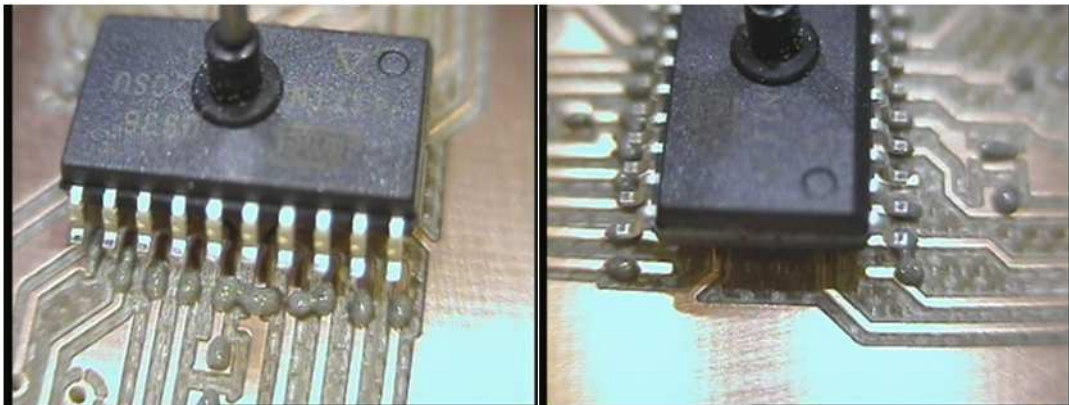
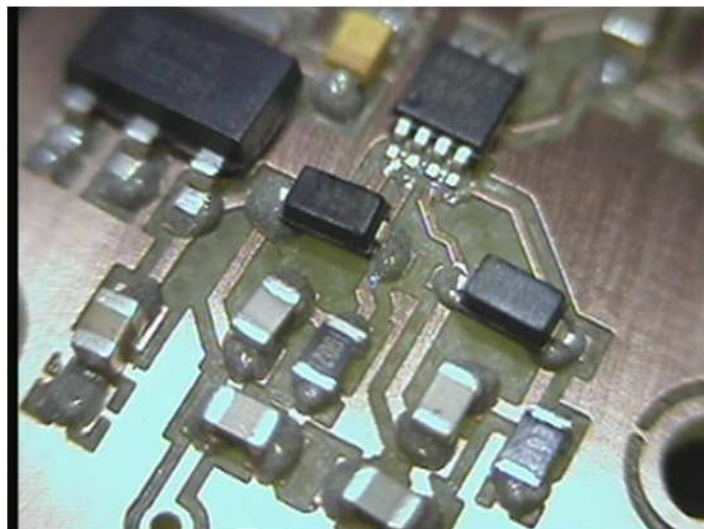


Figura 49: Alineamiento de un componente en la herramienta ProtoPlace

Además la cámara se puede girar permitiendo observar la situación desde otro ángulo para una mayor precisión a la hora de colocar el componente



Una vez colocados todos los componentes, la siguiente fase es la soldadura por ola de calor

4.2.2.2 Soldadura por ola de calor

La soldadura por ola de calor utiliza un horno para fundir la pasta de soldadura depositada en la fase anterior.



Figura 50: Horno para soldadura por ola de calor.

La pasta de soldadura está compuesta por estaño en un 85% y flux. El flux es un agente químico de limpieza que se usa en las soldaduras para aislar del contacto del aire favoreciendo un soldado más homogéneo y permitiendo que el estaño fluya distribuyéndose por los pads y los terminales de los componentes.

Al calentar la placa con los componentes y la pasta el estaño se funde y gracias al flux se reparte por las pistas del circuito, evitando así posibles puentes de soldadura entre terminales.

El PCB es calentado de acuerdo al estándar IPC/JEDEC-J STD-020C puesto que la pasta no contiene plomo.

Typical Pb-Free Solder Reflow profile for Surface Mount Components

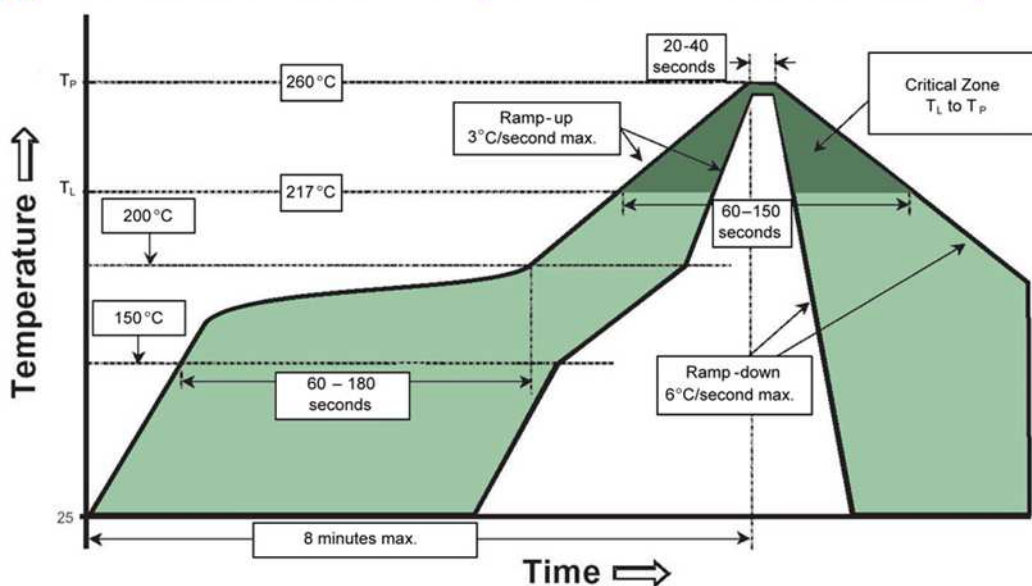


Figura 51: Perfil soldadura por ola de calor JEDEC J-STD-020C

El horno tiene predefinidos los perfiles para los tipos de PCBs más comunes. En este caso se trata de PCBs cuyos componentes no tienen un volumen superior a 350 mm³ y ningún componente tiene una altura mayor de 2.55mm. Por tanto la temperatura máxima es $T_p = 260^{\circ}\text{C}$. El Perfil LF-SMALL.

El horno permite grabar en un archivo Excel el proceso de soldadura de los PCBs

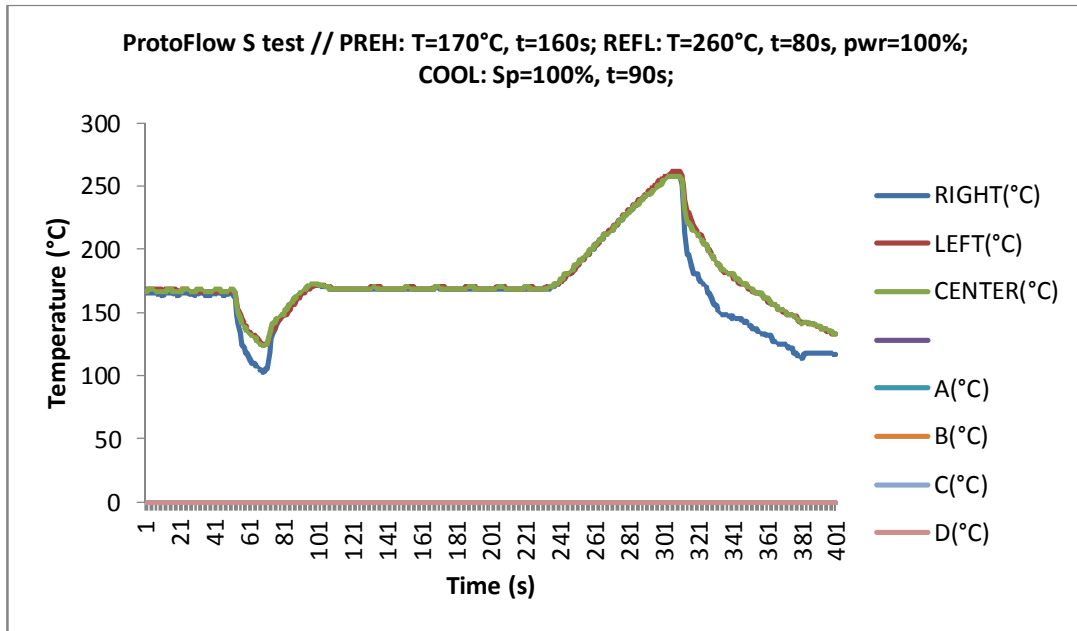


Figura 52: Gráfica de temperatura soldadura por ola de calor

Una vez soldados los componentes, se revisa mediante un polímetro las soldaduras y verifica que no hay puentes de soldadura entre pines.

4.2.3 Programación del Microcontrolador

4.2.3.1 Fusibles

Los microcontroladores de Atmel disponen de unos fusibles que permiten configurar aspectos esenciales como la fuente de reloj, el borrado de la EEPROM cada vez que se programe, la configuración de sistema BOD (reset en caso de fallo de alimentación), habilitación de JTAG, etc... entre otras funcionalidades

Para programar dichos fusibles es necesario utilizar un programador ISP o JTAG.

El cristal oscilador instalado en la placa de desarrollo tiene una frecuencia de resonancia de 11.0592 MHz, pensado para trabajar con puertos serie que necesitan trabajar a bps estándar.

Sin embargo, el módulo USB requiere un oscilador de 8 MHz o 16 MHz como entrada en el PLL del módulo USB, para poder utilizar las comunicaciones USB.

Por tanto, se cambia la fuente del reloj para que utilice el oscilador interno de 8 MHz. Este oscilador tiene menor precisión que usar un cristal externo de 8 MHz. Sin embargo para esta aplicación es suficiente.

También se habilita el BOD para que reinicie la placa si hay una falla de alimentación, se establece el umbral en 2,7 V.

En las placas esclavas, al carecer de oscilador externo se selecciona también el oscilador interno a 8 MHz.

4.2.3.2 Programa de prueba básico

Para probar el correcto funcionamiento de las placas fabricadas se ha programado un programa básico que enciende los LEDs de las placas y en el caso de la placa de desarrollo lee los botones.

Programa placa de desarrollo

```
/*
 * Test.c
 *
 * Created: 23/04/2014 11:39:04
 * Author: Alfredo Castro
 * Description: Test program for LEDs and Push buttons. Lights up LEDs upon
 button press event. Pooled inputs
 * Pin Mapping:

    BUTTON 1 --> PE6
    BUTTON 2 --> PB0
    GREEN LED--> PD4
    RED LED--> PD6

 */
#include <avr/io.h>
#define BUTTON1 PINE6
#define BUTTON2 PINB0

#define GREENLED PIND4
#define REDLED PIND6

int main(void)
{
    int boton1=0, boton2 = 0; //VARIABLES LEIDAS

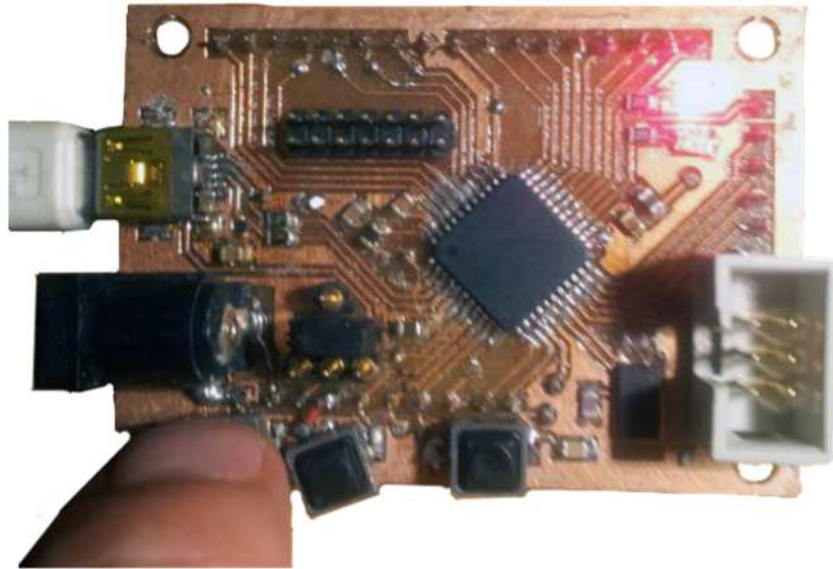
    DDRD= _BV(REDLED) | _BV(GREENLED) ; //PINES LEDS COMO SALIDA OUTPUT
    DDRE &= ~_BV(BUTTON1); //PIN BOTON1 ENTRADA
    PORTE = _BV(BUTTON1); //PULL UP BOTON1 (No pulsado-->1, Pulsado-->0)
    DDRB &= ~_BV(BUTTON2); //PIN BOTON2 ENTRADA
    PORTB = _BV(BUTTON2); //PULL UP BOTON2 (No pulsado-->1, Pulsado-->0)

    while(1)
    {
        boton1 = PINE & _BV(BUTTON1);
        boton2 = PINB & _BV(BUTTON2);

        if (!boton1){
            PORTD &= ~_BV(REDLED);
        }else{
            PORTD |= _BV(REDLED);
        }

        if (boton2){
            PORTD &= ~_BV(GREENLED);
        }else{
            PORTD |= _BV(GREENLED);
        }
    }
}
```

Se comprueba que pulsando el botón 1 el LED rojo se enciende y pulsando el botón 2 el LED verde se enciende.

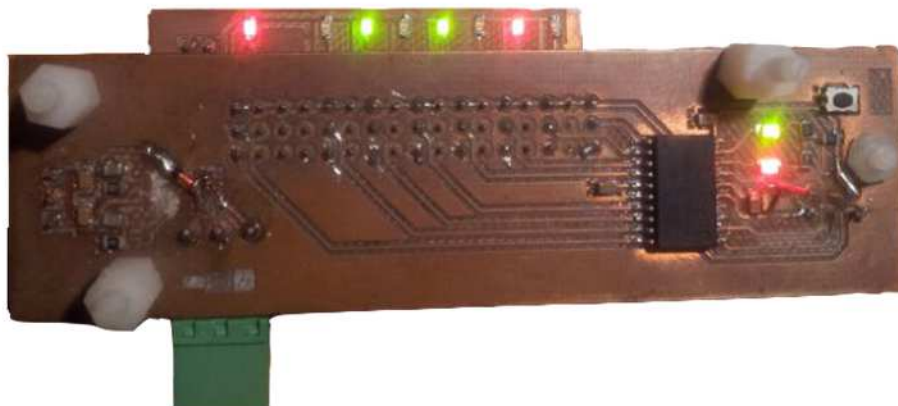


Programa tarjeta esclava

```
/*
 * Test.c
 *
 * Created: 21/04/2014 11:14:53
 * Author: Alfredo
 */

#include <avr/io.h>
int main(void)
{
    DDRA=0xFF; //all pins of PORTA declared as output
    PORTA=0xAA;
    DDRB=0xFF; //all pins of PORTB declared as output
    PORTB=0x00;
    while(1);
}
```

Se comprueba que el puerto A (interfaz de conexión a la antena) se enciende los LEDs de acuerdo al valor 0xAA. Y que los LEDs del puerto B se encienden correctamente.



4.3 Software controlador de antena

Una vez terminado el prototipo y ensamblado es necesario introducirle las instrucciones para que realice las tareas esperadas. En los PCs se denomina Sistema Operativo, sin embargo en este caso puesto que realiza muchísimas menos tareas que un PC y además son sistemas con una tarea muy específica se le denomina firmware.

Puesto que existen dos tipos de nodos será necesario crear dos firmwares distintos. Destacar que al ser ambos de la misma arquitectura y fabricante, las herramientas para diseñarlo e introducirlos en los microcontroladores son comunes facilitando la tarea considerablemente.

El lenguaje de programación será C para ambos modelos. El procesador del módulo principal ATMEGA32U4 permite programar en C++ con las ventajas de programar en un lenguaje orientado a objetos, pero el programa que se ha de implementar en el módulo principal se puede cubrir perfectamente con C y así ambos diseños comparten plataforma de diseño y compilador sin mayores dificultades.

4.3.1 Librería LUFA

El proyecto LUFA (Lightweight USB Framework for AVRs), anteriormente MyUSB, es una librería diseñada para controlar el módulo USB presente en los microcontroladores AVR de forma sencilla y con una mínima configuración.

Dispone de multitud de ejemplos prácticos de dispositivos genéricos, ratones, teclados, puerto serie virtual. Este último es utilizado en este proyecto para implementar la el puerto serie que se utiliza para controlar la antena a través de la consola de comandos ANSI.

Los ajustes particulares que se han hecho se definen en un archivo h, *LUFAConfig.h*, donde se han definido los siguientes parámetros:

- `USB_DEVICE_ONLY`: La conexión solo tomará el rol de dispositivo.
- `USB_DEVICE_OPT_FULLSPEED`: Dispositivo USB 2.0
- `USB_OPT_REG_ENABLED`: Uso de los reguladores internos para las señales D+ y D-
- `USB_OPT_AUTO_PLL`: Uso del PLL de 96MHz interno del módulo.
- `USE_FLASH_DESCRIPTOR`: Los descriptores se graban en la memoria FLASH
- `INTERRUPT_CONTROL_ENDPOINT`: Endpoint 0 en modo interrupción. No será necesario ejecutar `USB_task()` periódicamente.

4.3.1.1 Endpoints

En la comunicación USB, un endpoint es el canal de comunicación, o buffer, básico por el que se transmite la información. Para transmitir una información, el dispositivo ha de escribir en un endpoint y el host, cuando lo desee leerá los datos del mismo y viceversa.

Un endpoint se define como un canal unidireccional, es decir puede ser:

- IN Endpoint: Entrada. Dispositivo → Host
- OUT Endpoint: Salida. Host → Dispositivo

Como excepción, el endpoint 0 o Endpoint de control es bidireccional.

Además de la dirección de los datos, existen tres tipos de endpoints:

- Bulk: Este tipo de transferencias es usada para comunicaciones que requieren ancho de banda pero donde no es crítica la latencia ya que el ancho de banda no está garantizado.
- Interrupt: Tienen una latencia garantizada pero un ancho de banda menor, el host atiende estas transferencias periódicamente. Son útiles para dispositivos de baja velocidad como ratones y teclados

- Isocronous: Garantizan una latencia determinada y disponen de gran ancho de banda. Como contrapartida no garantizan el envío relegando la tarea al programador.

Para el puerto serie implementado se utiliza 4 endpoints:

- Endpoint 0: Endpoint de control encargado de enumerar y controlar la comunicación USB
- Endpoint 1: (Interrupt) Canal encargado de la supervisión y control de los parámetros de la comunicación serie: Conexión, desconexión, cambio de velocidad, bits por byte enviados, bits de parada, etc...
- Endpoint 2 y 3: (Bulk) Endpoints de entrada y salida por donde se reciben y envían los datos del puerto serie.

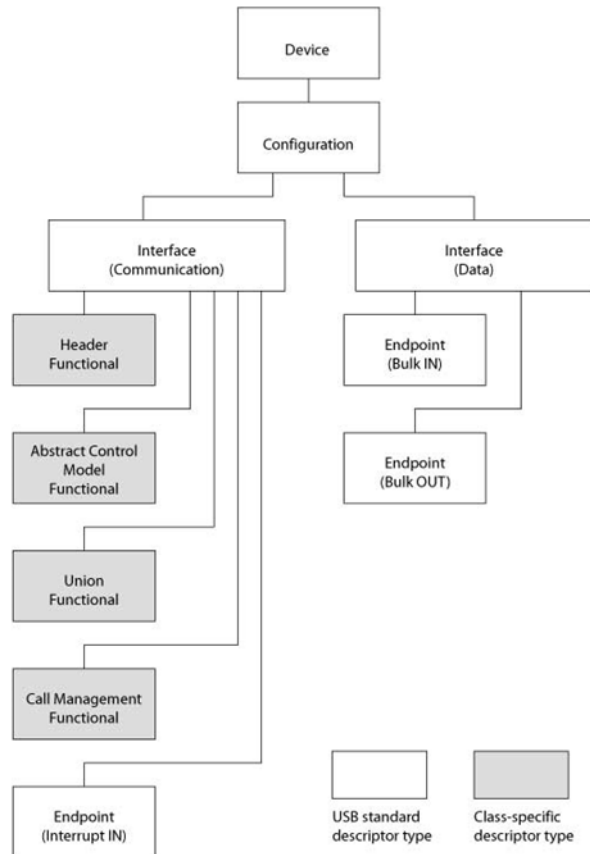


Figura 53: Endpoints puerto serie

4.3.1.2 Enumeración del bus

Para iniciar las comunicaciones con un dispositivo USB, este primero ha de ser configurado en el host. El host necesita identificar y consultar al dispositivo la forma de interactuar con él. La enumeración es el intercambio de información destinadas a estas tareas. Una vez identificado el host carga el controlador correspondiente y cede el paso a la aplicación que lo va a usar.

Este intercambio se hace usando descriptores que indican las características del dispositivo y lo más importante los endpoints disponibles.

Los descriptores son enviados a través del endpoint 0, obligatorio en todos los dispositivos USB, usando el tamaño máximo del endpoint por defecto. Dicho descriptor contendrá las distintas configuraciones e interfaces que detallan entre otras cosas los endpoints disponibles.

4.3.1.3 Descriptores

Los descriptores son estructuras de datos que contienen los datos de configuración del dispositivo. El host consulta incrementalmente estos descriptores a medida que va obteniendo la información del dispositivo.

Existen varios tipos de descriptores:

- Dispositivo: Obligatorio, es el primero en leerse (explicado en el punto anterior) e indica cuantas configuraciones tiene el dispositivo.
- Configuración: Indica cuantas interfaces tiene la configuración.
- Interfaz: Describe el número de endpoints pertenecientes a la interfaz, así como el tipo de interfaz que implementa el dispositivo. Puede no ser única.
- Endpoint: Describe tipo y sentido de transferencia. Puede haber varios y ser compartidos por varias interfaces.
- Cadena: Contienen cadenas de texto tales como el nombre del fabricante o del dispositivo.

En el caso del puerto serie implementado el descriptor de dispositivo es el siguiente:

```
const USB_Descriptor_Device_t PROGMEM DeviceDescriptor =
{
    .Header                = {.Size = sizeof(USB_Descriptor_Device_t), .Type = DTYPE_Device},

    .USBSpecification     = VERSION_BCD(1,1,0),
    .Class                 = CDC_CSCP_CDCClass,
    .SubClass              = CDC_CSCP_NoSpecificSubclass,
    .Protocol              = CDC_CSCP_NoSpecificProtocol,

    .Endpoint0Size        = 8,

    .VendorID              = 0x03EB,
    .ProductID             = 0x2044,
    .ReleaseNumber         = VERSION_BCD(0,0,1),

    .ManufacturerStrIndex = STRING_ID_Manufacturer,
    .ProductStrIndex       = STRING_ID_Product,
    .SerialNumStrIndex     = USE_INTERNAL_SERIAL,

    .NumberOfConfigurations = 1
};
```

En él se indica:

- Tipo de dispositivo: CDC (Dispositivo de comunicaciones)
- Tamaño máximo del endpoint: 8 bytes,
- Identificador único: Vendor ID, identificador de fabricante que ha de ser validado por USB.org (pasando homologaciones y pagando licencias)
- Identificador de producto: Product ID, controlado por el fabricante,
- Numero de configuraciones del dispositivo: 1

Los campos `ManufacturerStrIndex` y `ProductStrIndex` son índices de descriptores por los que el host ha de consultar si quiere obtener las cadenas de texto con el nombre del fabricante y del dispositivo. Estas cadenas son almacenadas en la memoria del programa:

```
const USB_Descriptor_String_t PROGMEM ManufacturerString = USB_STRING_DESCRIPTOR(L"Alfredo Castro.  
HCTLab. UAM.");

const USB_Descriptor_String_t PROGMEM ProductString = USB_STRING_DESCRIPTOR(L"Antenna Controller");
```

El campo `SerialNumStrIndex` sirve para que el host pueda identificar de forma inequívoca el dispositivo y asignarle siempre el mismo controlador (número de puerto COM en este caso).

El dispositivo implementado tiene una sola configuración con dos interfaces. Una de comunicación (control) y otra de datos.

La interfaz de comunicación dispone de varios descriptores funcionales y un endpoint de entrada de tipo interrupt utilizado por el host para controlar el puerto serie.

La interfaz de datos dispone dos endpoints por los que se transmite y recibe la información del puerto serie. El intercambio de datos se realiza mediante un flujo de datos estándar C del tipo FILE.

4.3.2 Configuración IDE

El entorno de programación que se utiliza en esta fase es Eclipse CDT versión Juno.

Eclipse es un entorno de desarrollo de código libre que permite trabajar con gran variedad de lenguajes de programación y dispone de una comunidad de programados que dan soporte gratuitamente. Requiere tener Java Runtime Environment ≥ 1.6 .

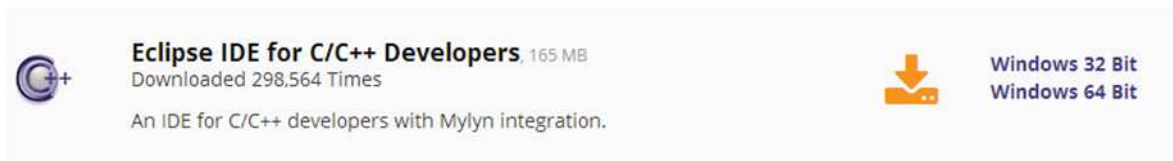
Además, permite añadir extensiones creadas por los usuarios disponibles en muchos repositorios públicos. Una de esas extensiones que se utilizara en esta fase es el *AVR Eclipse plugin*, que permite gestionar las herramientas utilizadas para transformar el código C en instrucciones compiladas a lenguaje maquina e introducirlas en el microcontrolador de forma automática.

Las herramientas adicionales necesarias para poder compilar y programar el microprocesador son las siguientes:

- AVR Eclipse Plugin
- WinAVR (avr-gcc Avrdude...)
- Un Programador ISP/JTAG/ONEWIRE. (AVRISP MKII de Atmel)

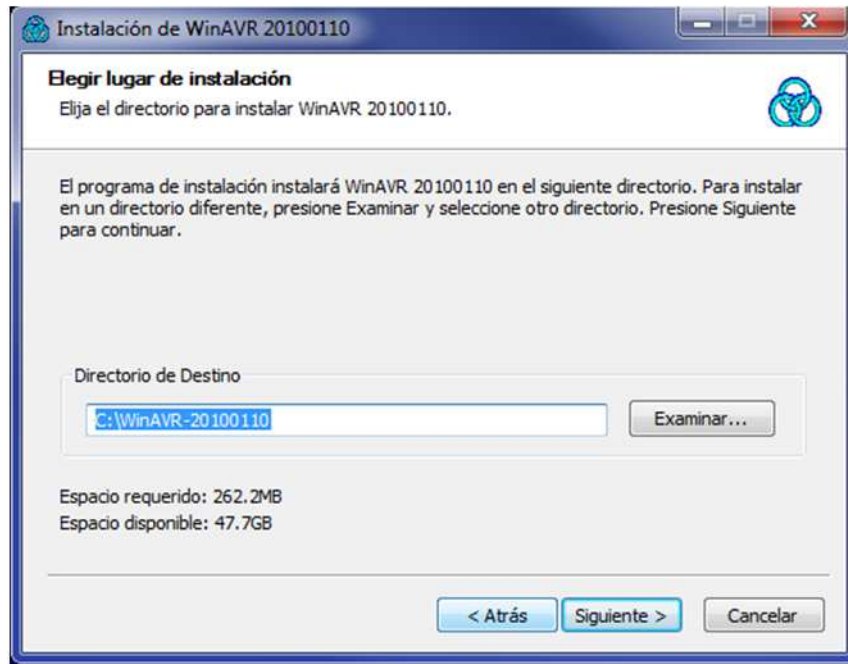
A continuación se detallan los pasos a seguir para instalar la plataforma Eclipse y prepararla para programar microprocesadores Atmel AVR.

Descargar de www.eclipse.org una versión de Eclipse para C/C++ e instalarla.



Descargar WinAVR de winavr.sourceforge.net e instalarlo.

Puesto que es un programa desarrollado en Linux y hace uso de muchas herramientas del entorno cygwin por lo que conviene que la ruta de instalación no contenga espacios, ya que podría generar problemas de compatibilidad. Es recomendable mantener la ruta que propone:



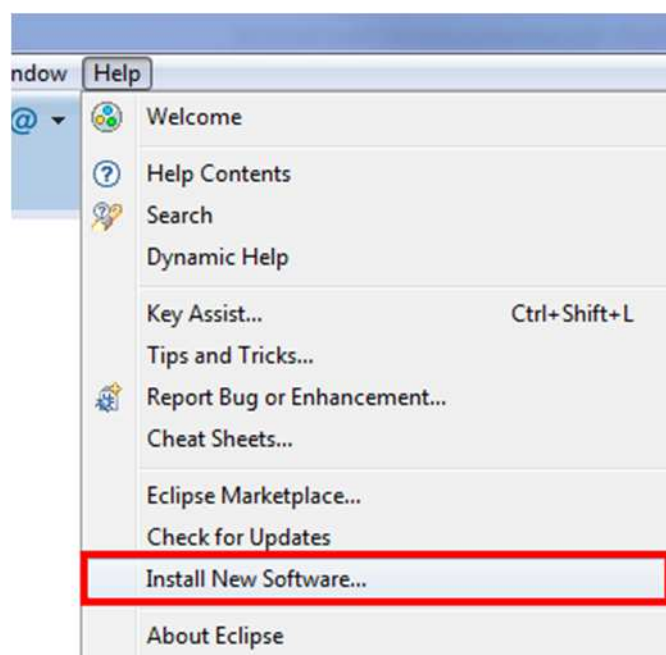
Una vez instalado Ejecutar Eclipse CDT. Al arrancar por primera vez preguntará dónde guardar de forma predeterminada los proyectos realizados.

Una vez escogida una ruta se procede a instalar el complemento que permitirá programar el microcontrolador desde Eclipse: AVR Eclipse Plugin.

En Eclipse, los plugins se publican en repositorios, un repositorio es un almacén de recursos digitales. En el caso de los repositorios de Eclipse plugins y extensiones de la plataforma base. Para acceder a un repositorio es necesario tener la URI y a veces un usuario y contraseña.

Añadiendo un repositorio en Eclipse

Para añadir el repositorio donde está publicadas las herramientas para programar microcontroladores AVR haga clic en el menú Help>Install New Software...



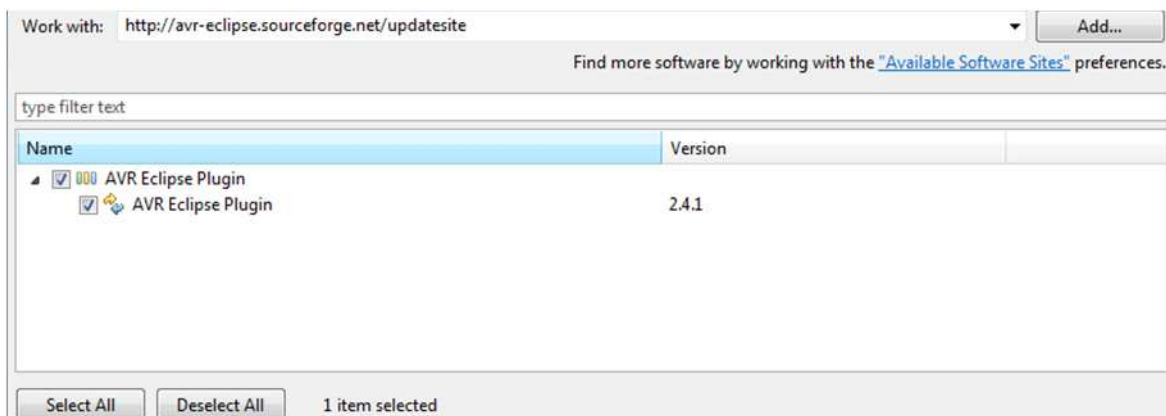
En la ventana emergente, introduzca en *Work with* la URL:

- <http://avr-eclipse.sourceforge.net/updatesite>

Presione ENTER.

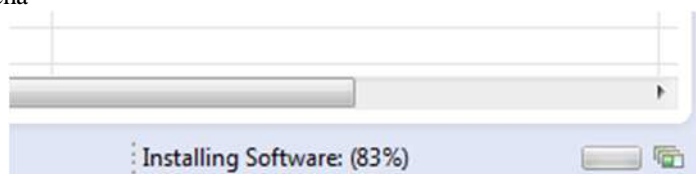
El programa cargará de internet la lista de software publicado en el repositorio introducido

Marque la opción AVR Eclipse Plugin de la lista de componentes cargados.



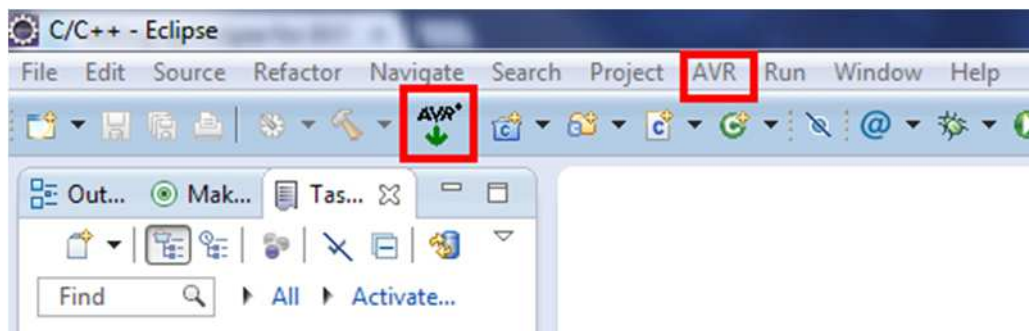
Haga clic en siguiente para comprobar las dependencias, si el plugin requiriera algún software más se lo indicara mediante un error.

El instalador le solicitara aceptar las licencias en los pasos siguientes. Finalmente haga clic en instalar. El proceso se ejecutara en segundo plano y su progreso se muestra en la barra de estado en la esquina inferior derecha



Una vez terminado le solicitar reiniciar el entorno para poder cargar el complemento instalado, Acepte y el programa se cerrara y abrirá de nuevo automáticamente.

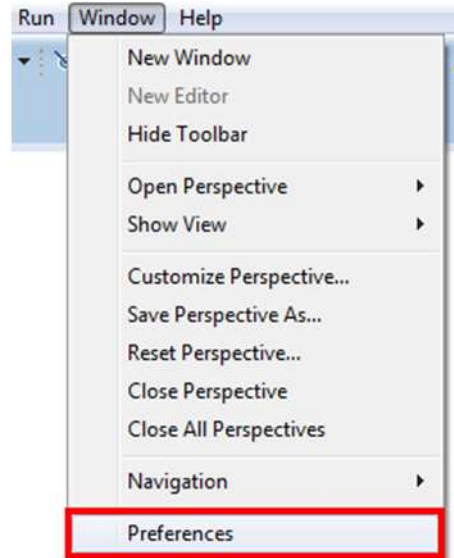
Para comprobar que el complemento se ha instalado correctamente, basta con fijarse en la barra del menú o en la barra de herramientas superior. Si ve la palabra AVR o el logotipo, la instalación se habrá realizado correctamente.



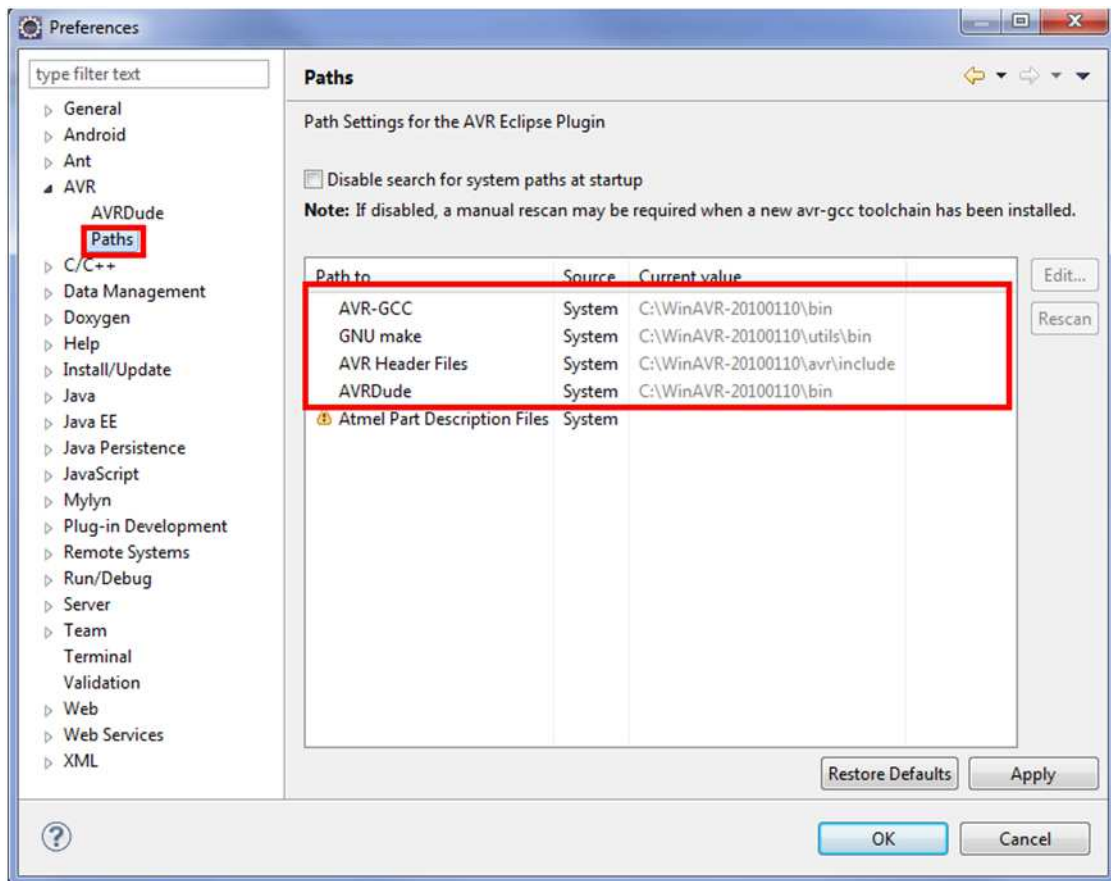
4.3.2.1 Configuración Plugin Eclipse AVR

Se procede a la configuración inicial del plugin, es necesario ajustar los programadores a utilizar y verificar las rutas de instalación de WinAVR.

Haga clic en Window>Preferences

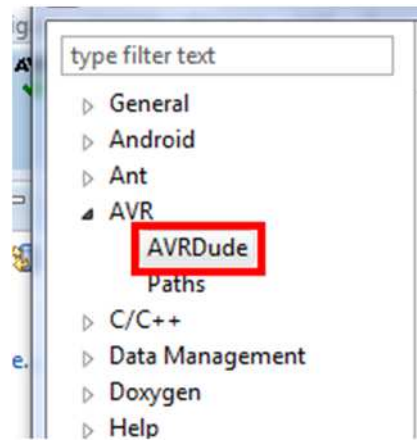


Se abrirá una ventana emergente. En esta ventana expanda las opciones de la sección AVR haciendo doble clic sobre AVR y seleccione la opción Paths.



Asegúrese que las rutas coinciden con la ruta de instalación de WinAVR, si no coinciden reinstale WinAVR o especifique manualmente la ruta.

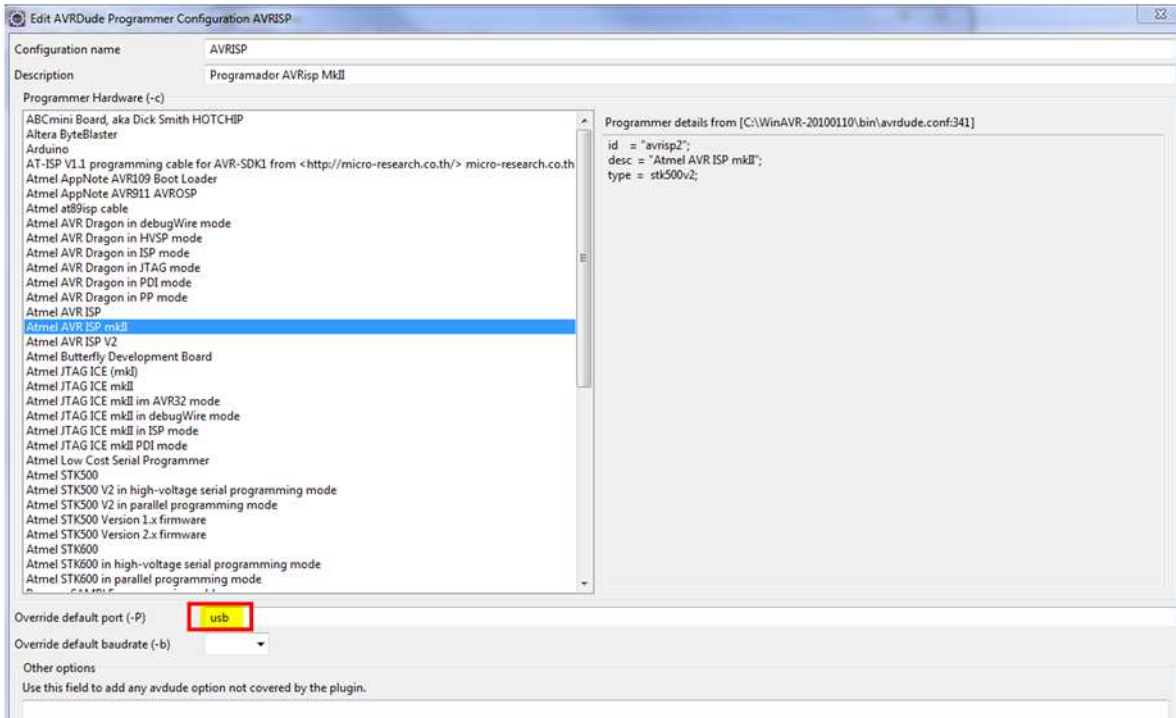
Haga clic en AVRdude en el panel lateral izquierdo, debajo de la opción AVR.



Aquí se configura el programador que se va a utilizar para programar los dos microprocesadores. En el caso de este PFC se utilizara un programador original USB modelo AVR ISP mkII del fabricante Atmel.



Haga clic en add y seleccione de la lista de programadores el programador Atmel AVR ISP mkII. Puesto que existe la versión por puerto serie y por USB es necesario especificar al programado que utilice el puerto USB escribiendo en la casilla *Override default port (-P)* el valor usb.



4.3.2.2 Drivers *libusb-win32*

Los drivers del fabricante Atmel no son compatibles con AVRdude que es el programa que controla el programador, por tanto es necesario instalarse los drivers de la librería libusb para Windows de la página <http://www.libusb.org/wiki/libusb-win32>

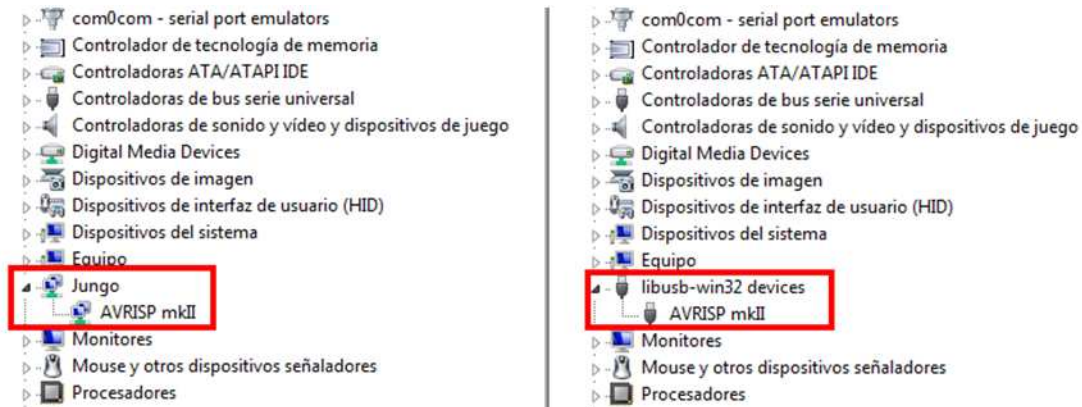
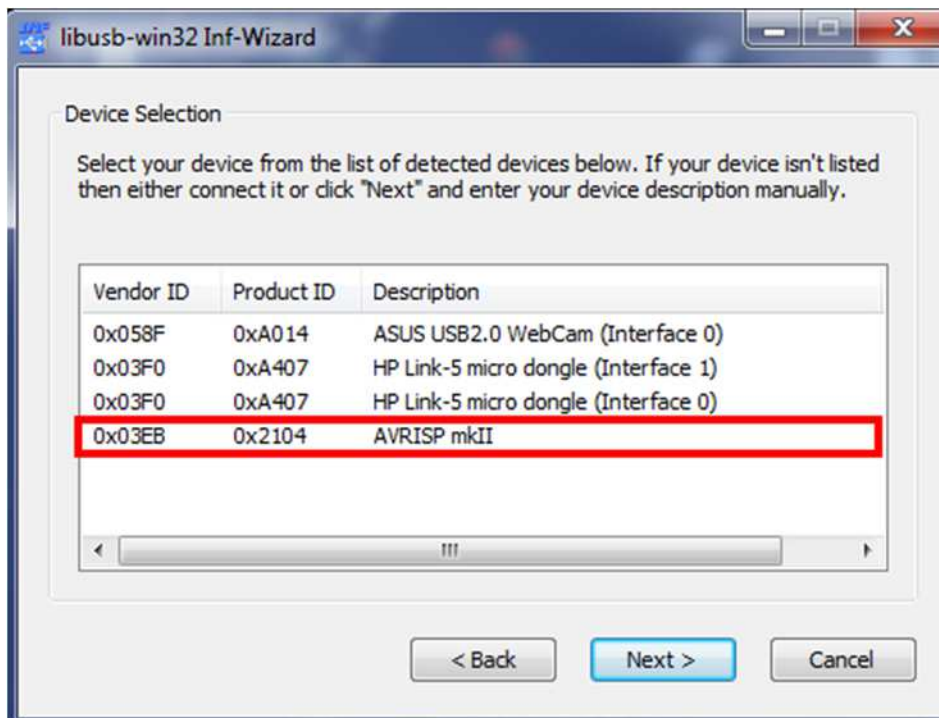


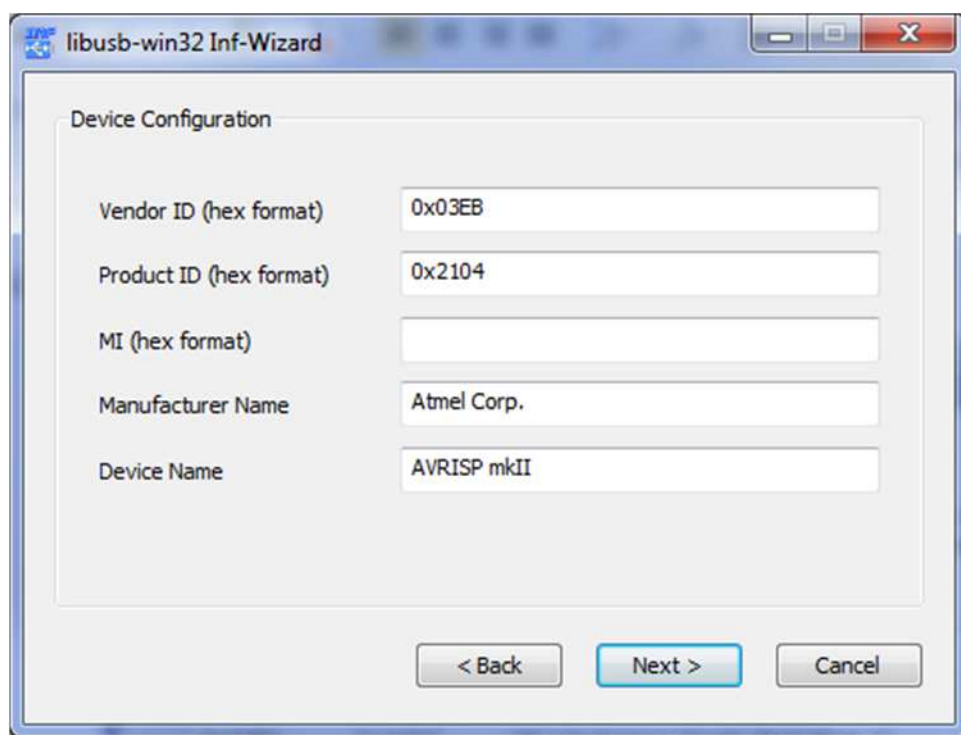
Figura 54: Drivers de Atmel (izquierda) libusb-win32 (derecha)

Para instalar los drivers de la libusb.org ejecutar el archivo *inf-wizard.exe* localizado en la carpeta bin. Este programa generara un driver específico para ser usado con la librería libusb. Los archivos generados se pueden guardar para instalarlos en otro pc con Windows.

Seleccione el programador AVRisp y haga click en Next>

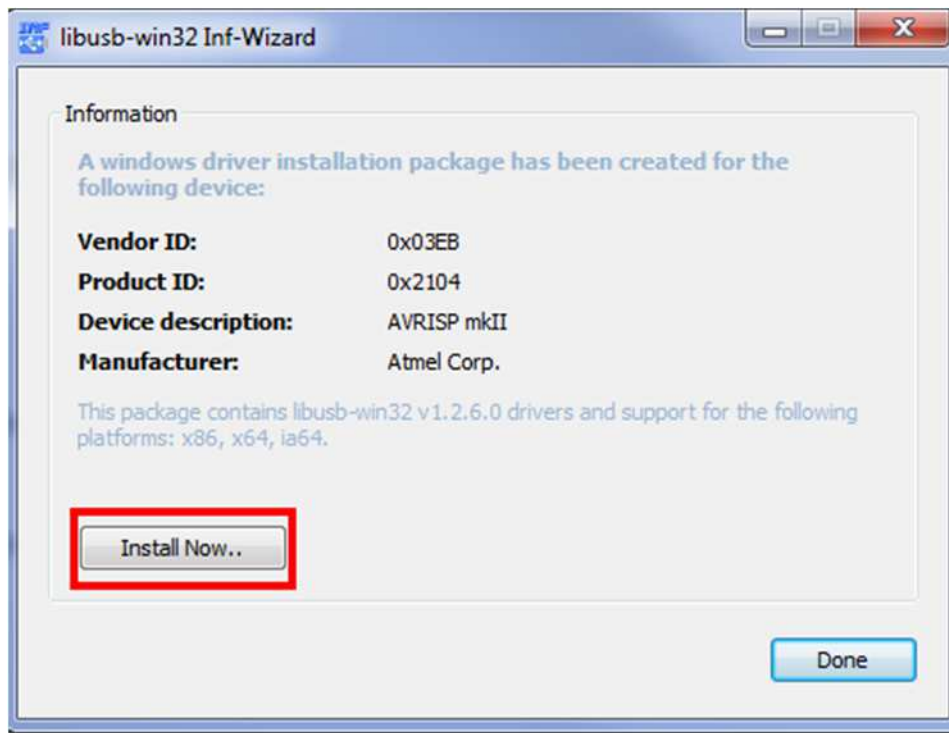


Haga clic en Next sin modificar los datos.



Seleccione una carpeta para guardar los drivers.

Una vez generados el programa ofrecerá la opción de instalar los drivers automáticamente haga clic en Install Now....:

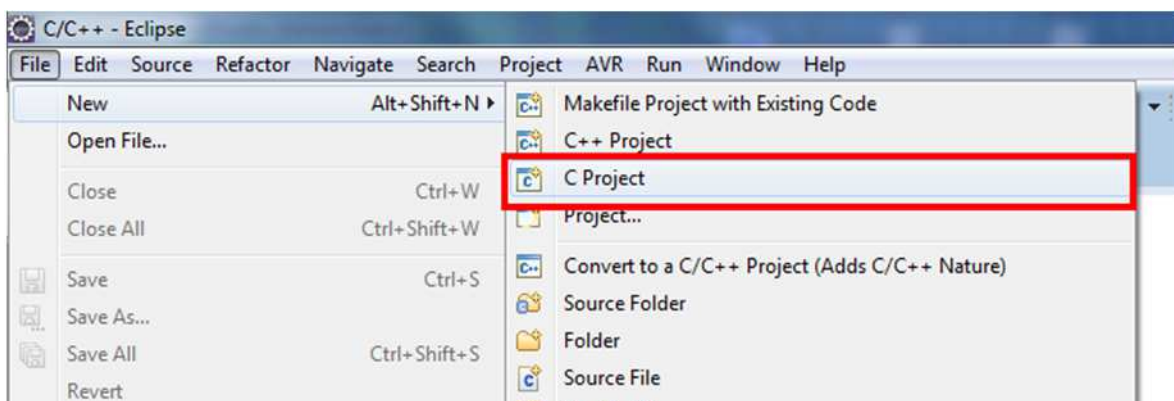


Un mensaje de verificación le confirmara la instalación. Podrá comprobarlo en el administrador de dispositivos. Tiene que aparecer bajo la categoría libusb-win32 devices.

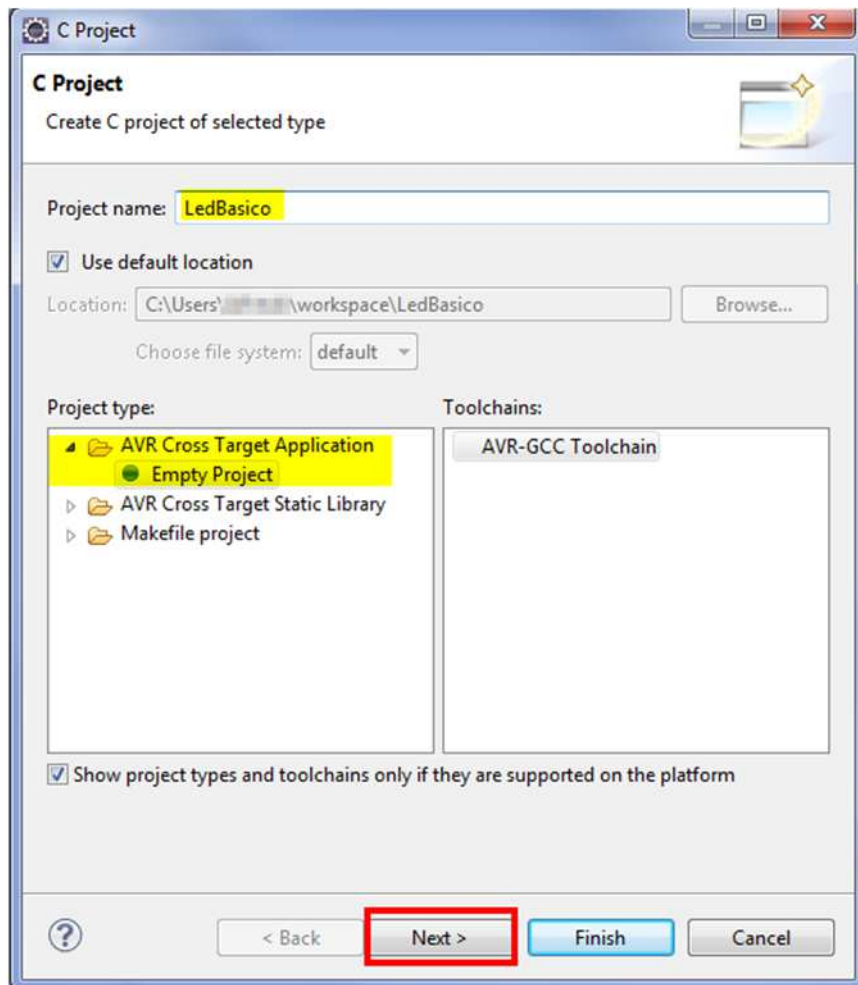
Finalizado este paso el entorno de desarrollo está preparado para trabajar con los integrados AVR de Atmel.

4.3.2.3 Crear un proyecto AVR en Eclipse.

Haga clic en File>New C Project



Introduzca un nombre para el proyecto, asegúrese que esta seleccionado el tipo de proyecto AVR Cross Target Application>Empty Project y haga click en Next y otra vez en Next.



Seleccione el microcontrolador (Atmega32U4) y e introduzca la frecuencia del Reloj en hercios (8000000) y haga clic en Finish.

El proyecto está listo para programar.

5 Integración, pruebas y resultados

La fase de comprobación del sistema se realizará sobre una tarjeta RF midiendo el desfase entre la toma de transmisión y los 4 conectores de los elementos radiantes.

Estas mediciones se realizan sobre el sistema sin modificar, actuando sobre los interruptores manualmente y posteriormente remplazando los interruptores por la tarjeta diseñada y enviando los comandos a través de la conexión USB y/o la interfaz de la tarjeta principal.

Para las mediciones se utiliza el analizador de redes Agilent E5063A del grupo RFCAS, que permite trabajar con señales desde 100 MHz hasta 16 GHz y que cubre la banda de frecuencias para la que está diseñada las tarjetas de la antena.

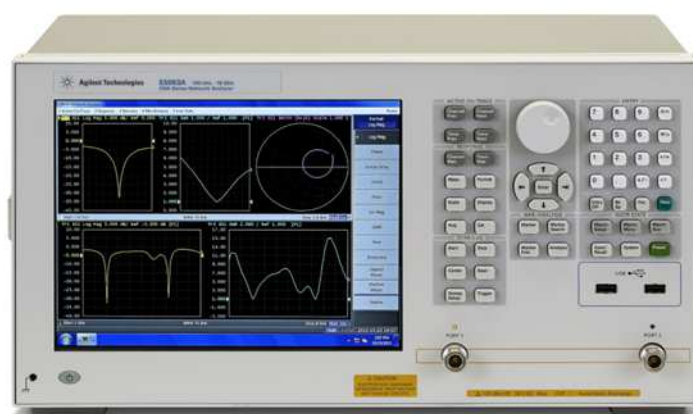


Figura 55: Analizador de redes Agilent E5063A

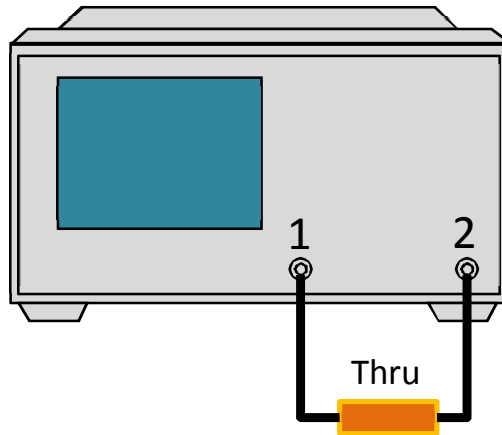
Los datos obtenidos son almacenados en un pen drive utilizando una de las conexiones USB disponibles.

Antes de comenzar la calibración y las medidas es necesario ajustar algunos parámetros básicos del analizador:

Banda de frecuencias: 3,2GHz- 3,8GHz
Parámetro de medida: S21
Formato: Phase Format

5.1 Calibración

Antes de comenzar las medidas es necesario calibrar el equipo para obtener unas medidas fiables con los cables usados. Para ello se conectan los cables coaxiales a los puertos 1 y 2 y se unen a través de una carga feed-through tal y como se muestra en la figura.



Se selecciona el modo de calibración con dos puertos y se calibra la transmisión (S21).

5.2 Montaje y medidas.

En este apartado se realiza el montaje del sistema y se realizan las medidas para dos escenarios: Usando los interruptores manuales (sistema original) y posteriormente sustituyendo el sistema manual por el sistema diseñado.

5.2.1 Sistema manual

Una vez calibrado el sistema se conecta la placa RF usando los cables coaxiales. El puerto 1 se conecta al puerto TX de la placa y el puerto 2 a una de los terminales de salida A1...4. El resto de conexiones se terminan mediante una carga de 50 ohmios para evitar reflexiones.

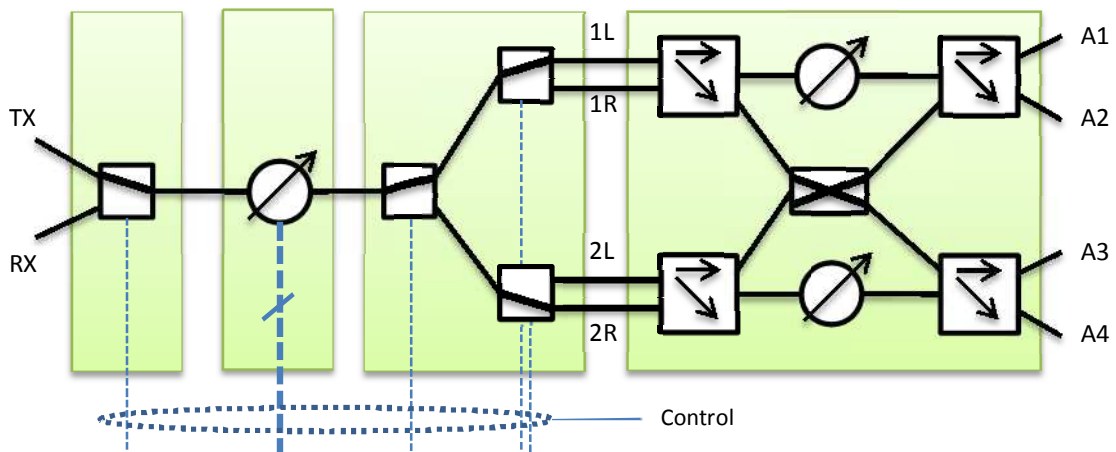


Figura 56: Esquema y nomenclatura placa RF

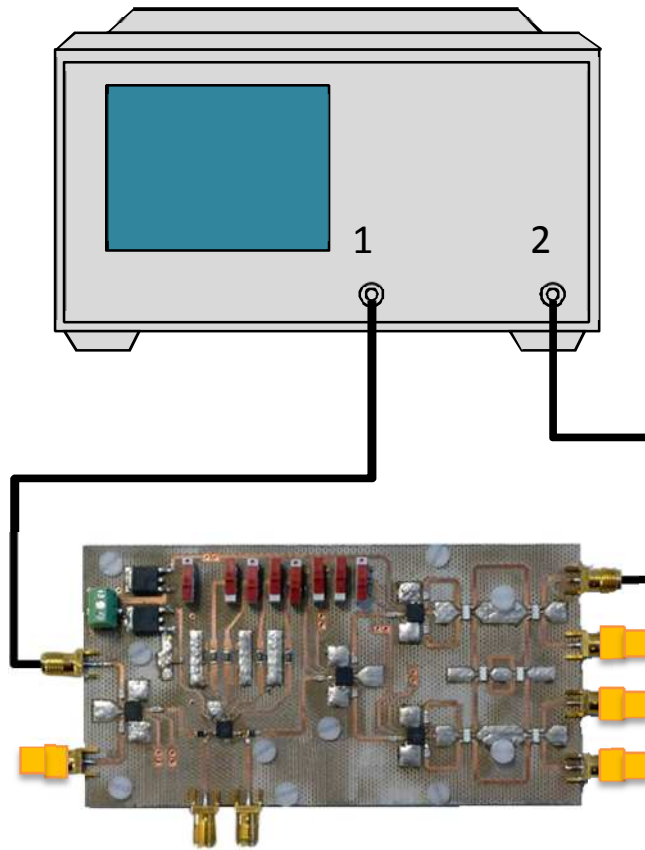


Figura 57: Esquema conexión.

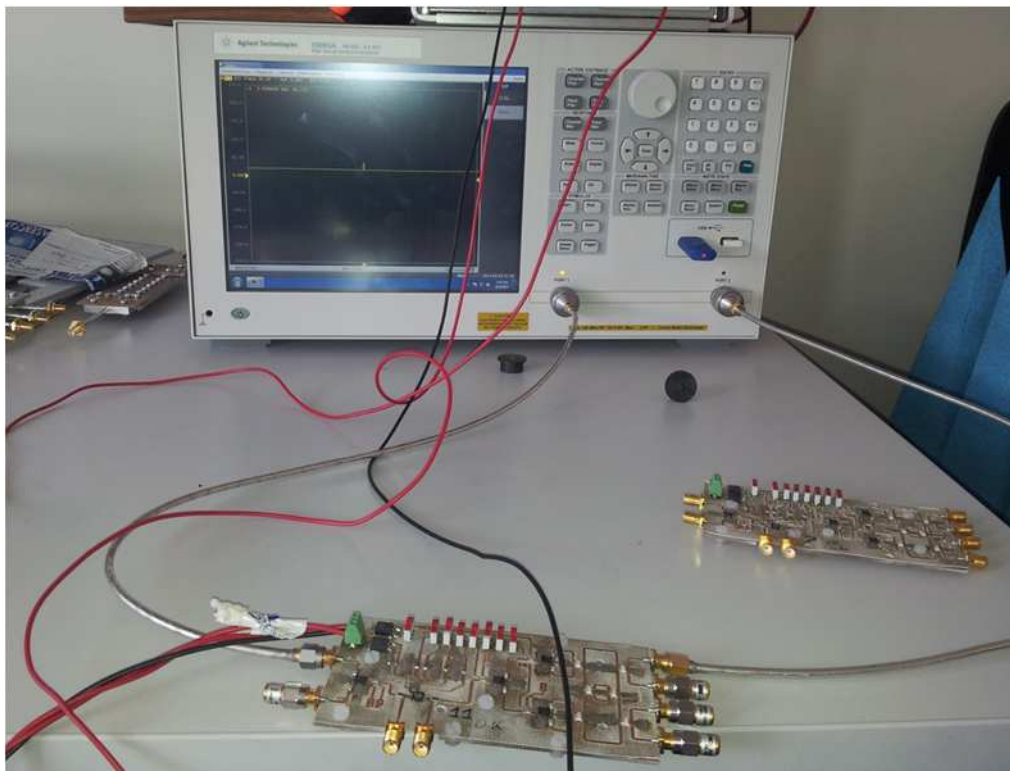


Figura 58: Mediciones con sistema manual

5.2.1.1 Medida de la matriz de Butler.

La primera medición del sistema evaluará los desfases producidos por la matriz de Butler entre la entrada seleccionada y las salidas de la matriz.

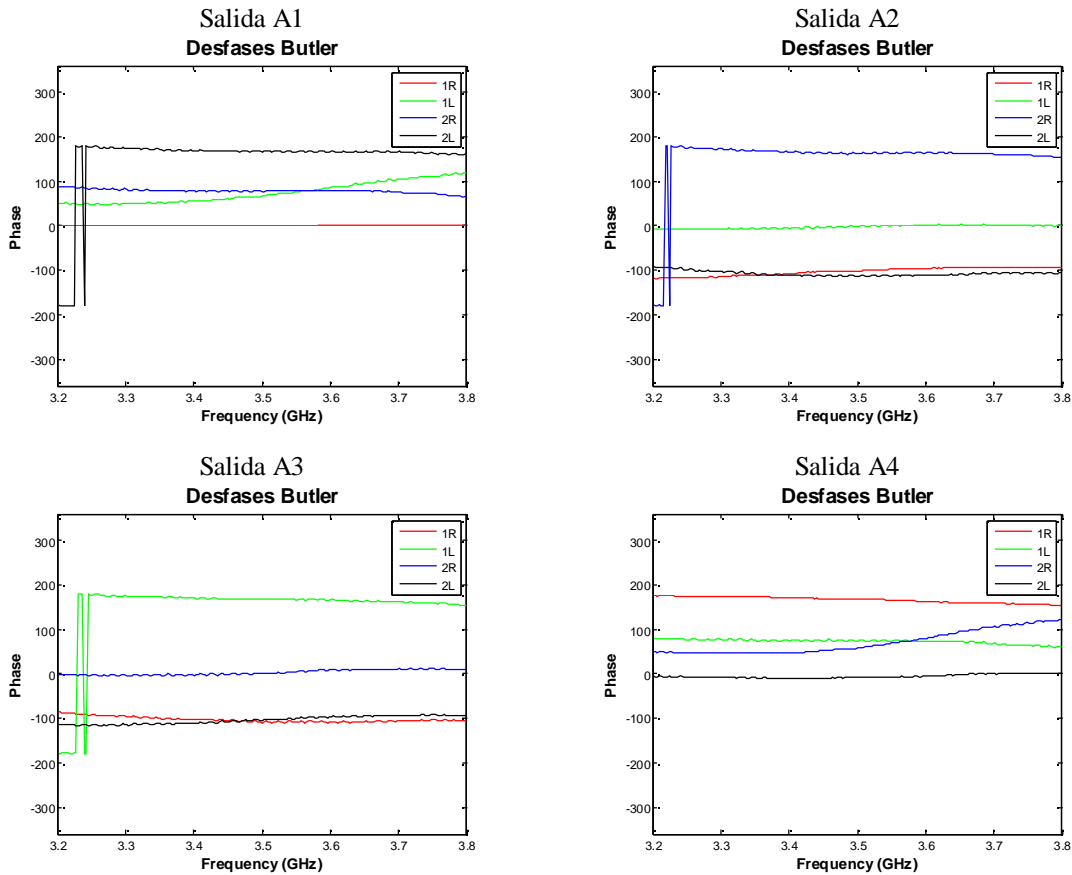
	1R	1L	2R	2L
A1	0°	90°	90°	180°
A2	-90°	0°	180°	-90°
A3	-90°	180°	0°	-90°
A4	-180°	90°	90°	0°

Tabla 5: Desfases progresivos entre salidas de la matriz de Butler

Para comprobar la red de conmutación de la matriz Butler, se fijan manualmente los interruptores para establecer un desfase nulo en el desfasador digital y se toma como referencia la señal obtenida en la salida A1 usando el puerto de Butler 1R (0°).

Una vez fijada la referencia, se conmutan los interruptores para seleccionar las distintas entradas de la matriz de Butler 1R, 1L, 2R y 2L y se guardan las medidas.

Se repite la operativa para cada una de las salidas de la matriz de Butler, obteniendo los siguientes resultados:



5.2.1.2 Medida del desfasador.

Una vez obtenidas las medidas de las salidas de la matriz de Butler, se procede a verificar y medir el desfase introducido por el desfasador digital.

Para ello se conecta el puerto 1 en la toma de transmisión TX y el puerto 2 en la salida A1.

Se establece el desfase en 0° y se selecciona la entrada 1R de la matriz de Butler. Se toma como referencia la señal de la salida A1 en el analizador.

Seguidamente, se conmutan los interruptores para modificar la fase del desfasador en incrementos de 22.5° obteniendo los siguientes resultados:

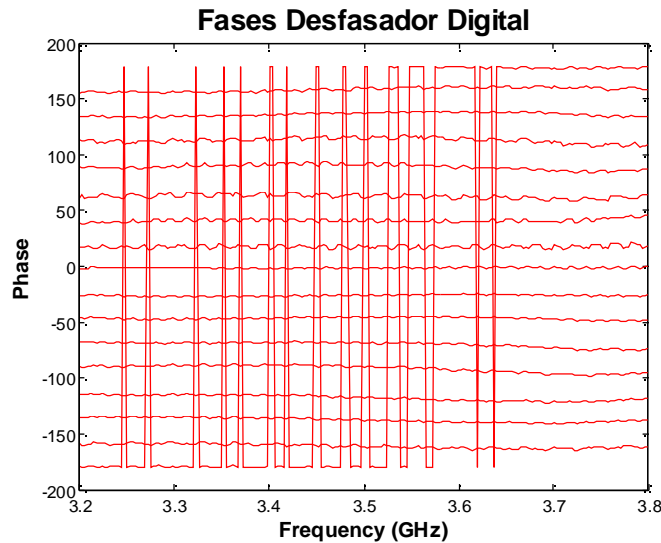


Figura 59: Fases Desfasador. (Método Manual)

Las fases superiores a 180° aparecen negativas debido a que el analizador de redes solo representa valores entre 180° y -180° .

5.2.2 Sistema electrónico

Una vez realizadas las medidas usando los interruptores manuales se desueldan y se le incorpora a la tarjeta los conectores metálicos para poder ser controladas por las tarjetas esclavas.

Las tarjetas esclavas se fijan a través de unos separadores hexagonales de nylon a las placas de RF que permiten garantizar la conexión entre ambas.

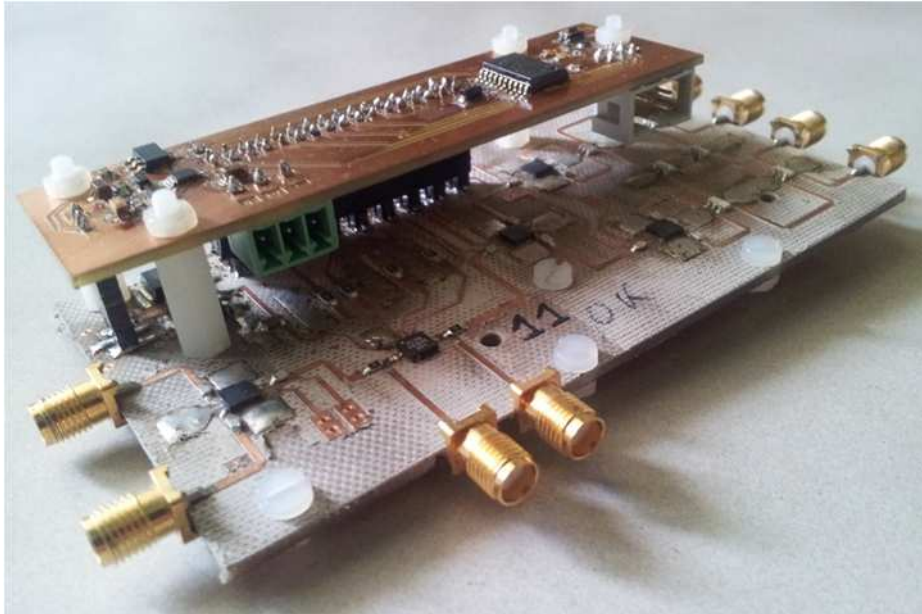
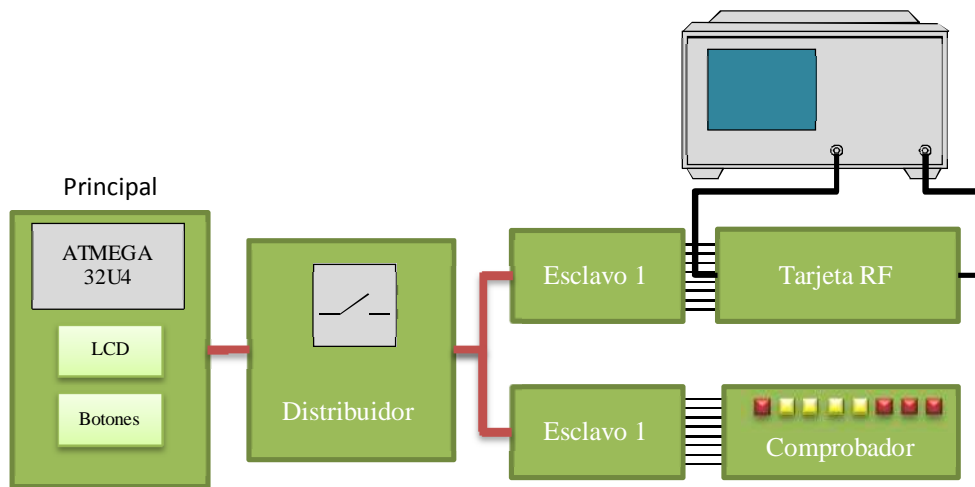


Figura 60: Montaje tarjeta RF + Módulo esclavo

Se conecta la placa principal a dos tarjetas esclavas (ID 0 con la placa RF e ID 1 con la placa de comprobación) y el analizador de redes a las conexiones SMA de la tarjeta RF.



Con el sistema completamente montado, se procede a realizar las mismas pruebas sobre la matriz de Butler y el desfasador digital.

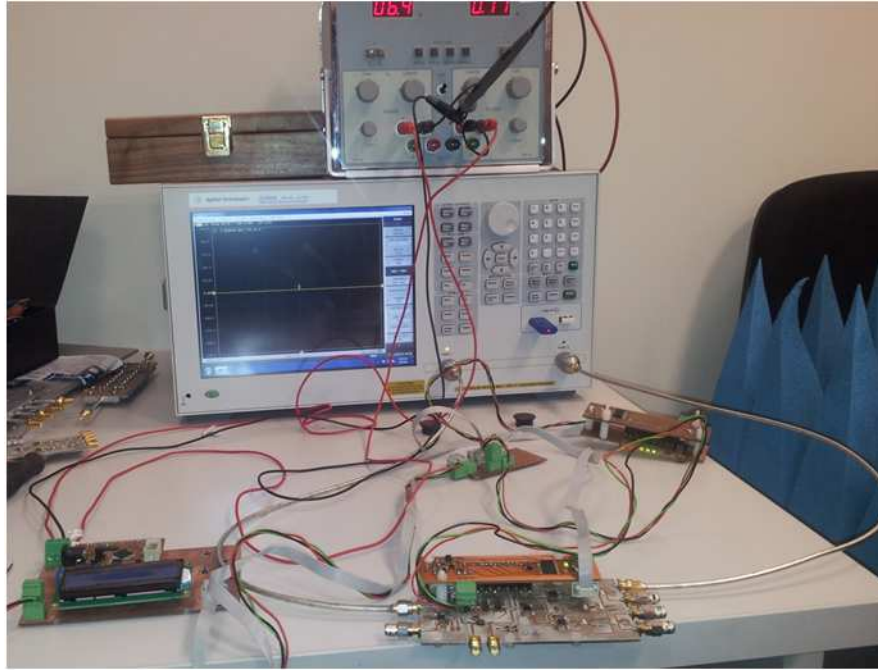


Figura 61: Medidas con el sistema electrónico

5.2.2.1 Medida de la matriz de Butler.

A través de la consola ANSI, se prepara el sistema para realizar las medidas:

```
$ power on
$ status
BOARD ID: 0 Online TWI Address: 0x10,MODE: TX,PHASE: 0.0,BUTLER: 2,Default Config: 0
BOARD ID: 1 Online TWI Address: 0x11,MODE: TX,PHASE: 0.0,BUTLER: 2,Default Config: 0
BOARD ID: 2 Offline
BOARD ID: 3 Offline
BOARD ID: 4 Offline
BOARD ID: 5 Offline
BOARD ID: 6 Offline
BOARD ID: 7 Offline
BOARD ID: 8 Offline
BOARD ID: 9 Offline
BOARD ID: 10 Offline
BOARD ID: 11 Offline
BOARD ID: 12 Offline
BOARD ID: 13 Offline
BOARD ID: 14 Offline
BOARD ID: 15 Offline
```

Con el comando `status` comprobamos que la tarjeta con ID 0 está en transmisión con el desfasador a 0° y el puerto 1R (BUTTLER: 2) seleccionado.

La tarjeta con ID 1 es utilizada para comprobar el buen funcionamiento del bus I²C. Si se envían los comandos a la tarjeta 0 la tarjeta 1 ha de ignorarlos o bien si se envía un comando a todos comprobar que ambas lo reciben.

Una vez tomada la referencia de la señal como fase 0°, se cambia el puerto de Butler y se capturan las medidas para cada una de las salidas A1, A2, A3 y A4.

Ejemplo:

Seleccionar puerto 1 de la matriz de Butler en la tarjeta 0.

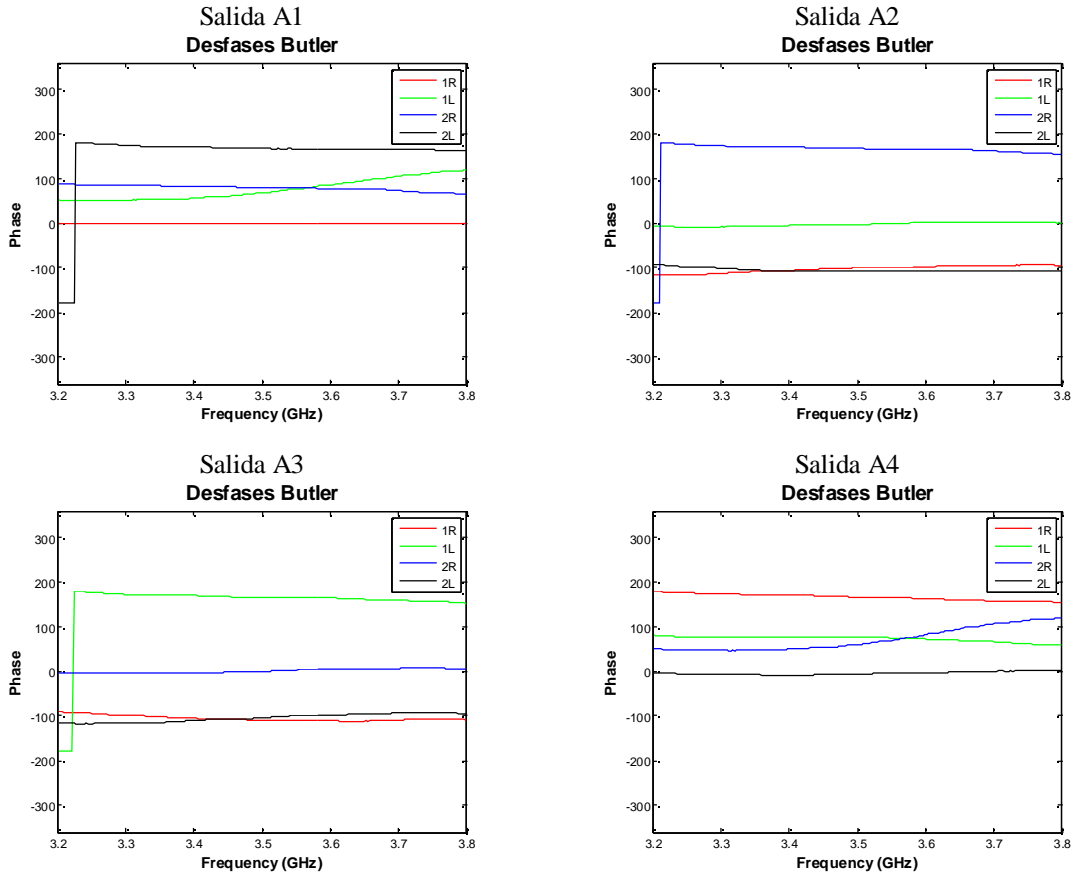
```
$ set butler 1 0
Command Done *set*
```

```

$ status
BOARD ID: 0 Online TWI Address: 0x10,MODE: TX,PHASE: 0.0,BUTLER: 1,Default Config: 0
BOARD ID: 1 Online TWI Address: 0x11,MODE: TX,PHASE: 0.0,BUTLER: 2,Default Config: 0
BOARD ID: 2 Offline

```

Resultados:



5.2.2.2 Medida del desfasador.

Las siguientes mediciones se realizan de la misma manera que en el método manual. Se establece el desfase en 0° y se selecciona la entrada 1R de la matriz de Butler.

La fase del desfasador se ajusta a través del menú EDIT CONF usando los botones y el LCD, incrementando 22.5° la fase cada vez que se pulsa el botón ARRIBA en la placa principal.

Se obtiene los siguientes resultados:

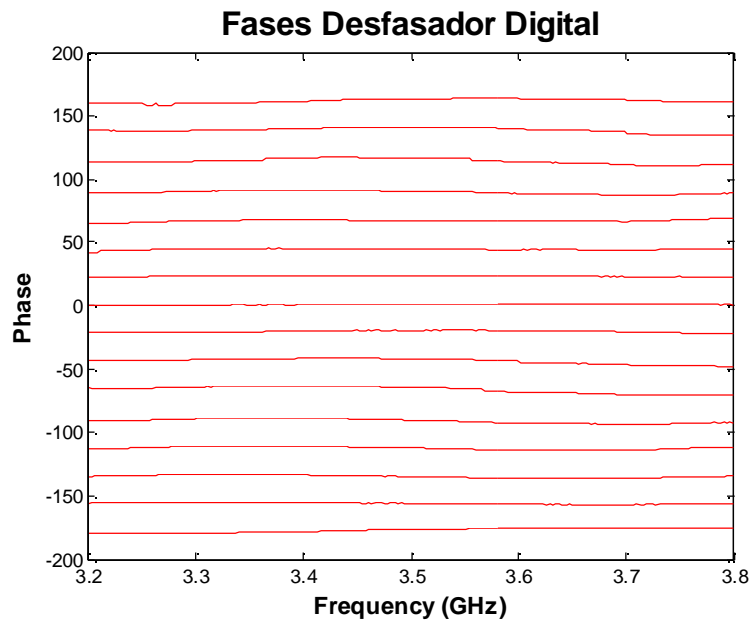


Figura 62: Fases Desfasador. (Método electrónico)

5.2.3 Resultados

Como se puede observar en las gráficas las medidas realizadas tanto con los interruptores manuales como en el sistema electrónico se corresponden verificando el correcto funcionamiento del sistema.

También se ha comprobado que el esclavo con ID 1 no responde a comandos dirigidos al esclavo ID 0 verificando así el correcto funcionamiento del bus de datos.

6 Conclusiones y trabajo futuro

6.1 Conclusiones

Este proyecto ha conseguido adaptar un sistema manual para controlar una antena WiMAX del tipo *phase array* un sistema electrónico de control controlado por USB y por una interfaz de botones y LCD.

Las pruebas realizadas demuestran su funcionamiento y muestra como la inteligencia añadida al sistema efectúa los cambios solicitados de forma rápida, práctica y flexible, dotando al sistema de potenciales posibilidades nuevas.

Resumiendo se ha conseguido mejorar el sistema abriendo vías de investigación y posibles proyectos que mejoren la antena hasta convertirla en un sistema completo.

6.2 Trabajo futuro

Los puntos inmediatos que surgen tras la realización del proyecto son:

Integrar la inteligencia y el circuito de radiofrecuencia en una misma placa. El sistema actual está desarrollado partiendo de la premisa de reutilizar las placas. Una mejora inmediata sería la fabricación de nuevas placas en las que todo el sistema esclavo se integre en el mismo PCB.

Actualmente, existen desfasadores con interfaces de control serie (ej: MAPS-010146 de Macom). Estos dispositivos, permitirían abaratar el diseño uniendo todos los módulos en serie formando una cadena serie tipo Daisy-Chain (como la utilizada en el estándar JTAG) eliminando así la necesidad de usar microcontroladores en los módulos esclavos.

Software de control: El desarrollo de una aplicación con entorno gráfico que permite visualizar la antena y realizar mediciones de RF en tiempo real a través del analizador de redes. De esta manera se podría realizar un estudio detallado de las múltiples configuraciones con sus distintas zonas de apuntamiento.

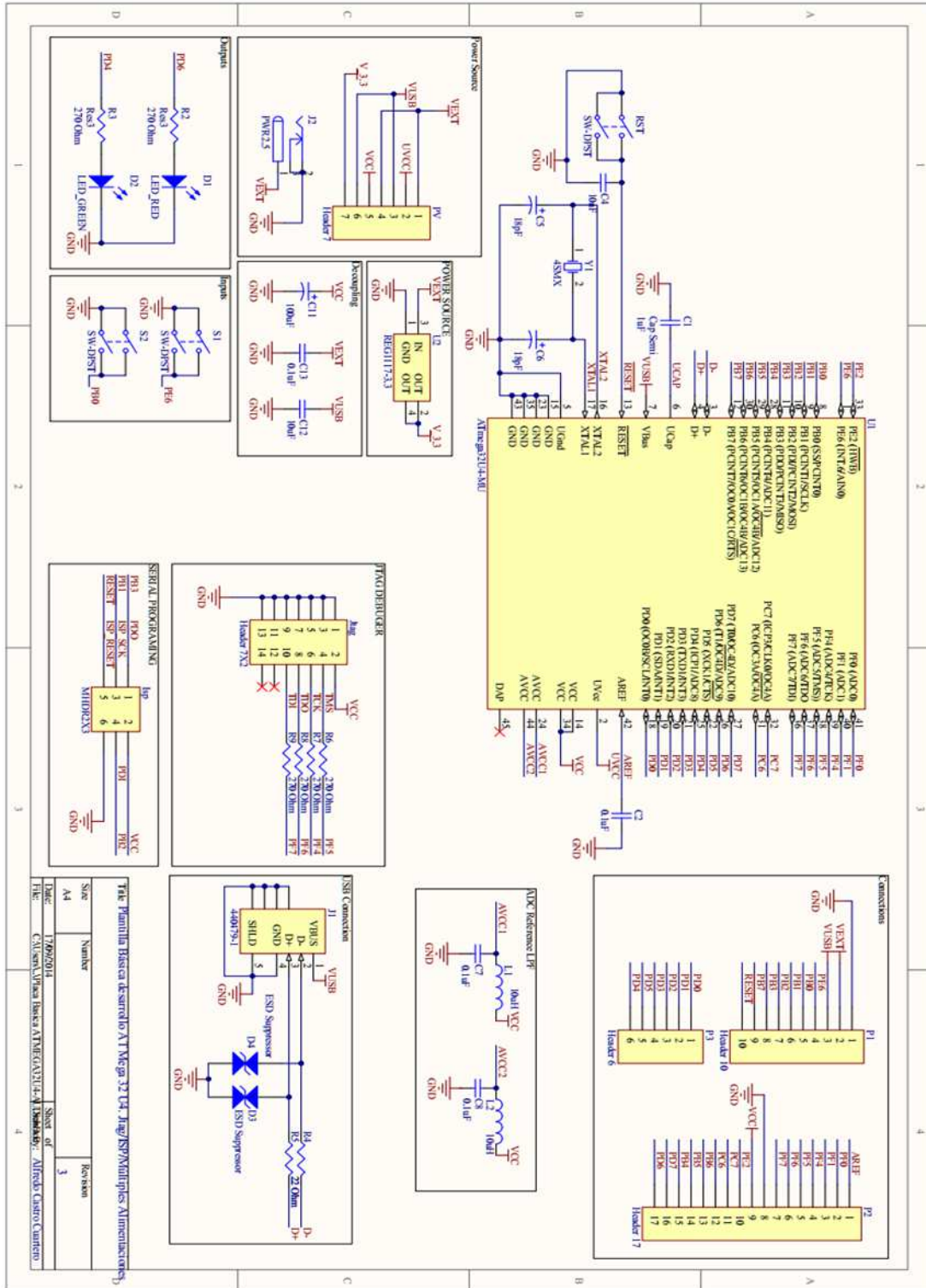
Referencias

- 1 Ericsson White Paper. Ericsson. [Internet]. 2011 Disponible en: <http://www.ericsson.com/res/docs/whitepapers/wp-50-billions.pdf>.
- 2 Wikipedia. WiMAX. [Internet]. 2014 [consultado 2013 septiembre]. Disponible en: <http://es.wikipedia.org/wiki/WiMAX>.
- 3 Colino RJL. Integración de una antena plana TX/RX de apuntamiento variable con desfasadores digitales y matrices de Butler para comunicaciones WiMAX a 3.5 GHz [Publicación]. PFC. Madrid: Universidad Autónoma de Madrid; 2011 marzo Escuela Politécnica Superior.
- 4 Masa-Campos JL, Luzón Mesas V, López-Colino RJ. Basic cell of a reconfigurable antenna with dual polarization for WIMAX applications. In: IEEE, editor. Antennas and Propagation (EuCAP), 2010 Proceedings of the Fourth European Conference on; 2010; Barcelona, España.
- 5 Luzón Mesas V. Array de antenas de parche con polarización duales lineal/circular y apuntamiento variable para aplicaciones WiMAX a 3.5GHz. PFC. Madrid: Universidad Autónoma de Madrid; 2011 Escuela Politécnica Superior.
- 6 Hansen RC. Phased array antennas. 2009. p. Sec 10.2.
- 7 Paret D. El bus I2C de la teoría a la práctica. Madrid 1995.
- 8 Williams RN. A painless guide to CRC error detection algorithms. Open Source; 1993.
- 9 Camera D. LUFA Framework. [Internet]. 2013 [consultado 2014 febrero]. Disponible en: <http://www.fourwalledcubicle.com/LUFA.php>.
- 10 Passault G. RobotsWar/Avr Github. [Internet]. 2013 [consultado 2014 febrero]. Disponible en: <https://github.com/RobotsWar/AVR>.
- 11 Systèmes D. 3D Content Central. [Internet]. 2014 [consultado 2014 febrero]. Disponible en: <http://www.3dcontentcentral.com>
- 12 GrabCAD. [Internet]. 2014 Disponible en: <http://www.grabcad.com/>.

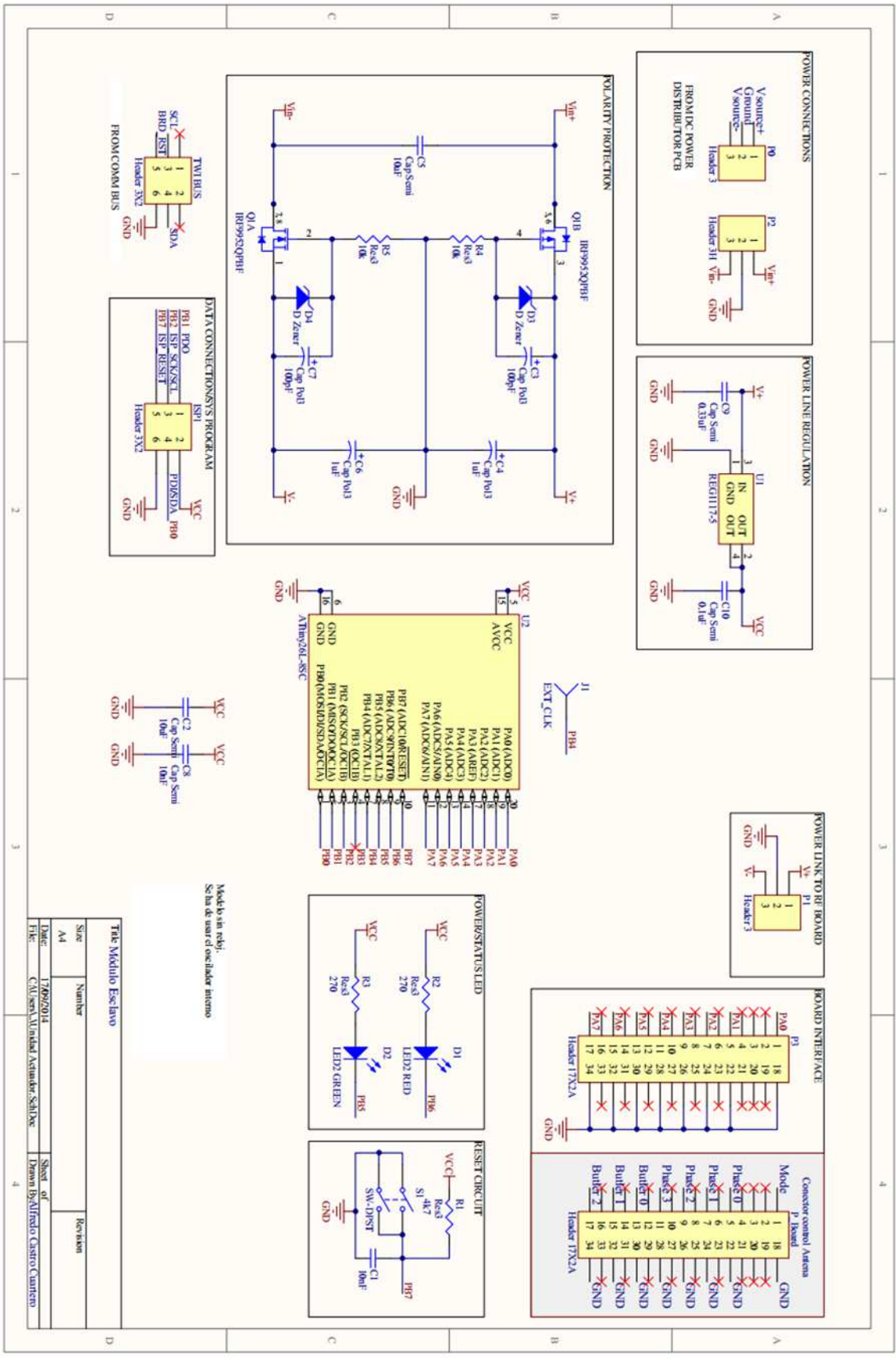
Anexos

A Esquemas eléctricos

Anexo I: Esquemático Placa de desarrollo ATMEGA32U4



Anexo II: Esquemático módulo esclavo



Anexo III: Esquemático distribuidor

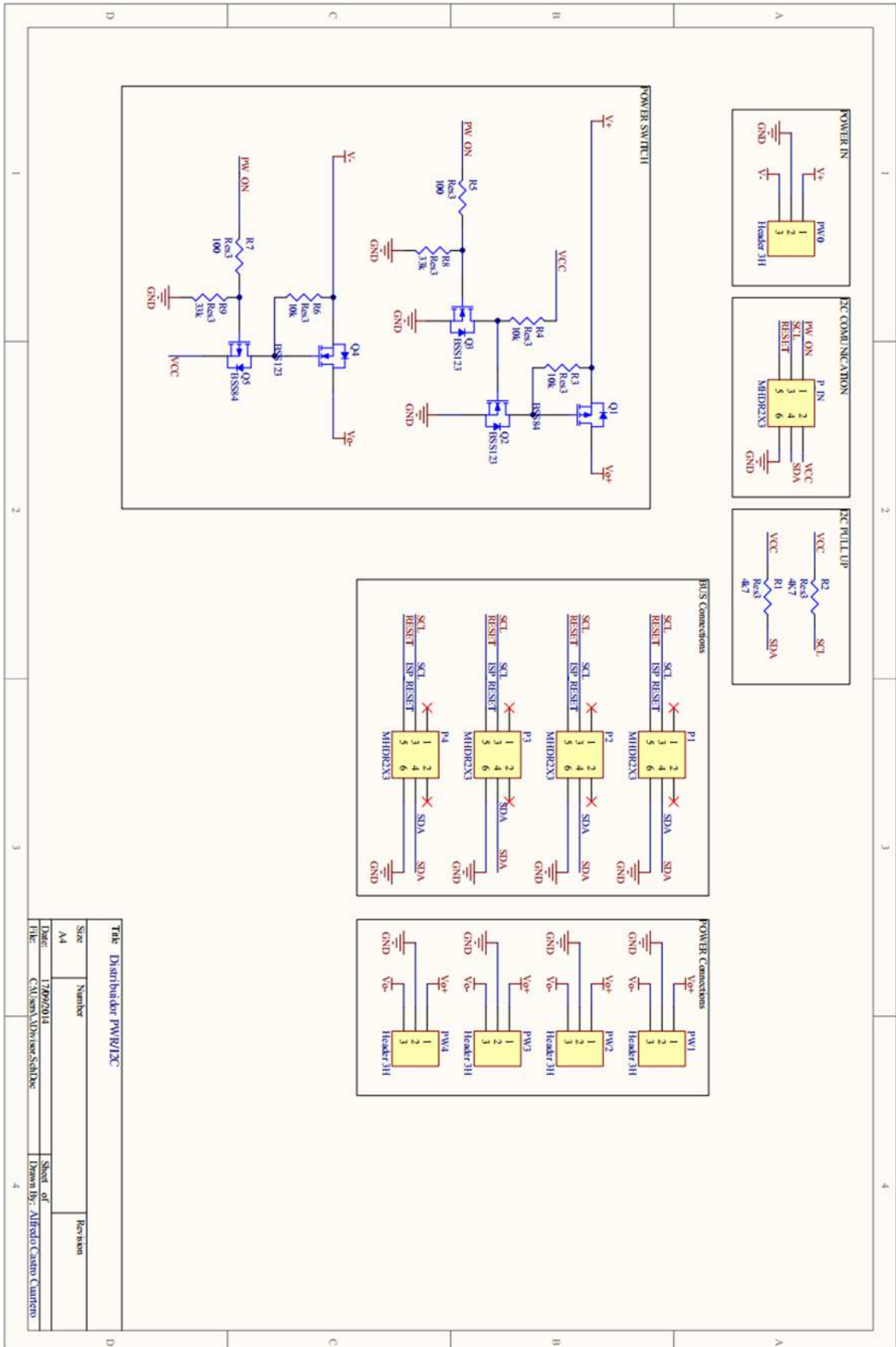
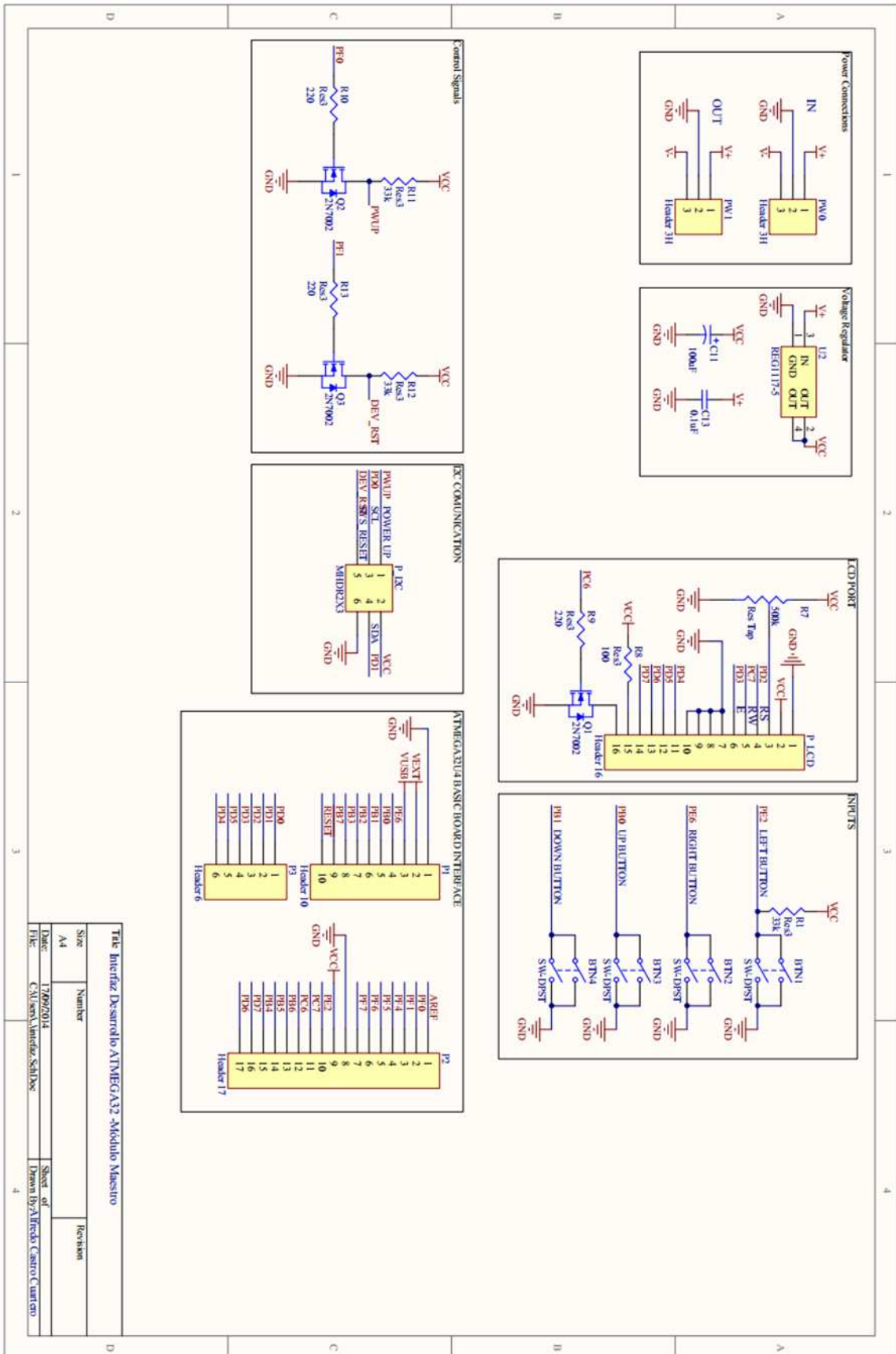


Table: Distribuidor PW/R/DC

Size	Number	Revision
A4	17/09/2014	
Date:	17/09/2014	Sheet of
File:	C:\Users\Administrator\Desktop	Drawn by: Alfredo Casimiro Carrero

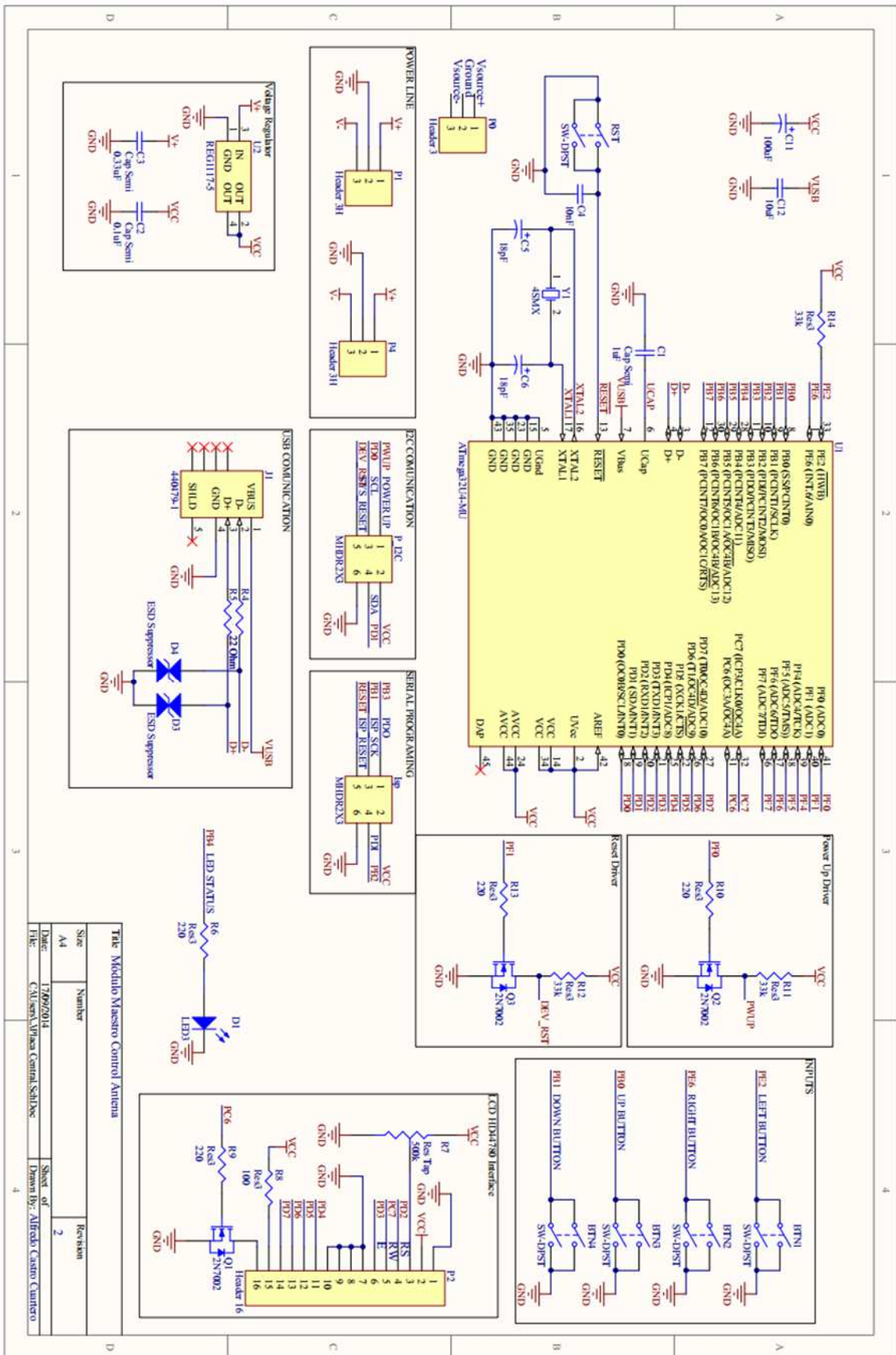
Anexo IV: Esquemático Interfaz



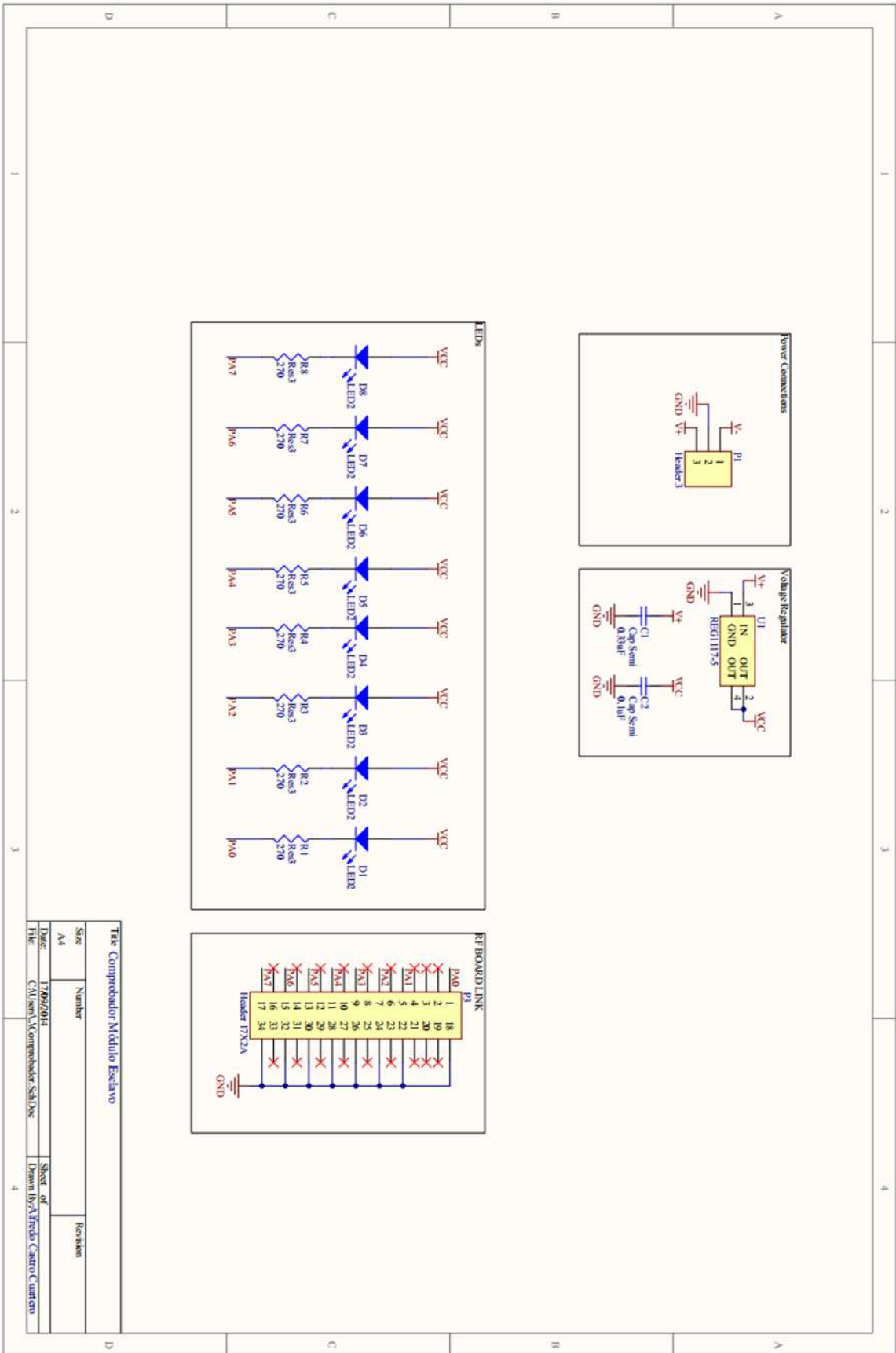
The Interfaz Desarrollo ATMEGA32U4 - Módulo Maestro

Size	Number	Revision
A4		
Date:	17/09/2014	Sheet of
File:	C:\Users\Andres_Schibae	Drawn By: Andres Castro C. Unit no

Anexo V: Esquemático placa central



Anexo VI: Esquemático comprobador



B Datasheets

Anexo VII: Desfasador digital MAPS

MAPS-008343-PKG003



**Phase Shifter, 4-Bit, S-Band
2.3—3.8 GHz**

**M/A-COM Products
Preliminary: Rev B**

Features

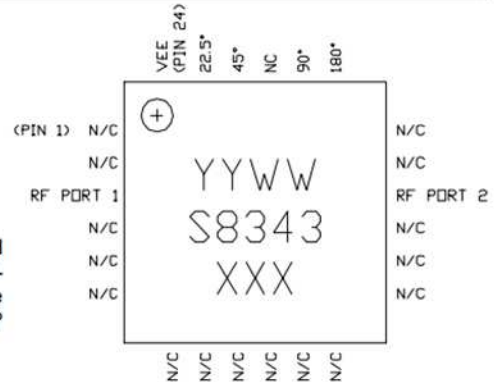
- ◆ 4-Bit, S-Band Phase Shifter
- ◆ 360° Coverage, LSB = 22.5°
- ◆ TTL Control Inputs
- ◆ MSAG™ Process
- ◆ RoHS Compliant

Description

The MAPS-008343-PKG003 is a 4-Bit phase shifter with parallel TTL input control and is available in a 24 lead, 4 mm PQFN plastic package. This product is fully matched to 50 ohms on both the input and output. This part has 360° of phase coverage in 22.5° increments.

Fabricated using M/A-COM's repeatable, high performance and highly reliable GaAs Multifunction Self-Aligned Gate Process, each device is 100% RF tested on wafer to ensure performance compliance. The MTTF is 1 million hours at a 170°C junction temperature.

The 4 mm PQFN package is RoHS compliant and compatible with industry standard lead-free solder reflow processes up to 260°C. This low cost package is ideal for high volume microwave applications



Primary Applications

- ◆ Satellite Communication
- ◆ Electronically Steered Antenna
- ◆ WiMax

Ordering Information

Description	Die	T/R (500)	T/R (1000)	Plastic Package Sample Board
Part Number	MAPS-008343-DIE000	MAPS-008343-TR0500	MAPS-008343-TR1000	MAPS-008343-SMB003

Electrical Characteristics: $T_B = 25^\circ\text{C}^1$, $Z_0 = 50 \Omega$, $V_{EE} = -5\text{V}$

Parameter	Symbol	Typical	Units
Bandwidth	f	2.3-3.8	GHz
Insertion Loss	IL	4.5	dB
Input VSWR (All States)	VSWR	1.5:1	
Output VSWR (All States)	VSWR	1.5:1	
Peak Phase Error (All States)	ϕ	-5/+8	°
Peak to Peak Gain Variation (All States)	ΔGn	< 2.5	dB
Digital Supply Current	I_{EE}	< 10	mA
Input Third Order Intercept (Ref State)	ITOI	26	dBm
Input 1-dB Compression Point	$P_{1\text{dB}}$	20	dBm
tRise, tFall (10/90% RF)	τ_R	8	ns
tOn, tOff (50% Control to 50% RF)		12	ns

1. $T_B = \text{MMIC Base Temperature.}$

M/A-COM Inc. and its affiliates reserve the right to make changes to the product(s) or information contained herein without notice. M/A-COM makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does M/A-COM assume any liability whatsoever arising out of the use or application of any product(s) or information.

• **North America** Tel: 800.366.2266 / Fax: 978.366.2266
 • **Europe** Tel: 44.1908.574.200 / Fax: 44.1908.574.300
 • **Asia/Pacific** Tel: 81.44.844.8296 / Fax: 81.44.844.8298
 Visit www.macom.com for additional data sheets and product information.

ADVANCED: Data Sheets contain information regarding a product M/A-COM is considering for development. Performance is based on target specifications, simulated results, and/or prototype measurements. Commitment to develop is not guaranteed.

PRELIMINARY: Data Sheets contain information regarding a product M/A-COM has under development. Performance is based on engineering tests. Specifications are typical. Mechanical outline has been fixed. Engineering samples and/or test data may be available. Commitment to produce in volume is not guaranteed.

RELEASED: In full production, samples readily available, standard lead times apply.

MAPS-008343-PKG003



**Phase Shifter, 4-Bit, S-Band
2.3—3.8 GHz**

**M/A-COM Products
Preliminary: Rev B**

Maximum Ratings²

Parameter	Symbol	Absolute Maximum	Units
Input Power	P_{IN}	30	dBm
Digital Supply Voltage	V_{EE}	−6	V
Junction Temperature	T_J	170	°C
Storage Temperature	T_{STG}	−55 to +150	°C

2. Operation beyond these limits may result in permanent damage to the part.

Recommended Operating Conditions³

Characteristic	Symbol	Min	Typ	Max	Unit
Digital Supply Voltage	V_{EE}	−5.2	−5	−4.8	V
Control Voltage					
Logic High / On		3	5	5	V
Logic Low / Off		0	0	0.4	V

3. Operation outside of these ranges may reduce product reliability.

Truth Table⁴

Designation	Description	Level	State
P4	180° Phase Bit	Logic High	Phase Shift = −180°
P3	90° Phase Bit	Logic High	Phase Shift = −90°
P2	45° Phase Bit	Logic High	Phase Shift = −45°
P1	22.5° Phase Bit	Logic High	Phase Shift = −22.5°

4. All Phase Bits at Logic Low = Reference State.

Operating Instructions

This device is static sensitive. Please handle with care. Reference Application Note AN3016*.

This device does not require voltage sequencing.



2

M/A-COM Inc. and its affiliates reserve the right to make changes to the product(s) or information contained herein without notice. M/A-COM makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does M/A-COM assume any liability whatsoever arising out of the use or application of any product(s) or information.

• **North America** Tel: 800.366.2266 / Fax: 978.366.2266
 • **Europe** Tel: 44.1908.574.200 / Fax: 44.1908.574.300
 • **Asia/Pacific** Tel: 81.44.844.8296 / Fax: 81.44.844.8298
 Visit www.macom.com for additional data sheets and product information.

ADVANCED: Data Sheets contain information regarding a product M/A-COM is considering for development. Performance is based on target specifications, simulated results, and/or prototype measurements. Commitment to develop is not guaranteed.

PRELIMINARY: Data Sheets contain information regarding a product M/A-COM has under development. Performance is based on engineering tests. Specifications are typical. Mechanical outline has been fixed. Engineering samples and/or test data may be available. Commitment to produce in volume is not guaranteed.

RELEASED: In full production, samples readily available, standard lead times apply.

SPDT RF Switch

50Ω 500-6000 MHz

Absorptive RF Switch with internal driver.
Single Supply Voltage, +3V to +5V

Product Features

- High Isolation, 65 dB typ. at 1 GHz
- Low insertion loss, 1.0 dB typ. at 1 GHz
- High IP3, 50 dBm typ. at 1 GHz
- Fast switching, Rise/fall time, 23 ns typ.
- Low current consumption, 12 μA typ.

Typical Applications

- Automated switching networks
- Cellular/ PCS
- ISM, WCDMA, WiMAX, LTE



VSWA2-63DR+

CASE STYLE: DG1235
PRICE: \$0.99 ea. QTY. (100)

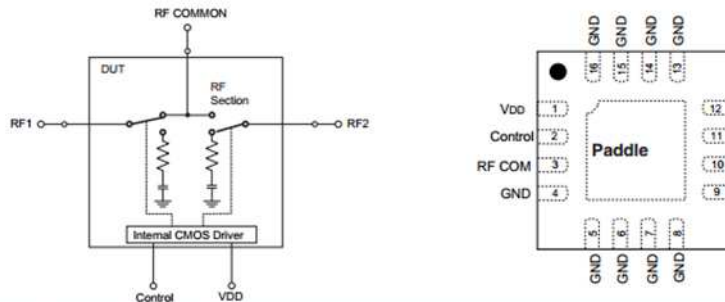
+ RoHS compliant in accordance with EU Directive (2002/95/EC)

The +Suffix has been added in order to identify RoHS Compliance. See our web site for RoHS Compliance methodologies and qualifications.

General Description

VSWA2-63DR+ is a high isolation absorptive SPDT switch with integral CMOS driver, operates with single positive supply voltage while consuming, 12μA typical. It has been designed for very wideband operation of 500-6000 MHz for 50Ω systems and yet is usable in 75Ω systems with degraded return loss. This switch is usable over an extended frequencies from 300 kHz to 500 MHz with reflective switch performance. It is packaged in a tiny 4mm x 4mm x 0.9mm package and is rated MSL1 and class 1A ESD.

Simplified Schematic and Pad Description



Function	Pad Number	Description
RF COM	3	RF Common/ SUM Port, requires DC block (see Fig. 2)
RF1	12	RF Out #1/In Port #1, requires DC block (see Fig. 2)
RF2	9	RF Out #1/In Port #2, requires DC block (see Fig. 2)
Control	2	CMOS Control IN
VDD	1	Supply Voltage
GND	4,5,6,7,8,10,11 13,14,15,16, paddle	RF Ground



P.O. Box 350166, Brooklyn, New York 11235-0003 (718) 934-4500 Fax (718) 332-4661 The Design Engineers Search Engine Provides ACTUAL Data Instantly at minicircuits.com

IF/RF MICROWAVE COMPONENTS

Notes: 1. Performance and quality attributes and conditions not expressly stated in this specification sheet are intended to be excluded and do not form a part of this specification sheet. 2. Electrical specifications and performance data contained herein are based on Mini-Circuits' applicable established test performance criteria and measurement instructions. 3. The parts covered by this specification sheet are subject to Mini-Circuits standard limited warranty and terms and conditions (collectively, "Standard Terms"). Purchasers of this part are entitled to the rights and benefits contained therein. For a full statement of the Standard Terms and the exclusive rights and remedies thereunder, please visit Mini-Circuits' website at www.minicircuits.com/MC/LSore/terms.jsp.

For detailed performance specs & shipping online see web site

REV. OR
M123087
VSWA2-63DR+
ED-12806A
091007
Page 1 of 5

RF Electrical Specifications⁽¹⁾, 500 - 6000 MHz, T_{AMB}=25°C, V_{DD}= +3V to +5V

Parameter	Condition (MHz)	Min.	Typ.	Max.	Units
Frequency Range		500		6000	MHz
Insertion Loss ⁽²⁾	0.3 to 500		1.0		dB
	500 to 2000		1.0	1.3	
	2000 to 3000		1.2	1.5	
	3000 to 4000		1.2	1.5	
	4000 to 6000		1.5	1.9	
Isolation between Common port and RF1/RF2 Ports	0.3 to 500		60		dB
	500 to 2000	56	70		
	2000 to 3000	50	60		
	3000 to 4000	45	54		
	4000 to 6000	38	44		
Isolation between RF1 and RF2 ports	0.3 to 500		60		dB
	500 to 1000	50	60		
	1000 to 2000	45	54		
	2000 to 3000	40	46		
	3000 to 4000	38	43		
4000 to 6000	34	40			
Return Loss (ON STATE)	0.3 to 500		20		dB
	500 to 2000		20		
	2000 to 3000		15		
	3000 to 4000		15		
Return Loss @ RF1/RF2 ports (OFF STATE)	500 to 2000		13		dB
	2000 to 3000		13		
	3000 to 4000		14		
	4000 to 6000		14		
Input IP3	V _{DD} =3V	500 to 2000	46		dBm
		2000 to 6000	40		
	V _{DD} =5V	500 to 2000	50		
		2000 to 6000	44		
Input Compression ⁽³⁾	1dB, V _{DD} =3V	500 to 2000	24		dBm
		2000 to 6000	22		
	0.2 dB, V _{DD} =5V	500 to 2000	30		
		2000 to 6000	27		

DC Electrical Specifications

Parameter	Min.	Typ.	Max.	Units
VDD, Supply Voltage	3		5	V
Supply Current (V _{DD} = 5V) ⁽⁴⁾		12		μA
Control Voltage Low	0		0.5	V
Control Voltage High ⁽⁵⁾	2.7		V _{DD}	V
Control Current		5		μA

Notes:

1. Tested on Mini-Circuit's test board TB-407+, using Agilent's N5230A network analyzer (see Characterization Test Circuit, Fig.1).
2. Insertion loss values are deembedded from test board loss.
3. Do not exceed RF input power as shown in Absolute Maximum Rating table.
4. Supply current increases with switching repetition rate. See graph.
5. CMOS interface. Latch up condition may occur when logic high signal is applied prior to power supply.

Switching Specifications

Parameter	Min.	Typ.	Max.	Units
Rise/Fall Time (10 to 90% or 90 to 10% RF)		23		nSec
Switching Time, 50% CTRL to 90/10% RF		35		nSec
Video Feedthrough, (control 0 to 3V, freq.=500 KHz, V _{DD} =5V)		25		mV _{r,p}



For detailed performance specs & shopping online see web site

P.O. Box 350166, Brooklyn, New York 11235-0003 (718) 934-4500 Fax (718) 332-4661 The Design Engineers Search Engine Provides ACTUAL Data Instantly at minicircuits.com
IFIRF MICROWAVE COMPONENTS

Notes: 1. Performance and quality attributes and conditions not expressly stated in this specification sheet are intended to be excluded and do not form a part of this specification sheet. 2. Electrical specifications and performance data contained herein are based on Mini-Circuit's applicable established test performance criteria and measurement instructions. 3. The parts covered by this specification sheet are subject to Mini-Circuits standard limited warranty and terms and conditions (collectively, "Standard Terms"). Purchasers of this part are entitled to the rights and benefits contained therein. For a full statement of the Standard Terms and the exclusive rights and remedies thereunder, please visit Mini-Circuits' website at www.minicircuits.com/MCLStore/terms.jsp.

Absolute Maximum Ratings⁽⁶⁾

Parameter	Ratings
Operating Temperature	-40°C to +85°C
Storage Temperature	-65°C to 150°C
V _{DD} , Supply Voltage	2.7 to 5.5V
Voltage Control	-0.2V Min, V _{DD} Max.
RF input power	1Watt
Dissipated Power at 25°C	350mW

6. Operation of this device above any of these conditions may cause permanent damage.

Truth Table (State of control voltage selects the desired switch state)

State of Control Voltage	RF Common to	
	RF1	RF2
Low	ON	OFF
High	OFF	ON

ON- low insertion loss state OFF- Isolation State

Characterization Test Circuit

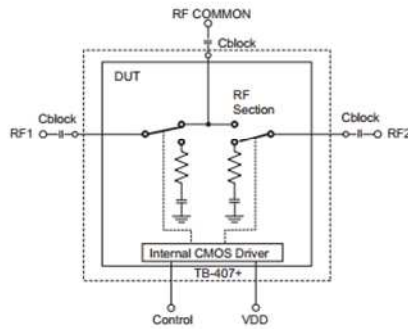


Figure 1: Block Diagram Of Test Circuit Used For Characterization. (DUT soldered on Mini-Circuit's TB-407+)

Test Equipment:

- For Insertion loss, Isolation, Return loss and DC current:** Agilent's N5230A Network Analyzer, E3631A power supply. Cblock: Internal to network Analyzer.
- For Switching Time and DC Current:** Agilent's 54832B oscilloscope, 81110A pulse generator and E3631 A power supply. Cblock: Mini-Circuits BLK-18-S+
- For Input IP3:** Mini-Circuits DC blocks: BLK-18-S+ on all ports, Agilent's E8257D signal generators, 437B power meter, N9020A Signal analyzer and E3631 A power supply.
- For Compression:** Mini-Circuits DC blocks: BLK-18-S+ on all ports. ZVE-8G and ZHL-42W amplifier as driver amplifier at RF Common. Agilent's N5230A Network Analyzer, E3631A power supply

Conditions:

- V_{DD} = +3 and +5V, Control = 0 and 3V.
- For Insertion loss, isolation and return loss:** Pin=0 dBm
- For Input IP3:** Pin=-5dBm/tone.
- For Switching time:** RF frequency: 500 MHz at 0 dBm, Control Frequency: 500 KHz and 0 and +3V.



ISO 9001 ISO 14001 AS 9100 CERTIFIED

P.O. Box 350166, Brooklyn, New York 11235-0003 (718) 934-4500 Fax (718) 332-4661 The Design Engineers Search Engine Provides ACTUAL Data Instantly at minicircuits.com

For detailed performance specs & shopping online see web site

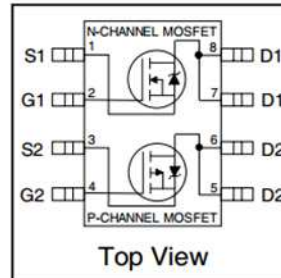
IFIRF MICROWAVE COMPONENTS

Notes: 1. Performance and quality attributes and conditions not expressly stated in this specification sheet are intended to be excluded and do not form a part of this specification sheet. 2. Electrical specifications and performance data contained herein are based on Mini-Circuit's applicable established test performance criteria and measurement instructions. 3. The parts covered by this specification sheet are subject to Mini-Circuits standard limited warranty and terms and conditions (collectively, "Standard Terms"). Purchasers of this part are entitled to the rights and benefits contained therein. For a full statement of the Standard Terms and the exclusive rights and remedies thereunder, please visit Mini-Circuits' website at www.minicircuits.com/WCLStore/terms.jsp.

IRF7509PbF

HEXFET® Power MOSFET

- Generation V Technology
- Ultra Low On-Resistance
- Dual N and P Channel MOSFET
- Very Small SOIC Package
- Low Profile (<1.1mm)
- Available in Tape & Reel
- Fast Switching
- Lead-Free

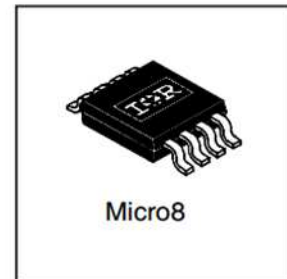


	N-Ch	P-Ch
V_{DS}	30V	-30V
$R_{DS(on)}$	0.11Ω	0.20Ω

Description

Fifth Generation HEXFETs from International Rectifier utilize advanced processing techniques to achieve extremely low on-resistance per silicon area. This benefit, combined with the fast switching speed and ruggedized device design that HEXFET Power MOSFETs are well known for, provides the designer with an extremely efficient and reliable device for use in a wide variety of applications.

The new Micro8 package, with half the footprint area of the standard SO-8, provides the smallest footprint available in an SOIC outline. This makes the Micro8 an ideal device for applications where printed circuit board space is at a premium. The low profile (<1.1mm) of the Micro8 will allow it to fit easily into extremely thin application environments such as portable electronics and PCMCIA cards.



Absolute Maximum Ratings

	Parameter	Max.		Units
		N-Channel	P-Channel	
V_{DS}	Drain-Source Voltage	30	-30	V
$I_D @ T_A = 25^\circ\text{C}$	Continuous Drain Current, V_{GS}	2.7	-2.0	A
$I_D @ T_A = 70^\circ\text{C}$	Continuous Drain Current, V_{GS}	2.1	-1.6	
I_{DM}	Pulsed Drain Current ^①	21	-16	
$P_D @ T_A = 25^\circ\text{C}$	Maximum Power Dissipation ^④	1.25		W
$P_D @ T_A = 70^\circ\text{C}$	Maximum Power Dissipation ^④	0.8		W
	Linear Derating Factor	10		mW/°C
V_{GS}	Gate-to-Source Voltage	± 20		V
V_{GSM}	Gate-to-Source Voltage Single Pulse $t_p < 10\mu\text{s}$	30		V
dv/dt	Peak Diode Recovery dv/dt ^②	5.0		V/ns
T_J, T_{STG}	Junction and Storage Temperature Range	-55 to + 150		°C
	Soldering Temperature, for 10 seconds	240 (1.6mm from case)		

Thermal Resistance

	Parameter	Max.	Units
$R_{\theta JA}$	Maximum Junction-to-Ambient ^④	100	°C/W

Electrical Characteristics @ T_J = 25°C (unless otherwise specified)

Parameter	Description		Min.	Typ.	Max.	Units	Conditions	
							N-Ch	P-Ch
V _{(BR)DSS}	Drain-to-Source Breakdown Voltage		30	—	—	V	V _{GS} = 0V, I _D = 250μA	
			-30	—	—		V _{GS} = 0V, I _D = -250μA	
ΔV _{(BR)DSS} /ΔT _J	Breakdown Voltage Temp. Coefficient		—	0.059	—	V/°C	Reference to 25°C, I _D = 1mA	
			—	-0.039	—		Reference to 25°C, I _D = -1mA	
R _{DS(ON)}	Static Drain-to-Source On-Resistance		—	0.09	0.110	Ω	V _{GS} = 10V, I _D = 1.7A ④	
			—	0.14	0.175		V _{GS} = 4.5V, I _D = 0.85A ④	
			—	0.17	0.20		V _{GS} = -10V, I _D = -1.2A ④	
			—	0.30	0.40		V _{GS} = -4.5V, I _D = -0.6A ④	
V _{GS(th)}	Gate Threshold Voltage		1.0	—	—	V	V _{DS} = V _{GS} , I _D = 250μA	
			-1.0	—	—		V _{DS} = V _{GS} , I _D = -250μA	
g _{fs}	Forward Transconductance		1.9	—	—	S	V _{DS} = 10V, I _D = 0.85A ④	
			0.92	—	—		V _{DS} = -10V, I _D = -0.6A ④	
I _{DSS}	Drain-to-Source Leakage Current		—	—	1.0	μA	V _{DS} = 24V, V _{GS} = 0V	
			—	—	-1.0		V _{DS} = -24V, V _{GS} = 0V	
			—	—	25		V _{DS} = 24V, V _{GS} = 0V, T _J = 125°C	
			—	—	-25		V _{DS} = -24V, V _{GS} = 0V, T _J = 125°C	
I _{GSS}	Gate-to-Source Forward Leakage		—	—	±100		V _{GS} = ± 20V	
Q _g	Total Gate Charge		—	7.8	12	nC	N-Channel	
			—	7.5	11		I _D = 1.7A, V _{DS} = 24V, V _{GS} = 10V	
Q _{gs}	Gate-to-Source Charge		—	1.2	1.8			④
			—	1.3	1.9			
Q _{gd}	Gate-to-Drain ("Miller") Charge		—	2.5	3.8	P-Channel	I _D = -1.2A, V _{DS} = -24V, V _{GS} = -10V	
			—	2.5	3.7			
t _{d(on)}	Turn-On Delay Time		—	4.7	—	ns	N-Channel	
			—	9.7	—		V _{DD} = 15V, I _D = 1.7A, R _G = 6.1Ω,	
t _r	Rise Time		—	10	—		R _D = 8.7Ω	
			—	12	—			④
t _{d(off)}	Turn-Off Delay Time		—	12	—	P-Channel	V _{DD} = -15V, I _D = -1.2A, R _G = 6.2Ω,	
			—	19	—			R _D = 12Ω
t _f	Fall Time		—	5.3	—	N-Ch		
			—	9.3	—			
C _{iss}	Input Capacitance		—	210	—	pF	N-Channel	
			—	180	—		V _{GS} = 0V, V _{DS} = 25V, f = 1.0MHz	
C _{oss}	Output Capacitance		—	80	—			③
			—	87	—		P-Channel	
			—	32	—	N-Ch	V _{GS} = 0V, V _{DS} = -25V, f = 1.0MHz	
C _{rss}	Reverse Transfer Capacitance		—	42	—			

Source-Drain Ratings and Characteristics

Parameter	Description		Min.	Typ.	Max.	Units	Conditions	
							N-Ch	P-Ch
I _S	Continuous Source Current (Body Diode)		—	—	1.25	A		
			—	—	-1.25			
I _{SM}	Pulsed Source Current (Body Diode) ①		—	—	21			
			—	—	-16			
V _{SD}	Diode Forward Voltage		—	—	1.2	V	T _J = 25°C, I _S = 1.7A, V _{GS} = 0V ③	
			—	—	-1.2		T _J = 25°C, I _S = -1.8A, V _{GS} = 0V ③	
t _{rr}	Reverse Recovery Time		—	40	60	ns	N-Channel	
			—	30	45			T _J = 25°C, I _F = 1.7A, di/dt = 100A/μs
Q _{rr}	Reverse Recovery Charge		—	48	72	nC	P-Channel	
			—	37	55			T _J = 25°C, I _F = -1.2A, di/dt = -100A/μs

Notes:

- ① Repetitive rating; pulse width limited by max. junction temperature. (See fig. 21)
- ② N-Channel I_{SD} ≤ 1.7A, di/dt ≤ 120A/μs, V_{DD} ≤ V_{(BR)DSS}, T_J ≤ 150°C
P-Channel I_{SD} ≤ -1.2A, di/dt ≤ 160A/μs, V_{DD} ≤ V_{(BR)DSS}, T_J ≤ 150°C
- ③ Pulse width ≤ 300μs; duty cycle ≤ 2%.
- ④ Surface mounted on FR-4 board, t ≤ 10sec.

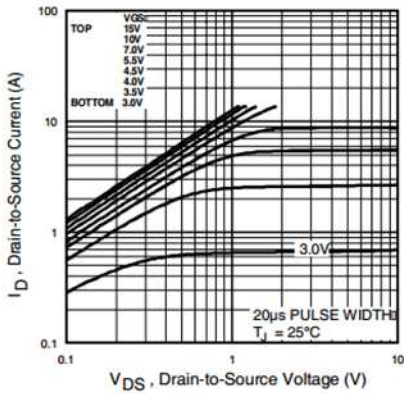


Fig 1. Typical Output Characteristics

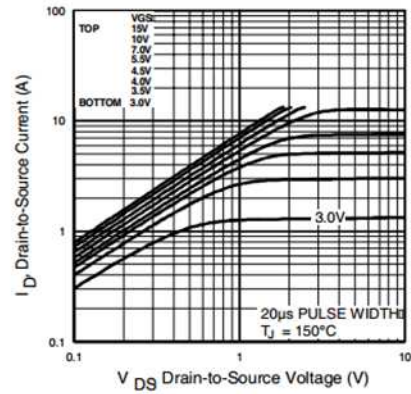


Fig 2. Typical Output Characteristics

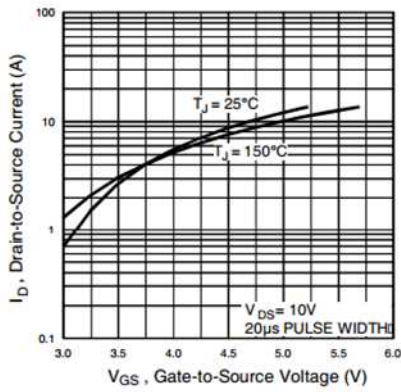


Fig 3. Typical Transfer Characteristics

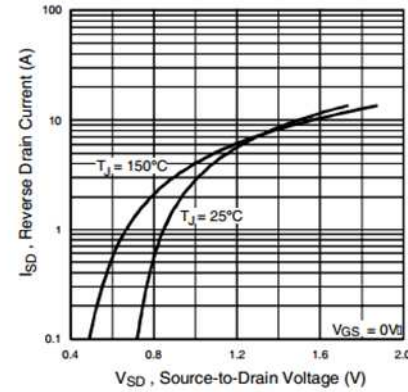


Fig 4. Typical Source-Drain Diode Forward Voltage

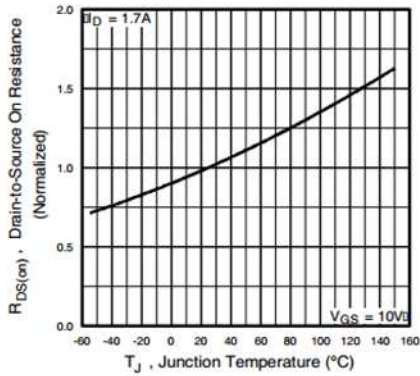


Fig 5. Normalized On-Resistance Vs. Temperature

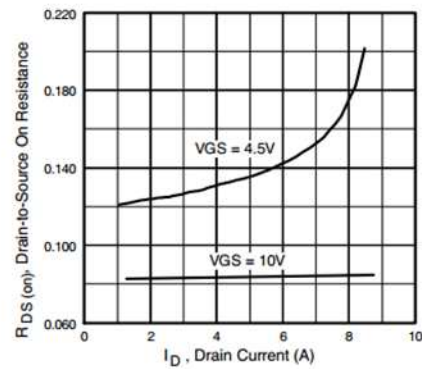


Fig 6. Typical On-Resistance Vs. Drain Current

IRF7509PbF

N - Channel

International
IR Rectifier

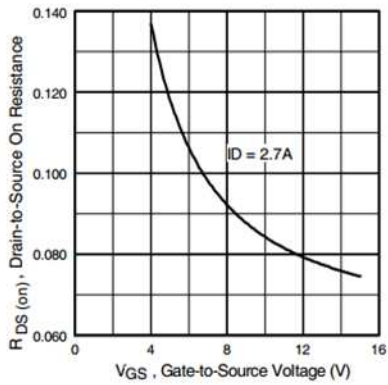


Fig 7. Typical On-Resistance Vs. Gate Voltage

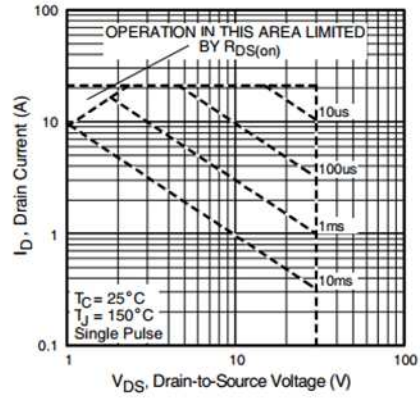


Fig 8. Maximum Safe Operating Area

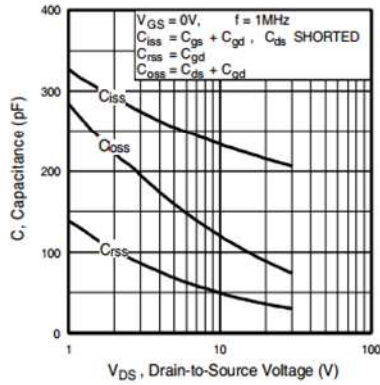


Fig 9. Typical Capacitance Vs. Drain-to-Source Voltage

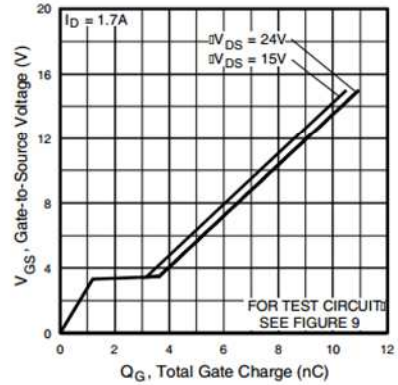


Fig 10. Typical Gate Charge Vs. Gate-to-Source Voltage

P - Channel

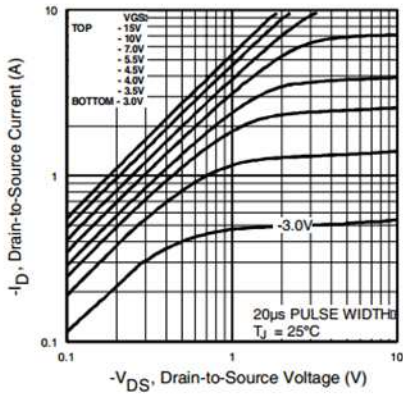


Fig 11. Typical Output Characteristics

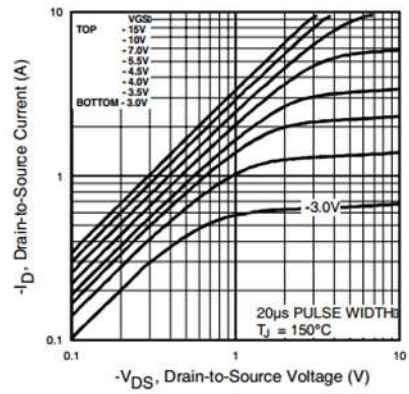


Fig 12. Typical Output Characteristics

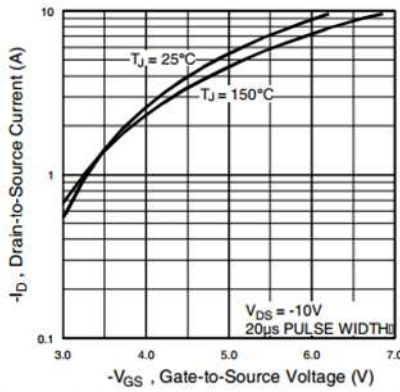


Fig 13. Typical Transfer Characteristics

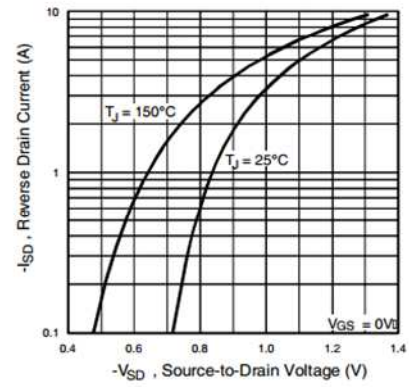


Fig 14. Typical Source-Drain Diode Forward Voltage

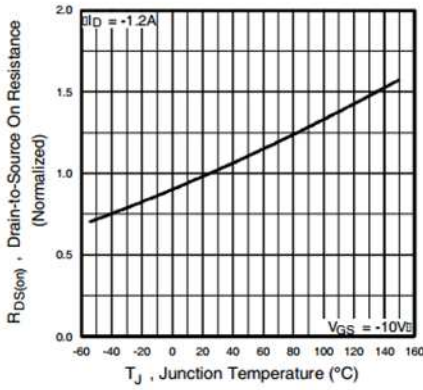


Fig 15. Normalized On-Resistance Vs. Temperature

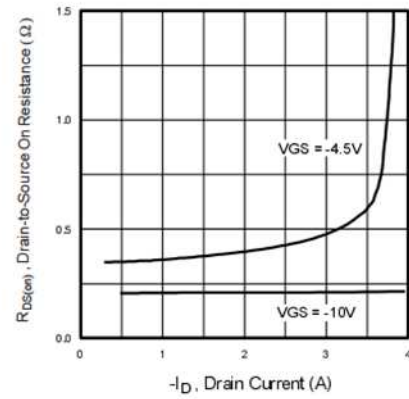


Fig 16. Typical On-Resistance Vs. Drain Current

IRF7509PbF

P - Channel

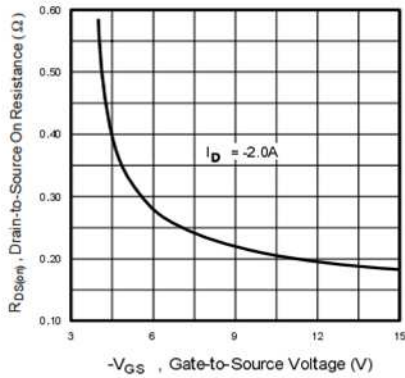


Fig 17. Typical On-Resistance Vs. Gate Voltage

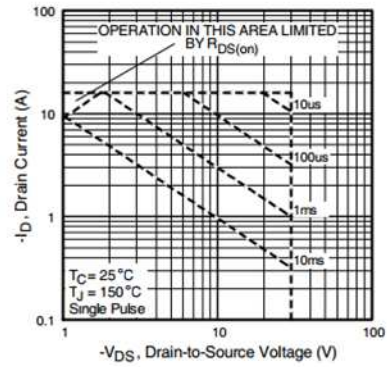


Fig 18. Maximum Safe Operating Area

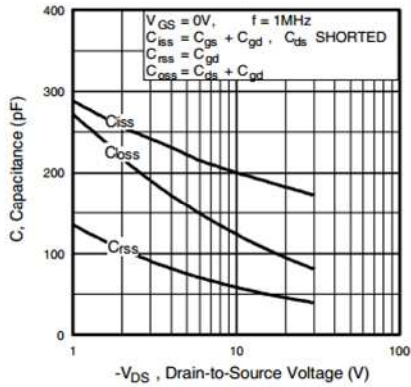


Fig 19. Typical Capacitance Vs. Drain-to-Source Voltage

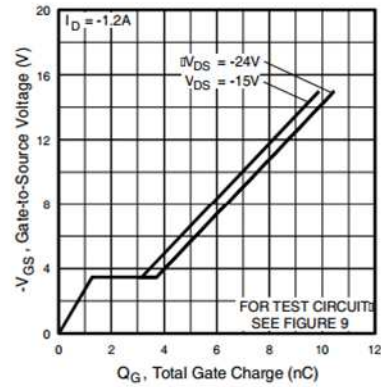


Fig 20. Typical Gate Charge Vs. Gate-to-Source Voltage

N-P - Channel

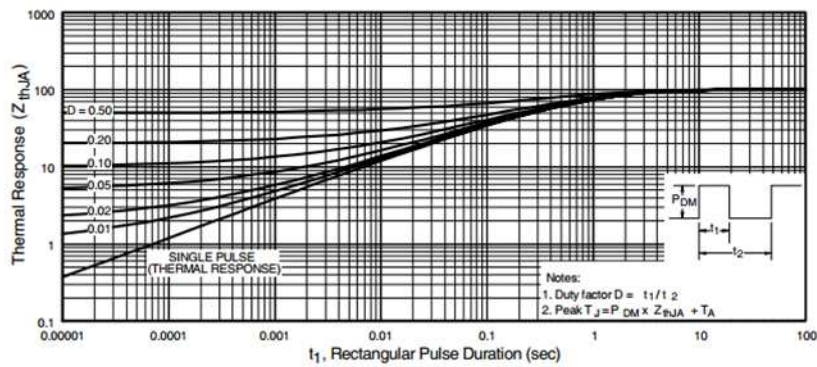


Fig 21. Maximum Effective Transient Thermal Impedance, Junction-to-Ambient



March 2014

MMSZ5226B - MMSZ5257B Zeners

Tolerance = 5%



SOD-123

Absolute Maximum Ratings

Stresses exceeding the absolute maximum ratings may damage the device. The device may not function or be operable above the recommended operating conditions and stressing the parts to these levels is not recommended. In addition, extended exposure to stresses above the recommended operating conditions may affect device reliability. The absolute maximum ratings are stress ratings only. Values are at $T_A = 25^\circ\text{C}$ unless otherwise noted.

Symbol	Parameter	Value	Units
P_D	Power Dissipation at $T_A = 25^\circ\text{C}$	500	mW
$R_{\theta JA}$	Thermal Resistance, Junction to Ambient ⁽¹⁾	340	$^\circ\text{C}/\text{W}$
T_{STG}	Storage Temperature Range	-55 to +150	$^\circ\text{C}$
T_J	Operating Junction Temperature	+150	$^\circ\text{C}$

Note:

1. FR-4 or FR-5 = 3.5 inch \times 1.5 inch using minimum recommended land pads.

Electrical CharacteristicsValues are at $T_A = 25^\circ\text{C}$ unless otherwise noted.

Device	Mark	V_Z (V)			$Z_Z(\Omega)$ @ $I_{ZK}(\text{mA})$		$Z_{ZK}(\Omega)$ @ $I_{ZK}(\text{mA})$		$I_R(\mu\text{A})$ @ V_R (V)	
		Min.	Typ.	Max.						
MMSZ5226B	D1	3.135	3.3	3.465	28	20	1,600	0.25	25	1.0
MMSZ5227B	D2	3.42	3.6	3.78	24	20	1,700	0.25	15	1.0
MMSZ5228B	D3	3.705	3.9	4.095	23	20	1,900	0.25	10	1.0
MMSZ5229B	D4	4.085	4.3	4.515	22	20	2,000	0.25	5.0	1.0
MMSZ5230B	D5	4.465	4.7	4.935	19	20	1,900	0.25	5.0	2.0
MMSZ5231B	E1	4.845	5.1	5.355	17	20	1,600	0.25	5.0	2.0
MMSZ5232B	E2	5.32	5.6	5.88	11	20	1,600	0.25	5.0	3.0
MMSZ5233B	E3	5.7	6	6.3	7.0	20	1,600	0.25	5.0	3.5
MMSZ5234B	E4	5.89	6.2	6.51	7.0	20	1,000	0.25	5.0	4.0
MMSZ5235B	E5	6.46	6.8	7.14	5.0	20	750	0.25	3.0	5.0
MMSZ5236B	F1	7.125	7.5	7.875	6.0	20	500	0.25	3.0	6.0
MMSZ5237B	F2	7.79	8.2	8.61	8.0	20	500	0.25	3.0	6.5
MMSZ5238B	F3	8.265	8.7	9.135	8.0	20	600	0.25	3.0	6.5
MMSZ5239B	F4	8.645	9.1	9.555	10	20	600	0.25	3.0	7.0
MMSZ5240B	F5	9.5	10	10.5	17	20	600	0.25	3.0	8.0
MMSZ5241B	H1	10.45	11	11.55	22	20	600	0.25	2.0	8.4
MMSZ5242B	H2	11.4	12	12.6	30	20	600	0.25	1.0	9.1
MMSZ5243B	H3	12.35	13	13.65	13	9.5	600	0.25	0.5	9.9
MMSZ5244B	H4	13.3	14	14.7	15	9.0	600	0.25	0.1	10
MMSZ5245B	H5	14.25	15	15.75	16	8.5	600	0.25	0.1	11
MMSZ5246B	J1	15.2	16	16.8	17	7.8	600	0.25	0.1	12
MMSZ5247B	J2	16.15	17	17.85	19	7.4	600	0.25	0.1	13
MMSZ5248B	J3	17.1	18	18.9	21	7.0	600	0.25	0.1	14
MMSZ5249B	J4	18.05	19	19.95	23	6.6	600	0.25	0.1	14
MMSZ5250B	J5	19	20	21	25	6.2	600	0.25	0.1	15
MMSZ5251B	K1	20.92	22	23.1	29	5.6	600	0.25	0.1	17
MMSZ5252B	K2	22.8	24	25.2	33	5.2	600	0.25	0.1	18
MMSZ5253B	K3	23.75	25	26.25	35	5.0	600	0.25	0.1	19
MMSZ5254B	K4	25.65	27	28.35	41	4.6	600	0.25	0.1	21
MMSZ5255B	K5	26.6	28	29.4	44	4.5	600	0.25	0.1	21
MMSZ5256B	M1	28.5	30	31.5	49	4.2	600	0.25	0.1	23
MMSZ5257B	M2	31.35	33	34.65	58	3.8	700	0.25	0.1	25

 V_F Forward Voltage = 0.9 V Maximum at $I_F = 10$ mA for all MMSZ5200 series

Typical Performance Characteristics

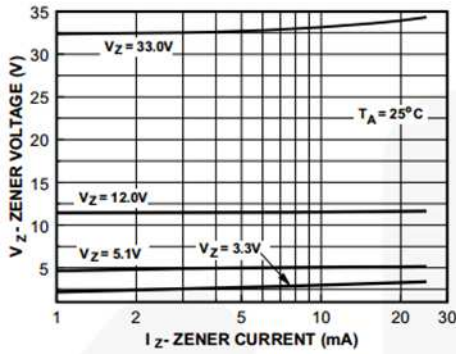


Figure 1. Zener Current vs. Zener Voltage

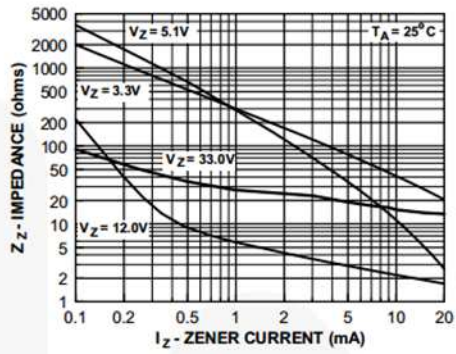


Figure 2. Zener Current vs. Zener Impedance

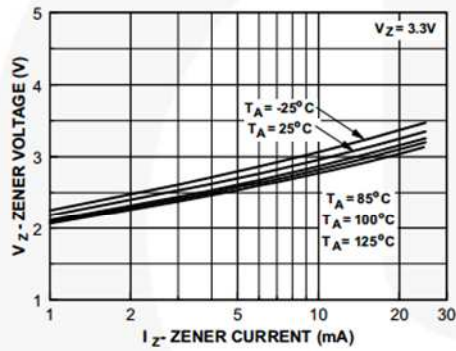


Figure 3. 3.3 Zener Voltage vs. Temperature

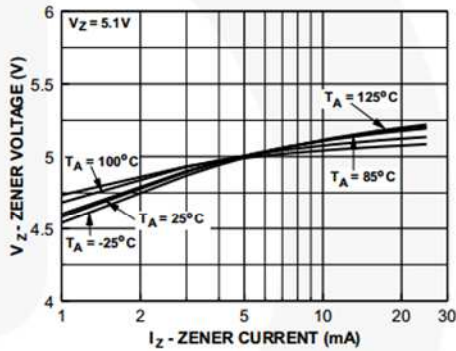


Figure 4. 5.1 Zener Voltage vs. Temperature

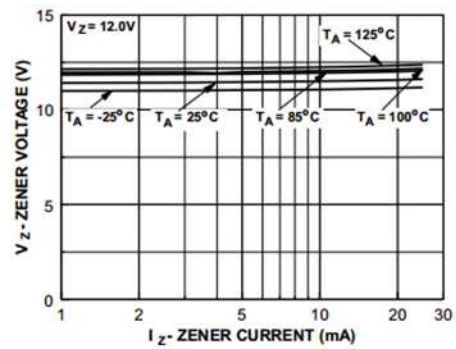


Figure 5. 12 Zener Voltage vs. Zener Temperature

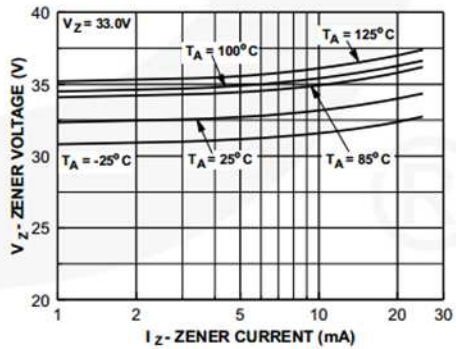


Figure 6. 33 Zener Voltage vs. Zener Temperature

Features

- High Performance, Low Power AVR[®] 8-Bit Microcontroller
- Advanced RISC Architecture
 - 135 Powerful Instructions – Most Single Clock Cycle Execution
 - 32 x 8 General Purpose Working Registers
 - Fully Static Operation
 - Up to 16 MIPS Throughput at 16 MHz
 - On-Chip 2-cycle Multiplier
- Non-volatile Program and Data Memories
 - 16/32K Bytes of In-System Self-Programmable Flash (ATmega16U4/ATmega32U4)
 - 1.25/2.5K Bytes Internal SRAM (ATmega16U4/ATmega32U4)
 - 512Bytes/1K Bytes Internal EEPROM (ATmega16U4/ATmega32U4)
 - Write/Erase Cycles: 10,000 Flash/100,000 EEPROM
 - Data retention: 20 years at 85°C/ 100 years at 25°C⁽¹⁾
 - Optional Boot Code Section with Independent Lock Bits
 - In-System Programming by On-chip Boot Program
 - True Read-While-Write Operation
 - All supplied parts are preprogrammed with a default USB bootloader
 - Programming Lock for Software Security
- JTAG (IEEE std. 1149.1 compliant) Interface
 - Boundary-scan Capabilities According to the JTAG Standard
 - Extensive On-chip Debug Support
 - Programming of Flash, EEPROM, Fuses, and Lock Bits through the JTAG Interface
- USB 2.0 Full-speed/Low Speed Device Module with Interrupt on Transfer Completion
 - Complies fully with Universal Serial Bus Specification Rev 2.0
 - Supports data transfer rates up to 12 Mbit/s and 1.5 Mbit/s
 - Endpoint 0 for Control Transfers: up to 64-bytes
 - 6 Programmable Endpoints with IN or Out Directions and with Bulk, Interrupt or Isochronous Transfers
 - Configurable Endpoints size up to 256 bytes in double bank mode
 - Fully independent 832 bytes USB DPRAM for endpoint memory allocation
 - Suspend/Resume Interrupts
 - CPU Reset possible on USB Bus Reset detection
 - 48 MHz from PLL for Full-speed Bus Operation
 - USB Bus Connection/Disconnection on Microcontroller Request
 - Crystal-less operation for Low Speed mode
- Peripheral Features
 - On-chip PLL for USB and High Speed Timer: 32 up to 96 MHz operation
 - One 8-bit Timer/Counter with Separate Prescaler and Compare Mode
 - Two 16-bit Timer/Counter with Separate Prescaler, Compare- and Capture Mode
 - One 10-bit High-Speed Timer/Counter with PLL (64 MHz) and Compare Mode
 - Four 8-bit PWM Channels
 - Four PWM Channels with Programmable Resolution from 2 to 16 Bits
 - Six PWM Channels for High Speed Operation, with Programmable Resolution from 2 to 11 Bits
 - Output Compare Modulator
 - 12-channels, 10-bit ADC (features Differential Channels with Programmable Gain)
 - Programmable Serial USART with Hardware Flow Control
 - Master/Slave SPI Serial Interface



8-bit AVR[®]
Microcontroller
with
16/32K Bytes of
ISP Flash
and USB
Controller

ATmega16U4
ATmega32U4

Preliminary
Summary

7766FS-AVR-11/10

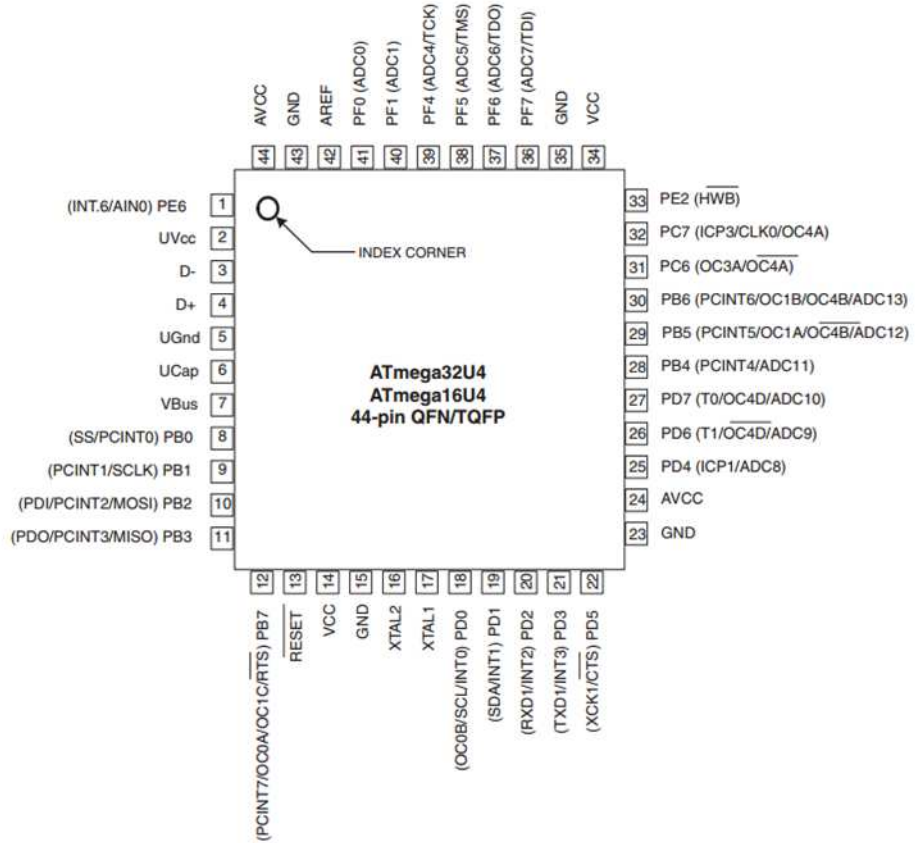


- Byte Oriented 2-wire Serial Interface
- Programmable Watchdog Timer with Separate On-chip Oscillator
- On-chip Analog Comparator
- Interrupt and Wake-up on Pin Change
- On-chip Temperature Sensor
- Special Microcontroller Features
 - Power-on Reset and Programmable Brown-out Detection
 - Internal 8 MHz Calibrated Oscillator
 - Internal clock prescaler & On-the-fly Clock Switching (Int RC / Ext Osc)
 - External and Internal Interrupt Sources
 - Six Sleep Modes: Idle, ADC Noise Reduction, Power-save, Power-down, Standby, and Extended Standby
- I/O and Packages
 - All I/O combine CMOS outputs and LVTTTL inputs
 - 26 Programmable I/O Lines
 - 44-lead TQFP Package, 10x10mm
 - 44-lead QFN Package, 7x7mm
- Operating Voltages
 - 2.7 - 5.5V
- Operating temperature
 - Industrial (-40°C to +85°C)
- Maximum Frequency
 - 8 MHz at 2.7V - Industrial range
 - 16 MHz at 4.5V - Industrial range

Note: 1. See "Data Retention" on page 8 for details.

1. Pin Configurations

Figure 1-1. Pinout ATmega16U4/ATmega32U4



2. Overview

The ATmega16U4/ATmega32U4 is a low-power CMOS 8-bit microcontroller based on the AVR enhanced RISC architecture. By executing powerful instructions in a single clock cycle, the ATmega16U4/ATmega32U4 achieves throughputs approaching 1 MIPS per MHz allowing the system designer to optimize power consumption versus processing speed.



Features

- High Performance, Low Power AVR[®] 8-Bit Microcontroller
- Advanced RISC Architecture
 - 123 Powerful Instructions – Most Single Clock Cycle Execution
 - 32 x 8 General Purpose Working Registers
 - Fully Static Operation
 - Up to 20 MIPS Throughput at 20 MHz
- High Endurance Non-volatile Memory Segments
 - 2/4/8K Bytes of In-System Self-Programmable Flash Program Memory
 - Endurance: 10,000 Write/Erase Cycles
 - 128/256/512 Bytes of In-System Programmable EEPROM
 - Endurance: 100,000 Write/Erase Cycles
 - 128/256/512 Bytes of Internal SRAM
 - Data retention: 20 Years at 85°C / 100 Years at 25°C
 - In-System Programmable via SPI Port
 - Programming Lock for Software Security
- Peripheral Features
 - One 8/16-bit Timer/Counter with Prescaler
 - One 8/10-bit High Speed Timer/Counter with Prescaler
 - 3 High Frequency PWM Outputs with Separate Output Compare Registers
 - Programmable Dead Time Generator
 - 10-bit ADC
 - 11 Single-Ended Channels
 - 16 Differential ADC Channel Pairs
 - 15 Differential ADC Channel Pairs with Programmable Gain (1x, 8x, 20x, 32x)
 - On-Chip Analog Comparator
 - Programmable Watchdog Timer with Separate On-Chip Oscillator
 - Universal Serial Interface with Start Condition Detector
 - Interrupt and Wake-up on Pin Change
- Special Microcontroller Features
 - debugWIRE On-Chip Debug System
 - Power-on Reset and Programmable Brown-out Detection
 - Internal Calibrated Oscillator
 - External and Internal Interrupt Sources
 - Four Sleep Modes: Low Power Idle, ADC Noise Reduction, Standby and Power-Down
 - On-Chip Temperature Sensor
- I/O and Packages
 - 16 Programmable I/O Lines
 - 20-pin PDIP, 20-pin SOIC, 20-pin TSSOP and 32-pad MLF
- Operating Voltage
 - 1.8 – 5.5V
- Speed Grades
 - 0 – 4 MHz @ 1.8 – 5.5V
 - 0 – 10 MHz @ 2.7 – 5.5V
 - 0 – 20 MHz @ 4.5 – 5.5V
- Power Consumption at 1 MHz, 1.8V, 25°C
 - Active: 200 µA
 - Power-Down Mode: 0.1 µA



**8-bit AVR[®]
Microcontroller
with 2/4/8K
Bytes In-System
Programmable
Flash**

**ATtiny261A
ATtiny461A
ATtiny861A**

Summary

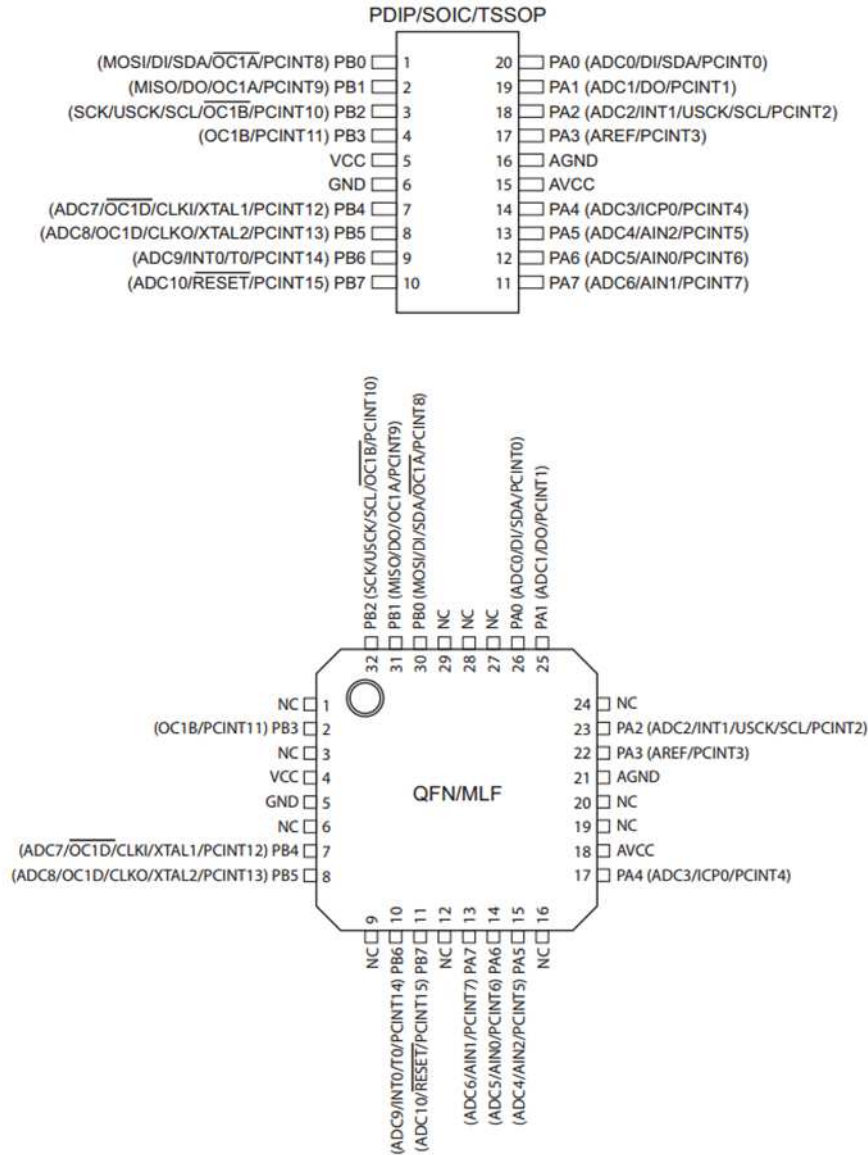
8197CS-AVR-05/11





1. Pin Configurations

Figure 1-1. Pinout ATtiny261A/461A/861A



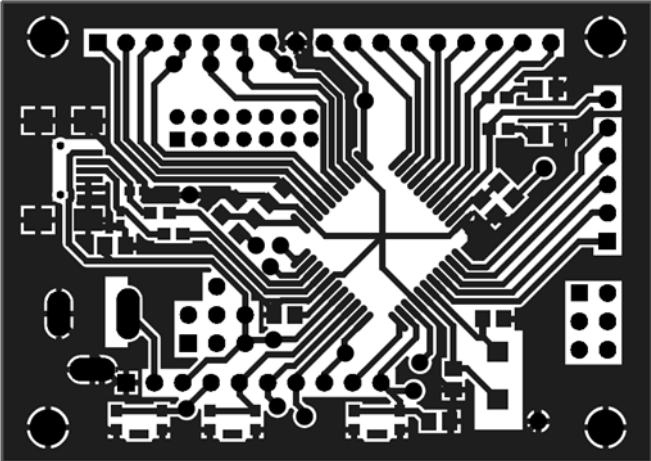
Note: To ensure mechanical stability the center pad underneath the QFN/MLF package should be soldered to ground on the board.

2 ATtiny261A/461A/861A

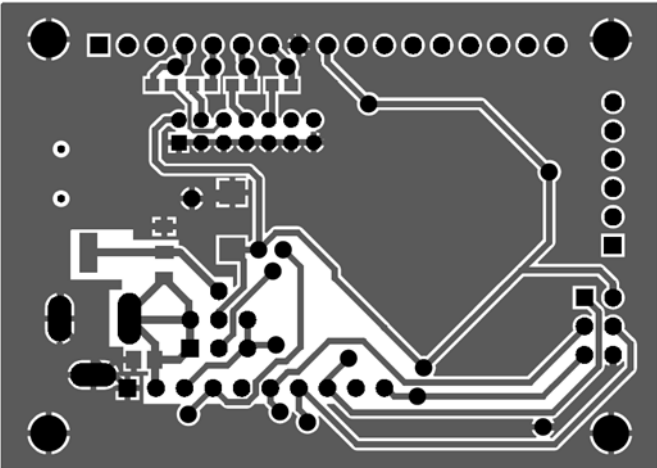
C Gerbers y Vistas

Anexo XIII: Gerber Placa de desarrollo ATMEGA32U4

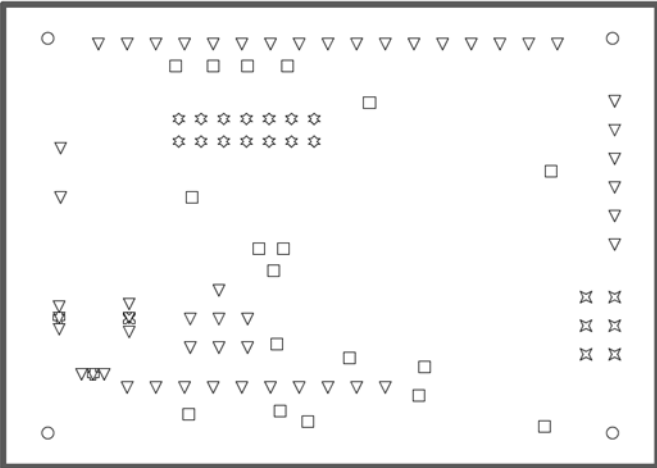
Top Layer:



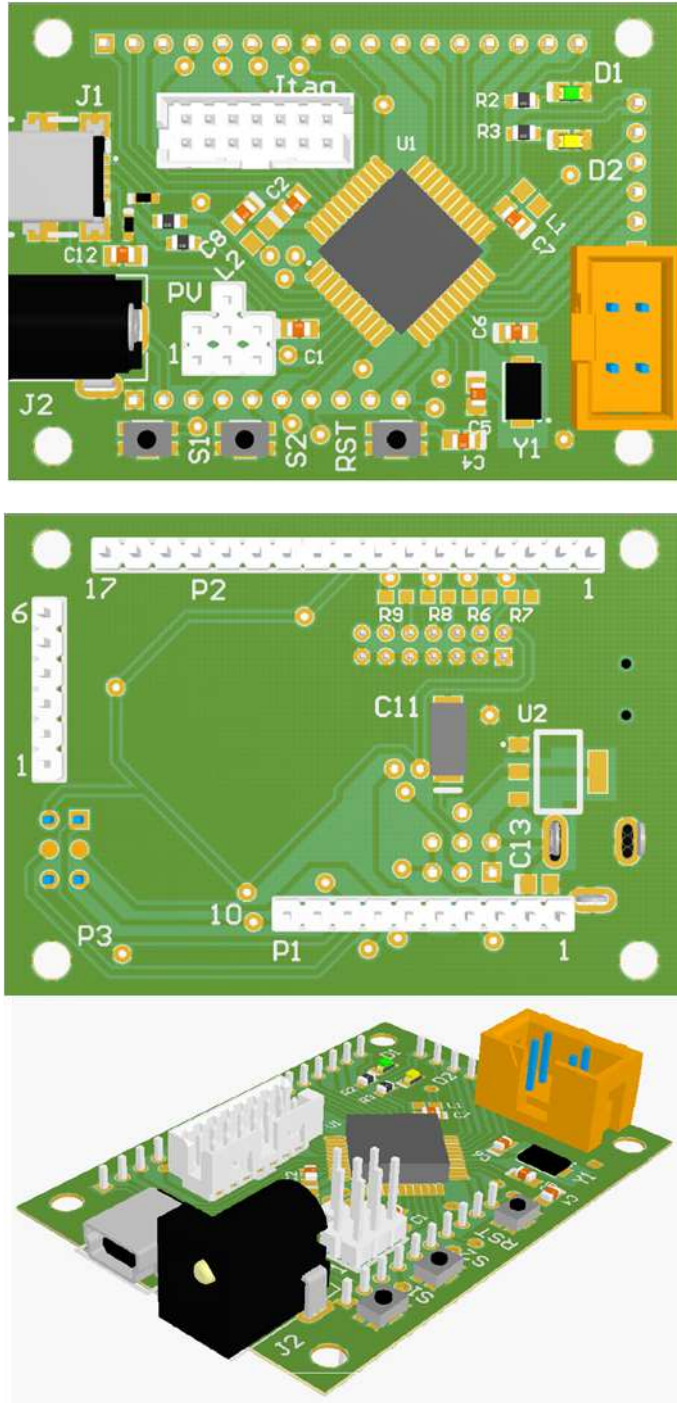
Bottom Layer:



Drill Guide:

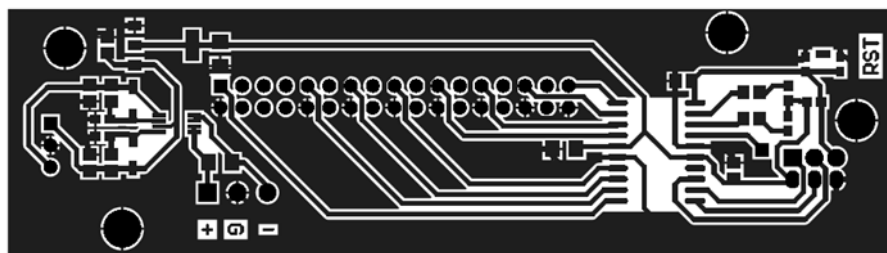


Vistas:



Anexo XIV: Gerber módulo esclavo

Top Layer:

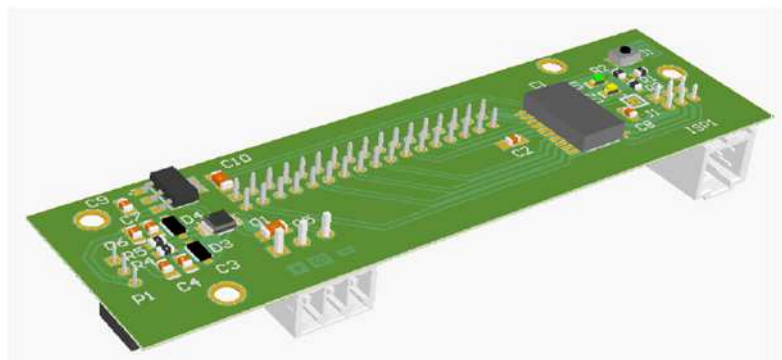
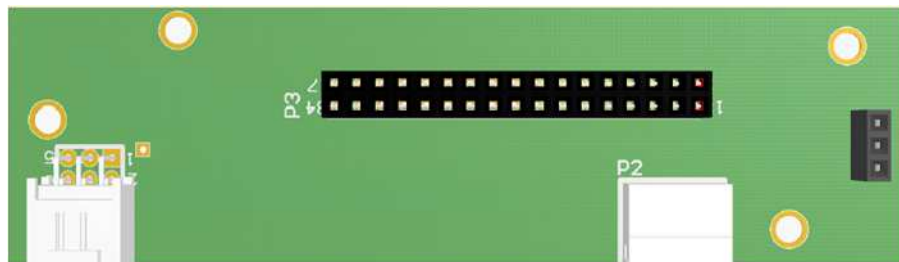
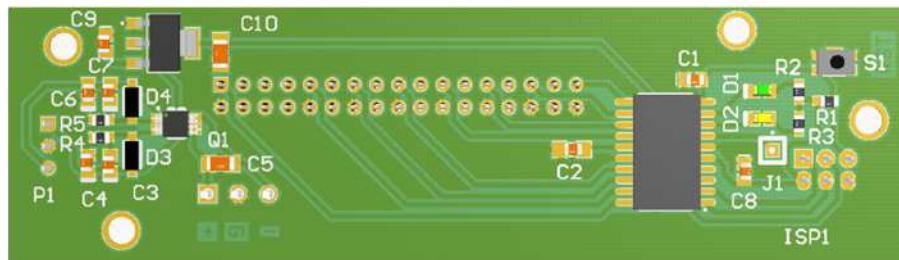


Drill Guide:

Symbol	Hit Count	Tool Size	Plated	Hole Type
□	44	35.433mil (0.9mm)	PTH	Round
▽	3	55.118mil (1.4mm)	PTH	Round
○	4	126mil (3.2004mm)	PTH	Round
	51 Total			

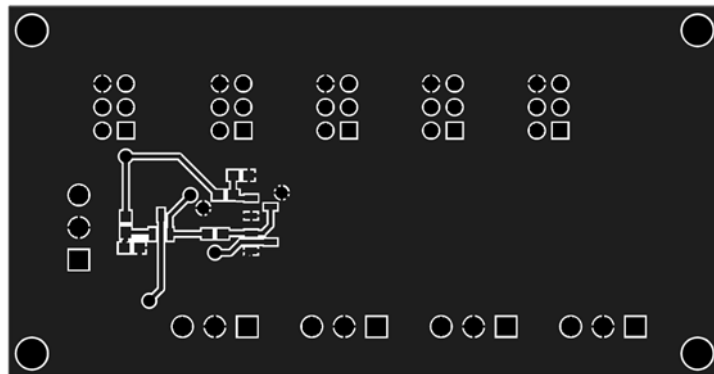
Drill Drawing.

Vistas:

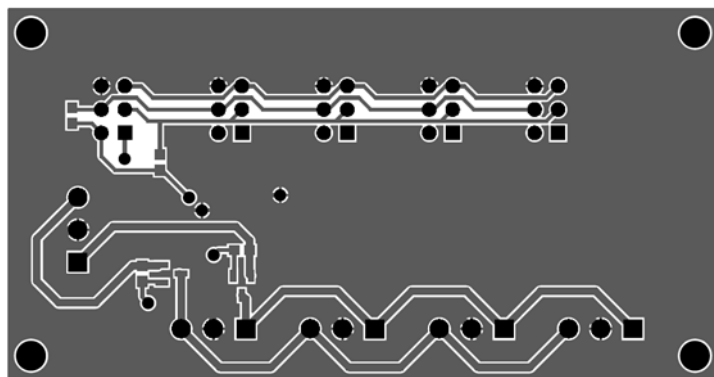


Anexo XV: Gerber distribuidor

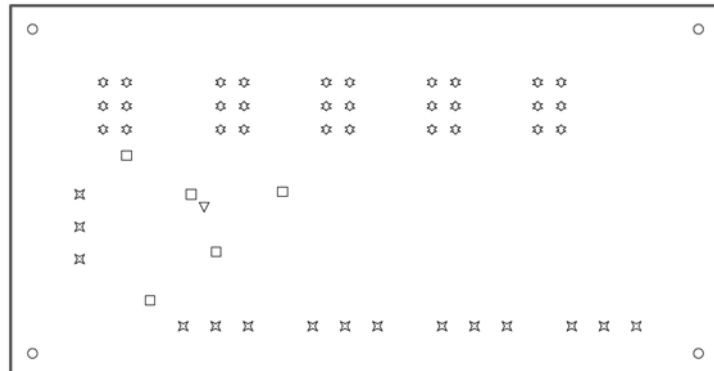
Top Layer:



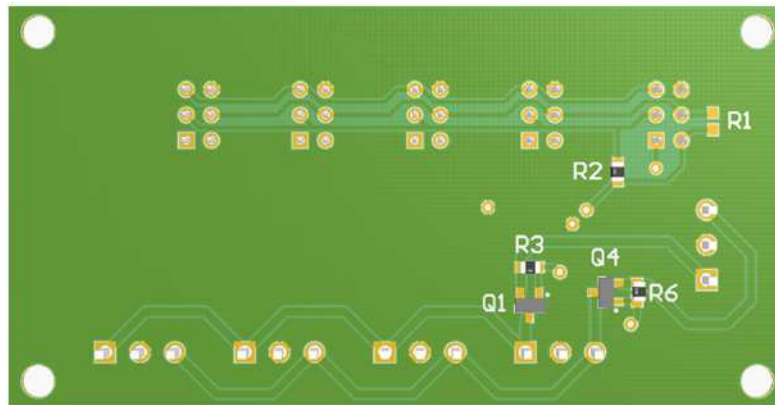
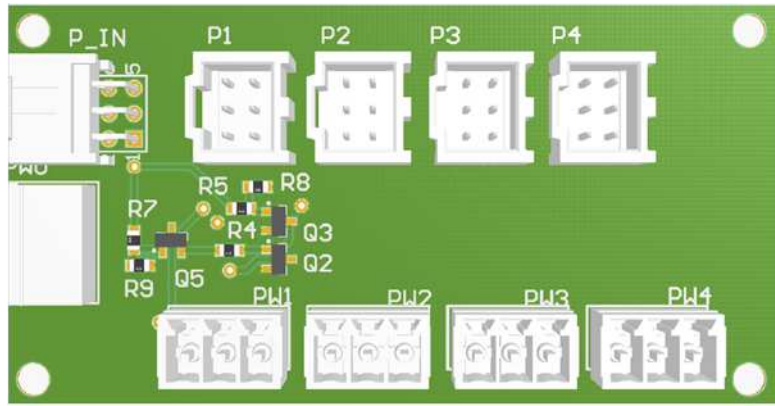
Bottom Layer:



Drill Guide:

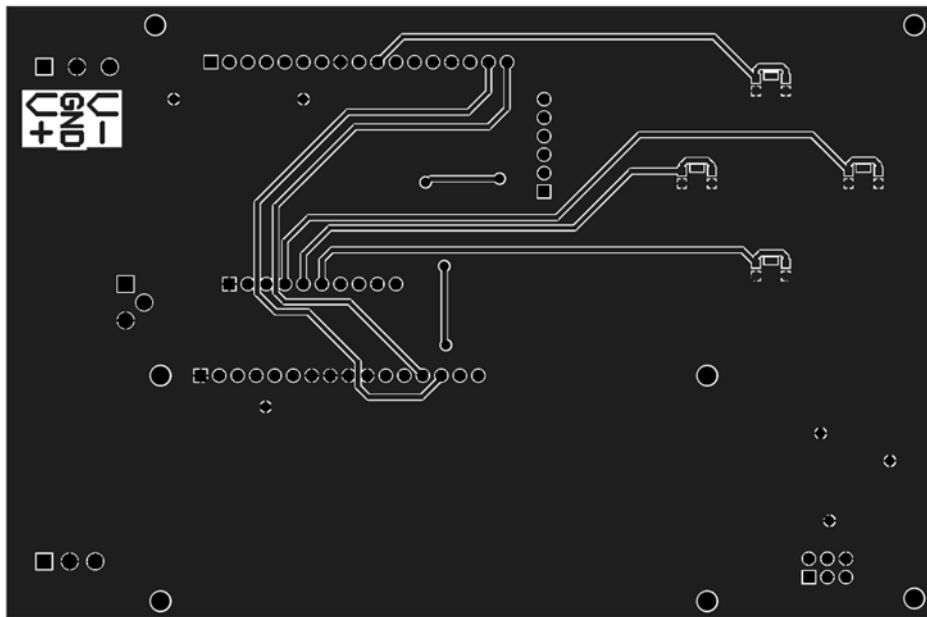


Vistas:

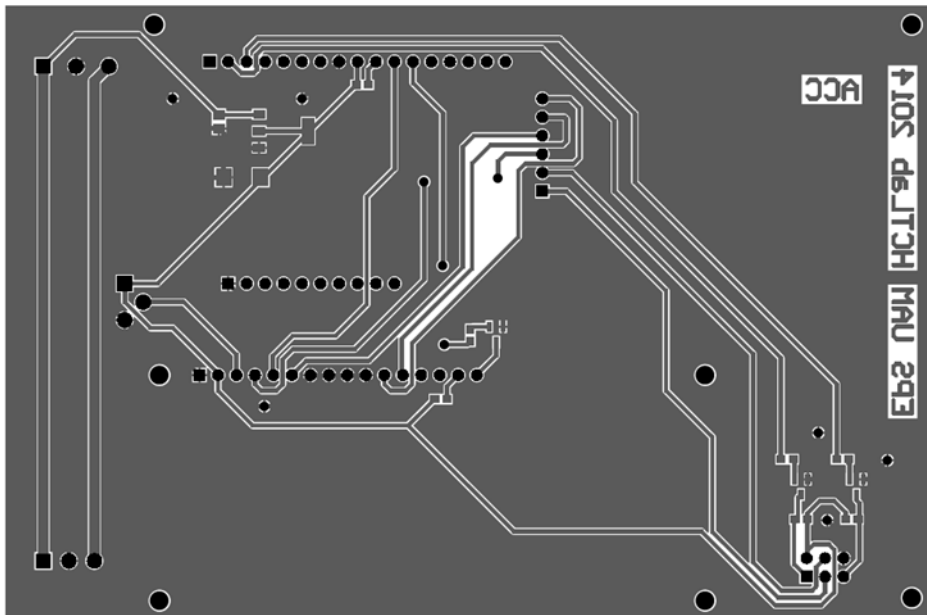


Anexo XVI: Gerber Interfaz

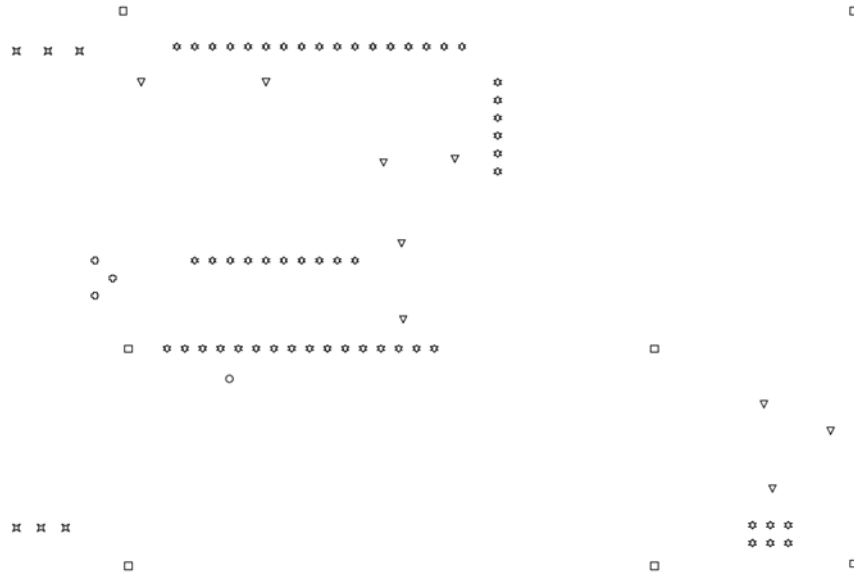
Top Layer:



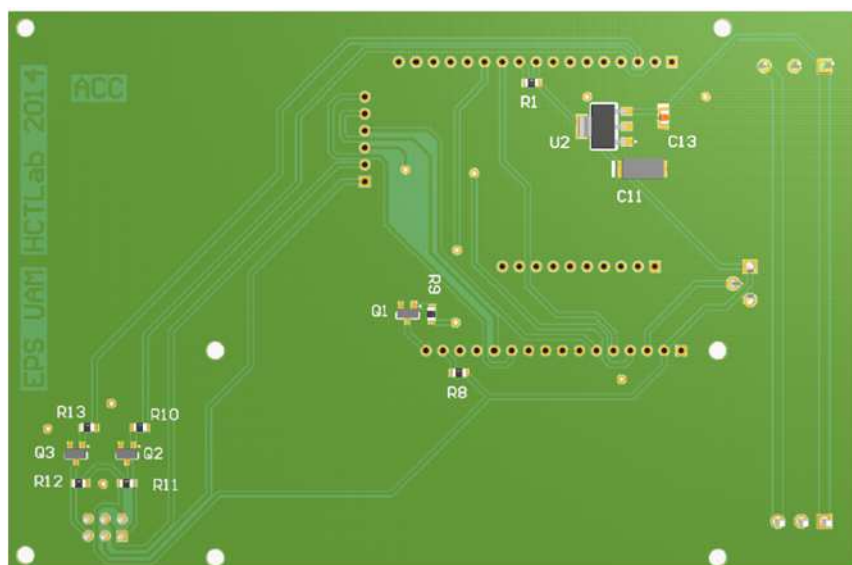
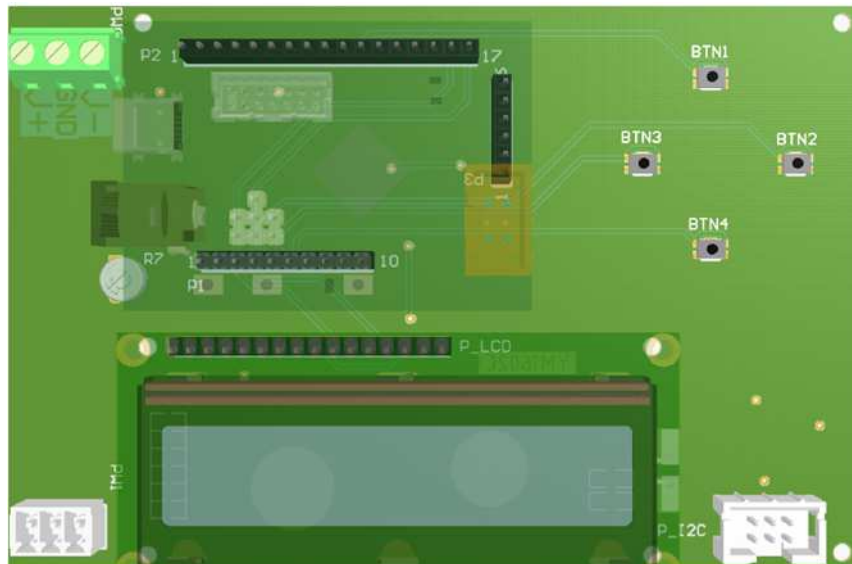
Botom Layer:

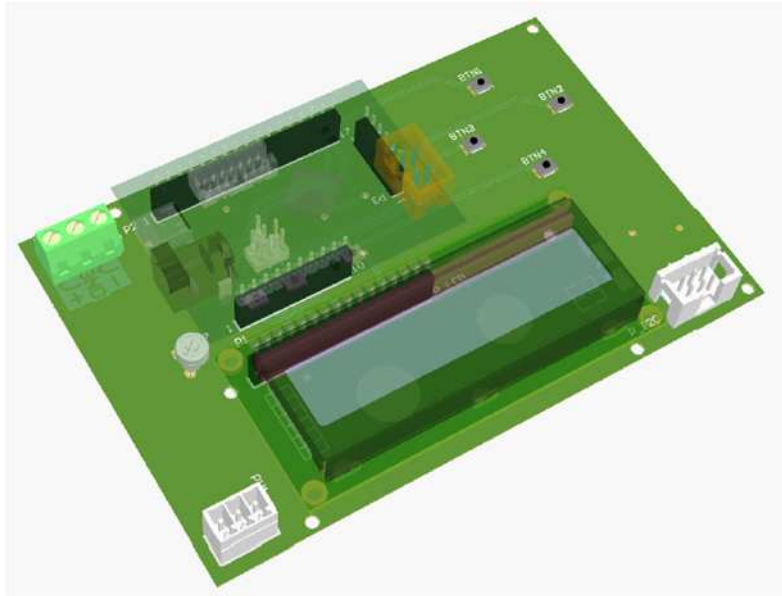


Drill Guide:



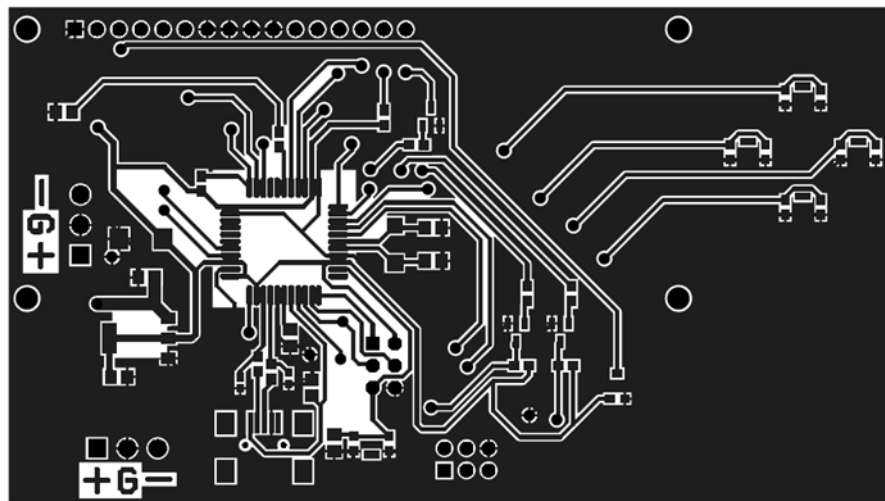
Vistas:



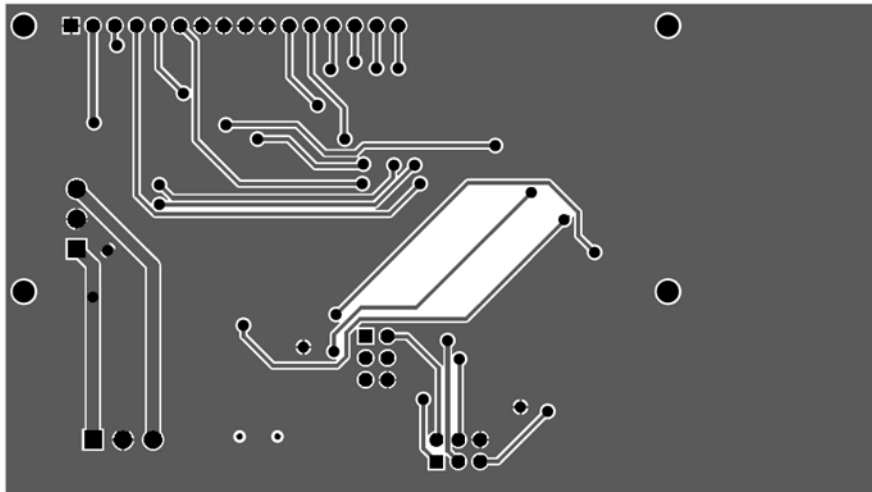


Anexo XVII: Gerber placa central

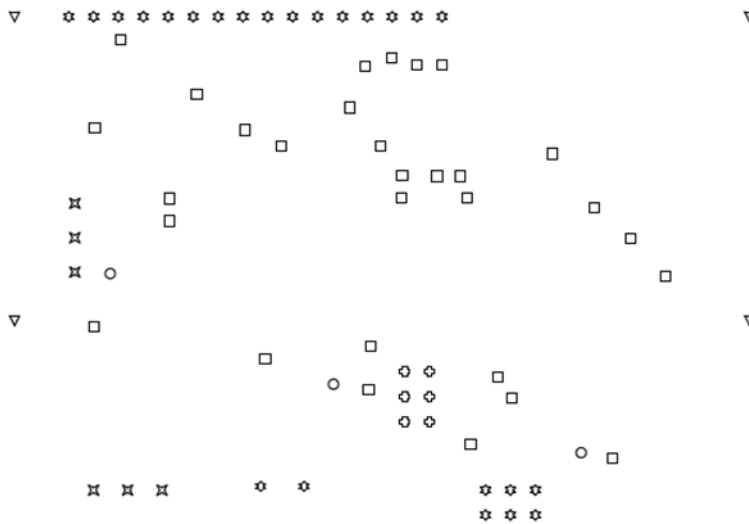
Top Layer:



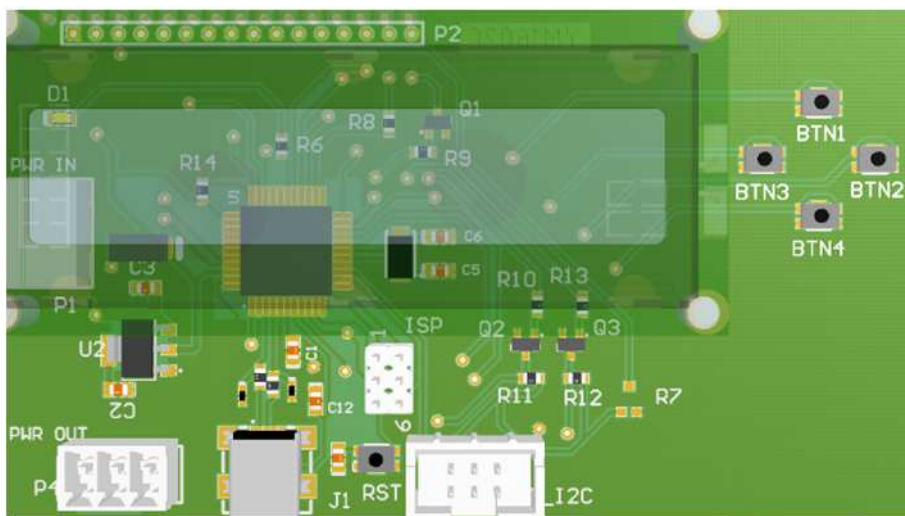
Botom Layer:

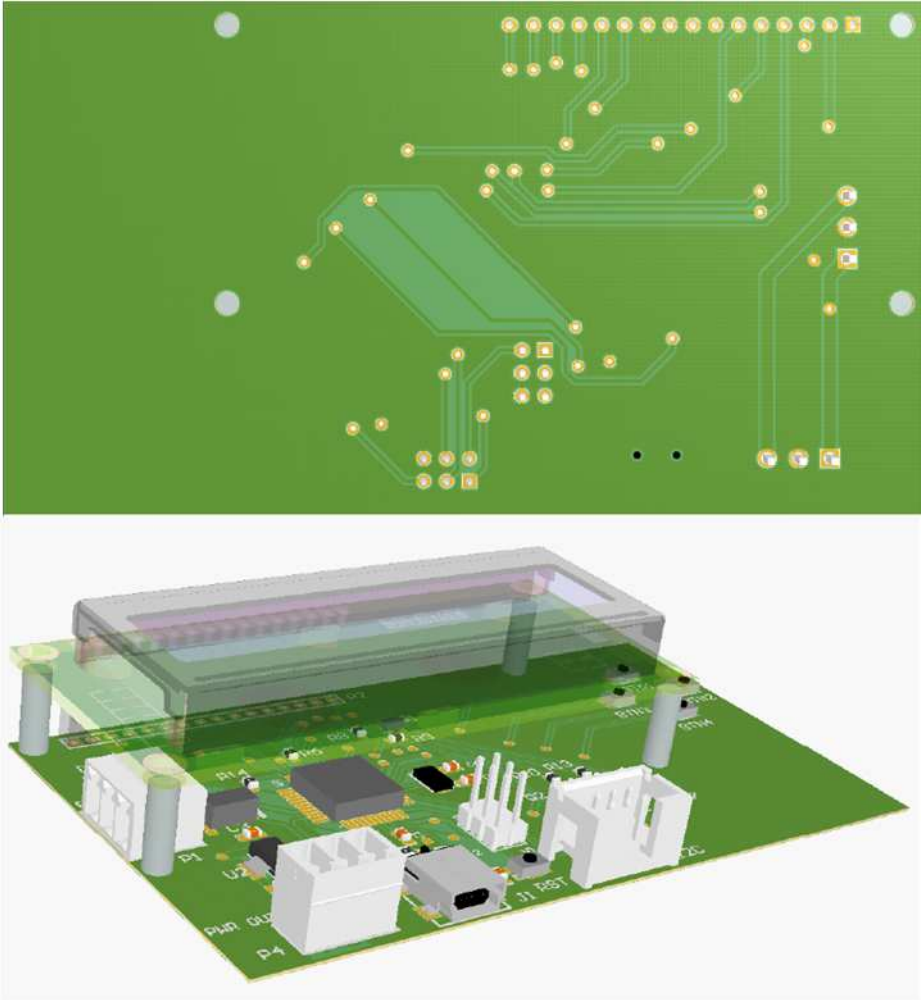


Drill Guide:



Vistas:





Anexo XVIII: Gerber comprobador

Top Layer:



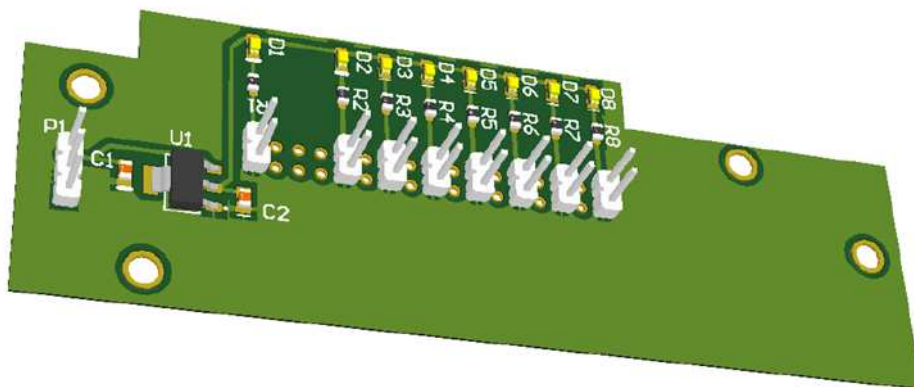
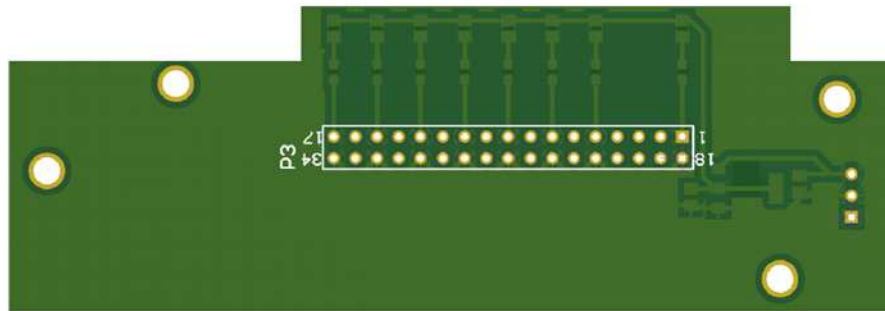
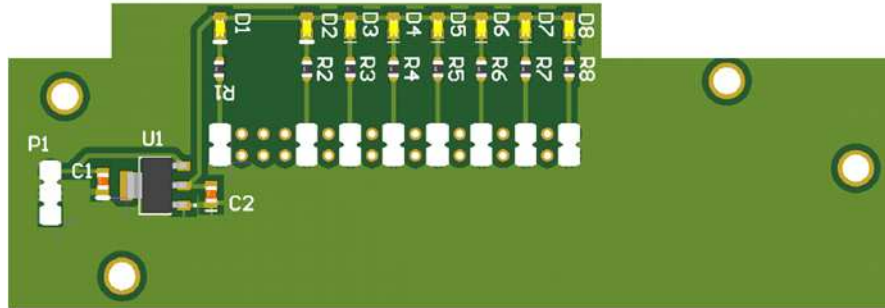
Drill Guide:



Symbol	Hit Count	Tool Size	Plated	Hole Type
□	37	26.433mil (0.9mm)	PTH	Round
○	4	126mil (3.200mm)	PTH	Round
	41 Total			

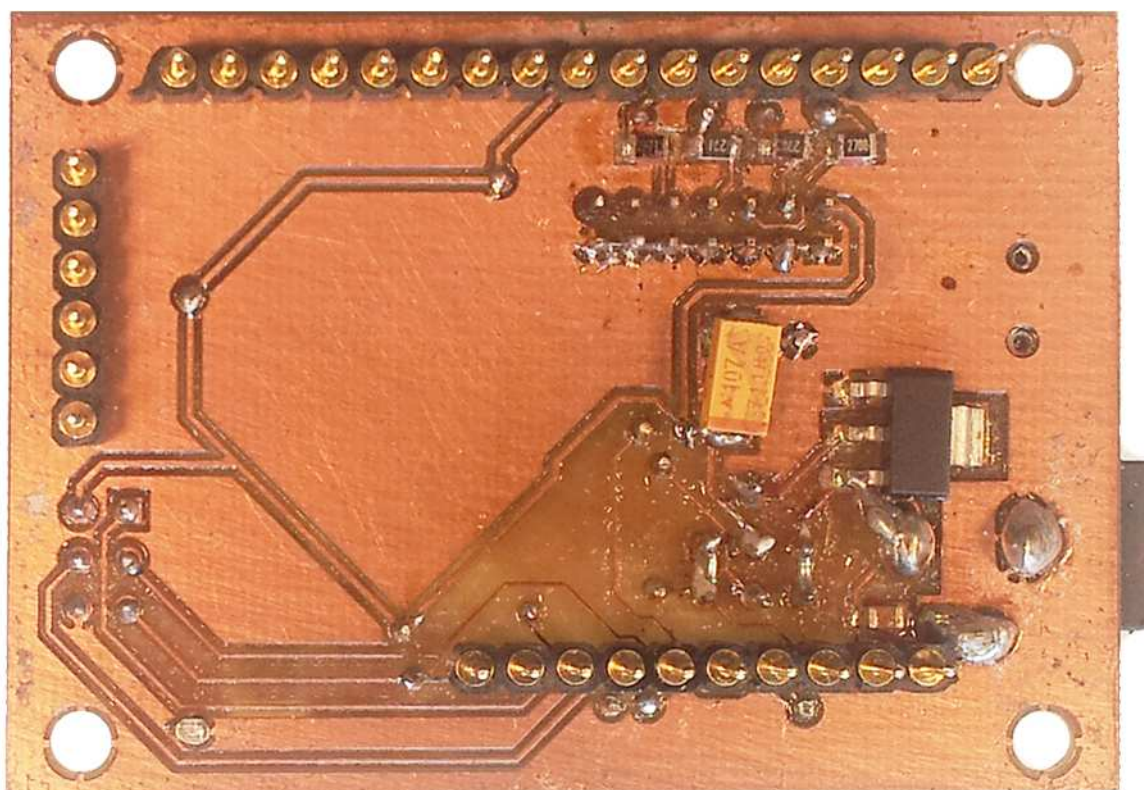
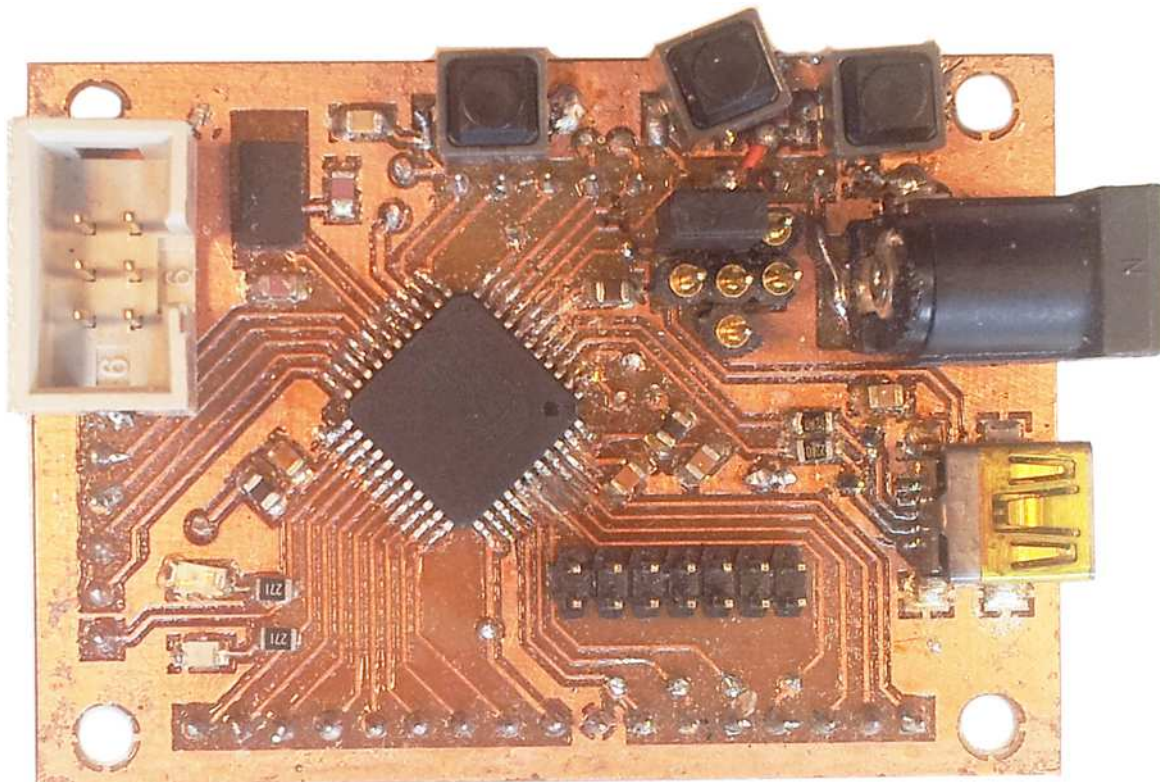
Drill Drawing.

Vistas:

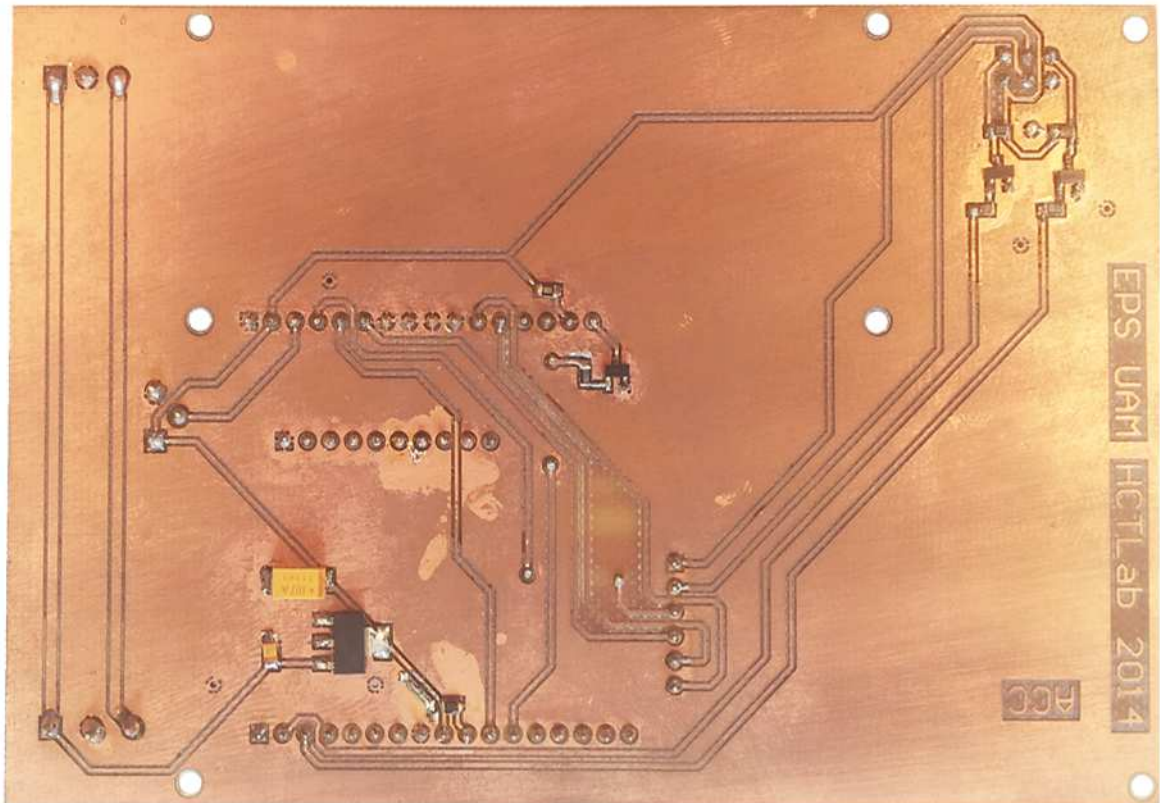
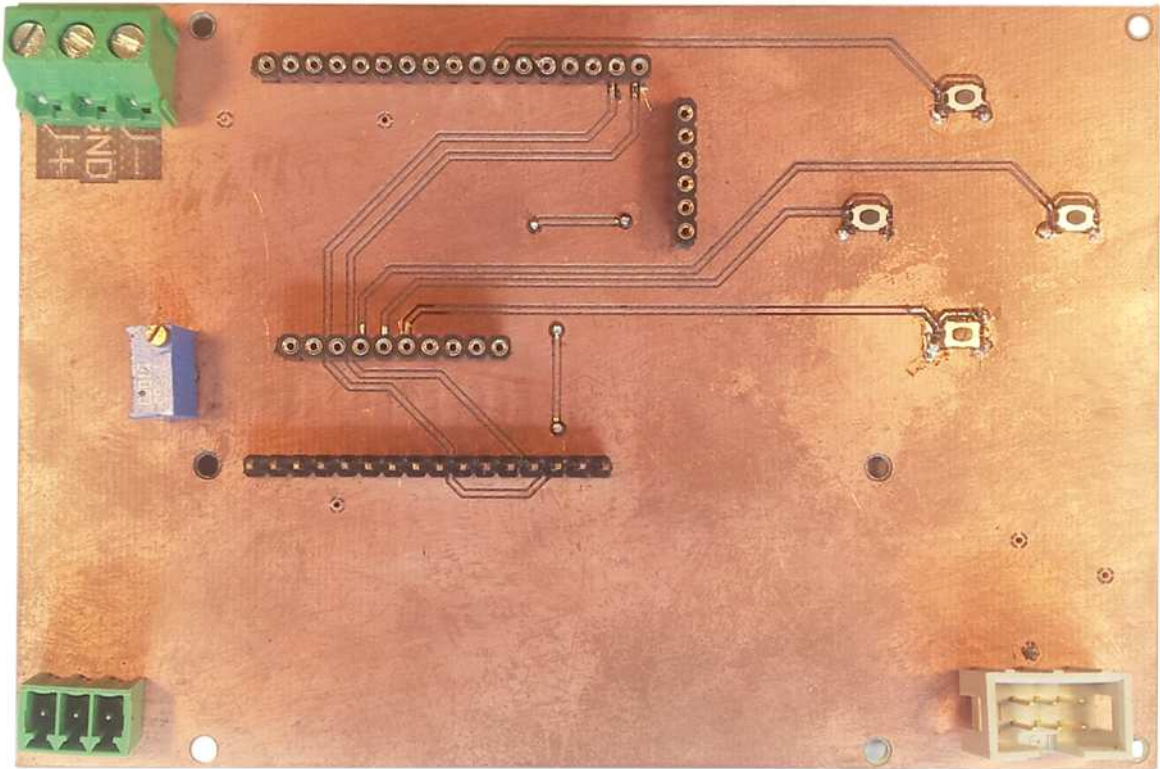


D Fotos Prototipos

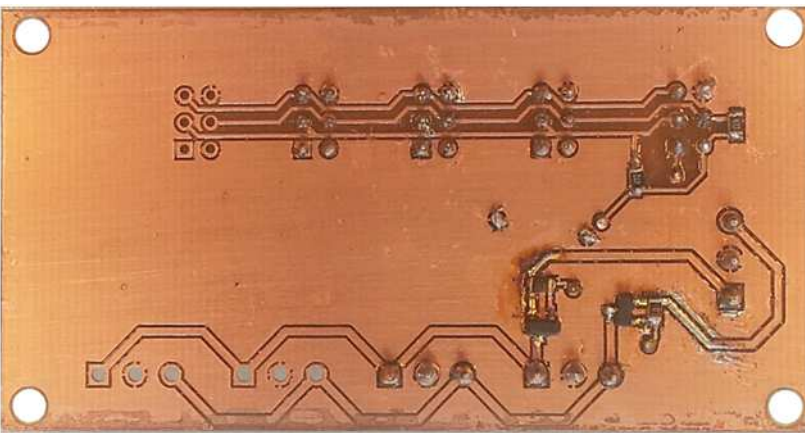
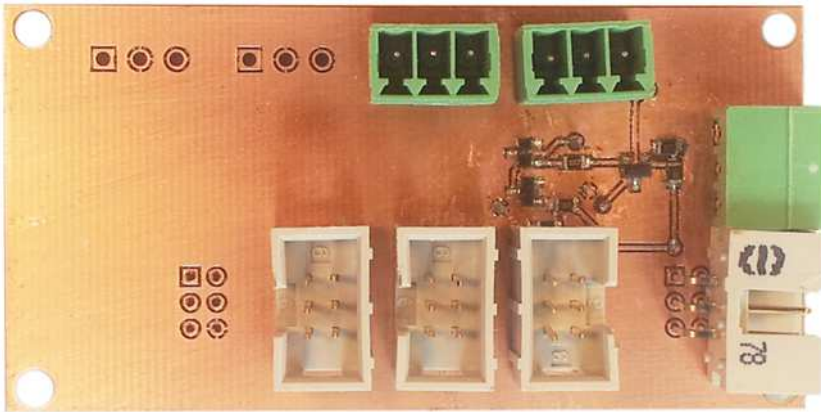
- Placa de desarrollo ATMEGA32U4



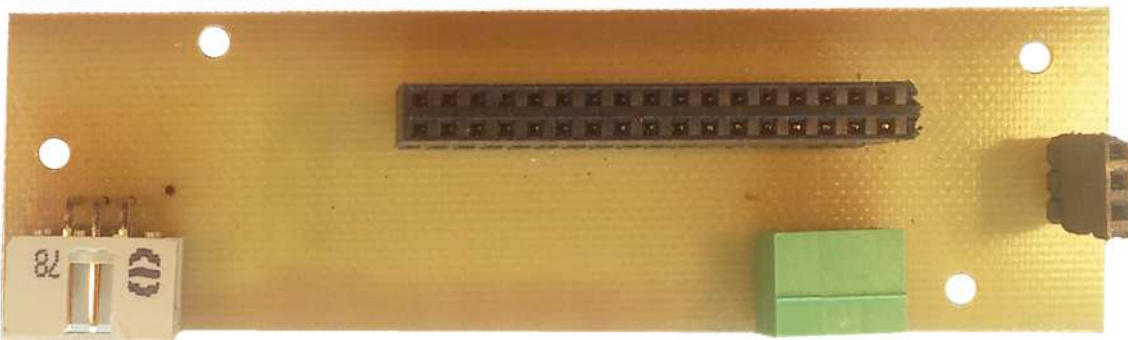
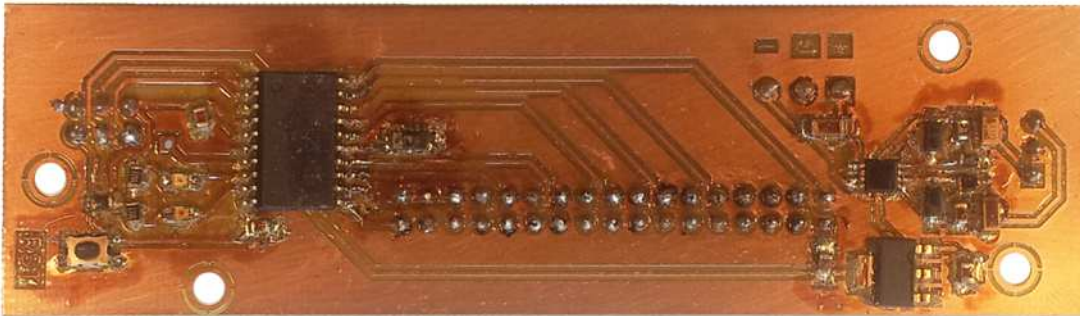
- Placa Interfaz Desarrollo ATMEGA32U4 – Controlador Antena



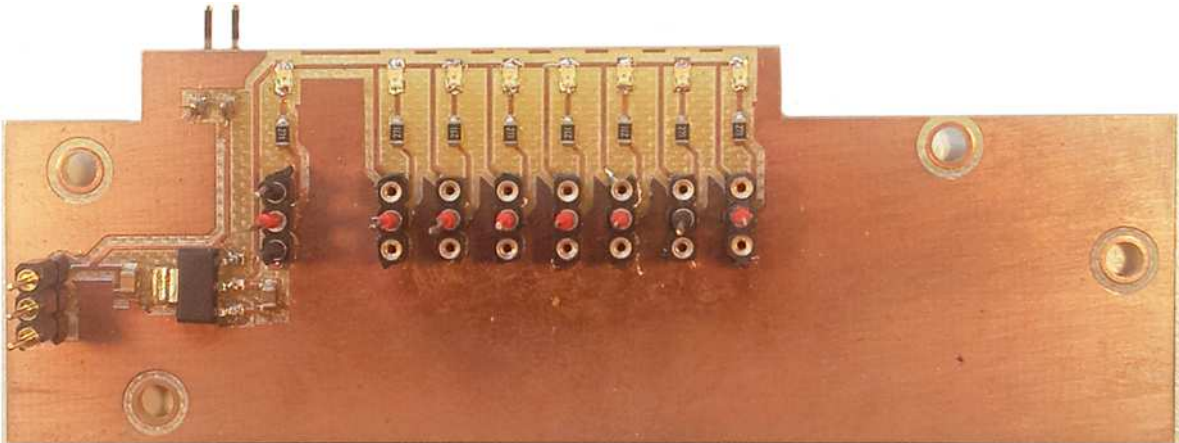
- Placa divisor



- Placa Módulo Esclavo



- Placa Comprobador



PRESUPUESTO

1) Ejecución Material

- Compra de ordenador personal (Software incluido)..... 2.000 €
- Alquiler de impresora láser durante 6 meses 50 €
- Alquiler Fresadora PCBs 1000 €
- Alquiler Pick & Place ProtoPlace y Horno ProtoFlow 800 €
- Medidas Analizador de Redes (1 hora)..... 70 €
- Material prototipos
 - Circuitos integrados y componentes pasivos..... 125 €
 - Pasta Soldadura 50 €
 - Conectores y cables..... 55 €
 - Placas de cobre 40 €
- Material de oficina 150 €
- Total de ejecución material..... 4.340 €

2) Gastos generales

- 21 % sobre Ejecución Material 911,4 €

3) Beneficio Industrial

- 6 % sobre Ejecución Material 260,4 €

4) Honorarios Proyecto

- 960 horas a 15 € / hora..... 14400 €

5) Material fungible

- Gastos de impresión..... 60 €
- Encuadernación 200 €

6) Subtotal del presupuesto

- Subtotal Presupuesto..... 7211,8 €

7) I.V.A. aplicable

- 21% Subtotal Presupuesto 1514,47 €

8) Total presupuesto

- Total Presupuesto..... 8726,27 €

Madrid, Septiembre de 2014

El Ingeniero Jefe de Proyecto

Fdo.: Alfredo Manuel Castro Cuartero
Ingeniero de Telecomunicación

PLIEGO DE CONDICIONES

Este documento contiene las condiciones legales que guiarán la realización, en este proyecto, de un Sistema de Control de apuntamiento electrónico de una agrupación de antenas planas reconfigurables operando en el sistema WiMAX a 3.5 GHz. En lo que sigue, se supondrá que el proyecto ha sido encargado por una empresa cliente a una empresa consultora con la finalidad de realizar dicho sistema. Dicha empresa ha debido desarrollar una línea de investigación con objeto de elaborar el proyecto. Esta línea de investigación, junto con el posterior desarrollo de los programas está amparada por las condiciones particulares del siguiente pliego.

Supuesto que la utilización industrial de los métodos recogidos en el presente proyecto ha sido decidida por parte de la empresa cliente o de otras, la obra a realizar se regulará por las siguientes:

Condiciones generales

1. La modalidad de contratación será el concurso. La adjudicación se hará, por tanto, a la proposición más favorable sin atender exclusivamente al valor económico, dependiendo de las mayores garantías ofrecidas. La empresa que somete el proyecto a concurso se reserva el derecho a declararlo desierto.

2. El montaje y mecanización completa de los equipos que intervengan será realizado totalmente por la empresa licitadora.

3. En la oferta, se hará constar el precio total por el que se compromete a realizar la obra y el tanto por ciento de baja que supone este precio en relación con un importe límite si este se hubiera fijado.

4. La obra se realizará bajo la dirección técnica de un Ingeniero Superior de Telecomunicación, auxiliado por el número de Ingenieros Técnicos y Programadores que se estime preciso para el desarrollo de la misma.

5. Aparte del Ingeniero Director, el contratista tendrá derecho a contratar al resto del personal, pudiendo ceder esta prerrogativa a favor del Ingeniero Director, quien no estará obligado a aceptarla.

6. El contratista tiene derecho a sacar copias a su costa de los planos, pliego de condiciones y presupuestos. El Ingeniero autor del proyecto autorizará con su firma las copias solicitadas por el contratista después de confrontarlas.

7. Se abonará al contratista la obra que realmente ejecute con sujeción al proyecto que sirvió de base para la contratación, a las modificaciones autorizadas por la superioridad o a las órdenes que con arreglo a sus facultades le hayan comunicado por escrito al Ingeniero Director de obras siempre que dicha obra se haya ajustado a los preceptos de los pliegos de condiciones, con arreglo a los cuales, se harán las modificaciones y la valoración de las diversas unidades sin que el importe total pueda exceder de los presupuestos aprobados. Por consiguiente, el número de unidades que se consignan en el proyecto o en el presupuesto, no podrá servirle de fundamento para entablar reclamaciones de ninguna clase, salvo en los casos de rescisión.

8. Tanto en las certificaciones de obras como en la liquidación final, se abonarán los trabajos realizados por el contratista a los precios de ejecución material que figuran en el presupuesto para cada unidad de la obra.

9. Si excepcionalmente se hubiera ejecutado algún trabajo que no se ajustase a las condiciones de la contrata pero que sin embargo es admisible a juicio del Ingeniero Director de obras, se dará conocimiento a la Dirección, proponiendo a la vez la rebaja de precios que el Ingeniero estime justa y si la Dirección resolviera aceptar la obra, quedará el contratista obligado a conformarse con la rebaja acordada.

10. Cuando se juzgue necesario emplear materiales o ejecutar obras que no figuren en el presupuesto de la contrata, se evaluará su importe a los precios asignados a otras obras o materiales análogos si los hubiere y cuando no, se discutirán entre el Ingeniero Director y el contratista, sometiéndolos a la aprobación de la Dirección. Los nuevos precios convenidos por uno u otro procedimiento, se sujetarán siempre al establecido en el punto anterior.

11. Cuando el contratista, con autorización del Ingeniero Director de obras, emplee materiales de calidad más elevada o de mayores dimensiones de lo estipulado en el proyecto, o sustituya una clase de fabricación por otra que tenga asignado mayor precio o ejecute con mayores dimensiones cualquier otra parte de las obras, o en general, introduzca en ellas cualquier modificación que sea beneficiosa a juicio del Ingeniero Director de obras, no tendrá derecho sin embargo, sino a lo que le correspondería si hubiera realizado la obra con estricta sujeción a lo proyectado y contratado.

12. Las cantidades calculadas para obras accesorias, aunque figuren por partida alzada en el presupuesto final (general), no serán abonadas sino a los precios de la contrata, según las condiciones de la misma y los proyectos particulares que para ellas se formen, o en su defecto, por lo que resulte de su medición final.

13. El contratista queda obligado a abonar al Ingeniero autor del proyecto y director de obras así como a los Ingenieros Técnicos, el importe de sus respectivos honorarios facultativos por formación del proyecto, dirección técnica y administración en su caso, con arreglo a las tarifas y honorarios vigentes.

14. Concluida la ejecución de la obra, será reconocida por el Ingeniero Director que a tal efecto designe la empresa.

15. La garantía definitiva será del 4% del presupuesto y la provisional del 2%.

16. La forma de pago será por certificaciones mensuales de la obra ejecutada, de acuerdo con los precios del presupuesto, deducida la baja si la hubiera.

17. La fecha de comienzo de las obras será a partir de los 15 días naturales del replanteo oficial de las mismas y la definitiva, al año de haber ejecutado la provisional, procediéndose si no existe reclamación alguna, a la reclamación de la fianza.

18. Si el contratista al efectuar el replanteo, observase algún error en el proyecto, deberá comunicarlo en el plazo de quince días al Ingeniero Director de obras, pues transcurrido ese plazo será responsable de la exactitud del proyecto.

19. El contratista está obligado a designar una persona responsable que se entenderá con el Ingeniero Director de obras, o con el delegado que éste designe, para todo relacionado con ella. Al ser el Ingeniero Director de obras el que interpreta el proyecto, el contratista deberá consultarle cualquier duda que surja en su realización.

20. Durante la realización de la obra, se girarán visitas de inspección por personal facultativo de la empresa cliente, para hacer las comprobaciones que se crean oportunas. Es obligación del contratista, la conservación de la obra ya ejecutada hasta la recepción de la misma,

por lo que el deterioro parcial o total de ella, aunque sea por agentes atmosféricos u otras causas, deberá ser reparado o reconstruido por su cuenta.

21. El contratista, deberá realizar la obra en el plazo mencionado a partir de la fecha del contrato, incurriendo en multa, por retraso de la ejecución siempre que éste no sea debido a causas de fuerza mayor. A la terminación de la obra, se hará una recepción provisional previo reconocimiento y examen por la dirección técnica, el depositario de efectos, el interventor y el jefe de servicio o un representante, estampando su conformidad el contratista.

22. Hecha la recepción provisional, se certificará al contratista el resto de la obra, reservándose la administración el importe de los gastos de conservación de la misma hasta su recepción definitiva y la fianza durante el tiempo señalado como plazo de garantía. La recepción definitiva se hará en las mismas condiciones que la provisional, extendiéndose el acta correspondiente. El Director Técnico propondrá a la Junta Económica la devolución de la fianza al contratista de acuerdo con las condiciones económicas legales establecidas.

23. Las tarifas para la determinación de honorarios, reguladas por orden de la Presidencia del Gobierno el 19 de Octubre de 1961, se aplicarán sobre el denominado en la actualidad "Presupuesto de Ejecución de Contrata" y anteriormente llamado "Presupuesto de Ejecución Material" que hoy designa otro concepto.

Condiciones particulares

La empresa consultora, que ha desarrollado el presente proyecto, lo entregará a la empresa cliente bajo las condiciones generales ya formuladas, debiendo añadirse las siguientes condiciones particulares:

1. La propiedad intelectual de los procesos descritos y analizados en el presente trabajo, pertenece por entero a la empresa consultora representada por el Ingeniero Director del Proyecto.

2. La empresa consultora se reserva el derecho a la utilización total o parcial de los resultados de la investigación realizada para desarrollar el siguiente proyecto, bien para su publicación o bien para su uso en trabajos o proyectos posteriores, para la misma empresa cliente o para otra.

3. Cualquier tipo de reproducción aparte de las reseñadas en las condiciones generales, bien sea para uso particular de la empresa cliente, o para cualquier otra aplicación, contará con autorización expresa y por escrito del Ingeniero Director del Proyecto, que actuará en representación de la empresa consultora.

4. En la autorización se ha de hacer constar la aplicación a que se destinan sus reproducciones así como su cantidad.

5. En todas las reproducciones se indicará su procedencia, explicitando el nombre del proyecto, nombre del Ingeniero Director y de la empresa consultora.

6. Si el proyecto pasa la etapa de desarrollo, cualquier modificación que se realice sobre él, deberá ser notificada al Ingeniero Director del Proyecto y a criterio de éste, la empresa consultora decidirá aceptar o no la modificación propuesta.

7. Si la modificación se acepta, la empresa consultora se hará responsable al mismo nivel que el proyecto inicial del que resulta el añadirla.

8. Si la modificación no es aceptada, por el contrario, la empresa consultora declinará toda responsabilidad que se derive de la aplicación o influencia de la misma.

9. Si la empresa cliente decide desarrollar industrialmente uno o varios productos en los que resulte parcial o totalmente aplicable el estudio de este proyecto, deberá comunicarlo a la empresa consultora.

10. La empresa consultora no se responsabiliza de los efectos laterales que se puedan producir en el momento en que se utilice la herramienta objeto del presente proyecto para la realización de otras aplicaciones.

11. La empresa consultora tendrá prioridad respecto a otras en la elaboración de los proyectos auxiliares que fuese necesario desarrollar para dicha aplicación industrial, siempre que no haga explícita renuncia a este hecho. En este caso, deberá autorizar expresamente los proyectos presentados por otros.

12. El Ingeniero Director del presente proyecto, será el responsable de la dirección de la aplicación industrial siempre que la empresa consultora lo estime oportuno. En caso contrario, la persona designada deberá contar con la autorización del mismo, quien delegará en él las responsabilidades que ostente.